



具有阻挡层的H等离子体处理增强型p-GaN栅AlGaIn/GaN HEMT研究

黄兴杰 邢艳辉 于国浩 宋亮 黄荣 黄增立 韩军 张宝顺 范亚明

Study on H plasma treatment enhanced p-GaN gate AlGaIn/GaN HEMT with block layer

Huang Xing-Jie Xing Yan-Hui Yu Guo-Hao Song Liang Huang Rong Huang Zeng-Li Han Jun
Zhang Bao-Shun Fan Ya-Ming

引用信息 Citation: *Acta Physica Sinica*, 71, 108501 (2022) DOI: 10.7498/aps.71.20212192

在线阅读 View online: <https://doi.org/10.7498/aps.71.20212192>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

1000 V p-GaN混合阳极AlGaIn/GaN二极管

p-GaN hybrid anode AlGaIn/GaN diode with 1000 V operation

物理学报. 2018, 67(19): 198501 <https://doi.org/10.7498/aps.67.20181208>

基于GaN同质衬底的高迁移率AlGaIn/GaN HEMT材料

Highmobility AlGaIn/GaN high electronic mobility transistors on GaN homo-substrates

物理学报. 2018, 67(7): 076801 <https://doi.org/10.7498/aps.67.20172581>

AlGaIn/GaN高电子迁移率晶体管的栅极电容模型

Gate capacitance model of AlGaIn/GaN high electron mobility transistor

物理学报. 2021, 70(21): 217301 <https://doi.org/10.7498/aps.70.20210700>

Al₂O₃衬底无催化剂生长GaN纳米线及其光学性能

Preparing GaN nanowires on Al₂O₃ substrate without catalyst and its optical property

物理学报. 2020, 69(8): 087801 <https://doi.org/10.7498/aps.69.20191923>

基于凹槽结构抑制AlGaIn/GaN高电子迁移率晶体管电流崩塌效应

Current collapse suppression in AlGaIn/GaN high electron mobility transistor with groove structure

物理学报. 2019, 68(24): 248501 <https://doi.org/10.7498/aps.68.20191311>

基于脉冲方法的超短栅长GaN基高电子迁移率晶体管陷阱效应机理

Mechanisms of trapping effects in short-gate GaN-based high electron mobility transistors with pulsed I-V measurement

物理学报. 2018, 67(17): 178501 <https://doi.org/10.7498/aps.67.20180474>

具有阻挡层的 H 等离子体处理增强型 p-GaN 栅 AlGaIn/GaN HEMT 研究*

黄兴杰¹⁾ 邢艳辉^{1)†} 于国浩²⁾ 宋亮²⁾ 黄荣²⁾
黄增立²⁾ 韩军¹⁾ 张宝顺^{2)‡} 范亚明²⁾³⁾

1) (北京工业大学信息学部, 光电子技术教育部重点实验室, 北京 100124)

2) (中国科学院苏州纳米技术与纳米仿生研究所, 纳米器件与应用重点实验室, 苏州 215123)

3) (江西省纳米技术研究院, 纳米器件与工艺研究部暨南昌市先进封测重点实验室, 南昌 330200)

(2021 年 11 月 28 日收到; 2022 年 1 月 21 日收到修改稿)

采用 H 等离子体处理 p-GaN 盖帽层来制备 p-GaN 栅 AlGaIn/GaN 高电子迁移率晶体管 (HEMT). 在 p-GaN 层表面上先沉积 2 nm 的 Al₂O₃ 薄膜, 以减少 H 等离子体注入 p-GaN 时对表面造成的损伤. 经研究表明沉积 Al₂O₃ 阻挡层的器件栅极反向泄漏电流降低了一个数量级, 开关比提高了约 3 倍. 由于栅极泄露电流的减小, 关态击穿电压从 410 V 提高到 780 V. 针对栅极反向泄漏减小的现象, 进行了变温 I_G - V_G 测试, 验证了栅极反向泄漏电流的主导机制是二维变程跳跃 (Two-dimensional variable range hopping, 2D-VRH) 模型. 分析了减小栅极反向电流的原因是由于 Al₂O₃ 阻挡层改变了 HR-GaN 的表面态, 使陷阱能级的活化能升高. 此外, 器件动态特性也表现出更稳定的趋势, 这是 Al₂O₃ 薄膜阻挡过多的 H 等离子体的注入, 使 AlGaIn 势垒和沟道陷阱态数量减少, 电流崩塌效应减弱.

关键词: p-GaN 栅 AlGaIn/GaN HEMT, H 等离子体处理, Al₂O₃ 薄膜, 栅极反向泄漏电流

PACS: 85.30.De, 85.30.Tv, 73.40.Kp

DOI: 10.7498/aps.71.20212192

1 引言

近年来, GaN 半导体材料在高迁移率、高击穿电压、低导通电阻、低功耗方面都体现了巨大的潜力, 在微电子领域占据了非常重要的地位. 由于 AlGaIn/GaN 异质结材料具有极强的极化效应, 采用 AlGaIn/GaN 异质结构制备的高电子迁移率晶体管 (HEMT) 器件, 在材料界面产生了高密度的二维电子气 (2-DEG), 同时, 异质结在界面产生的量子阱结构也提供了高电子迁移率通道^[1-3].

传统 AlGaIn/GaN HEMT 为耗尽型器件, 而功率器件需要采用增强型器件, 且 GaN 单芯片集成也需要增强型器件和耗尽型器件结合组成逻辑电路, 因此增强型 AlGaIn/GaN HEMT 的研究越来越受到重视^[4]. 制备增强型 AlGaIn/GaN HEMT 的方法主要有 p-GaN 栅结构^[5,6]、在栅下注入 F 离子^[7,8]和凹槽栅结构^[9]. 其中 p-GaN 栅结构对阈值电压的控制更为精确, 其原理是利用栅下的 p-n 结的内置电场将 GaN 导带提高到费米能级以上, 阻断栅下二维电子气通道^[10-12]. 通过在 AlGaIn 势垒层上生长较薄的 p-GaN 层, 然后选择性刻蚀栅源和栅

* 中国科学院青年创新促进会 (批准号: 2020321)、国家自然科学基金 (批准号: 61904192, 61731019, 61575008, 61775007) 和北京市自然科学基金 (批准号: 4202010, 4172011) 资助的课题.

† 通信作者. E-mail: xingyanhui@bjut.edu.cn

‡ 通信作者. E-mail: bszhang2006@sinano.ac.cn

漏之间的 p-GaN 层来制备 p-GaN 栅结构^[13]. 在刻蚀工艺中, 无论是残余的 p-GaN 层或者过度刻蚀的情况都可能会对二维电子气通道产生严重影响. 为避免上述情况的发生, 2016 年 Hao 等^[14,15] 以空穴补偿机制为理论基础采用 H 等离子体处理 p-GaN 层, 使 p-GaN 层转变为高阻的 GaN 盖帽层 (HRCL-GaN), 成功制备出了 p-GaN 栅 HRCL-HEMT. 并且研究发现随着 H 等离子体注入功率的增大, 栅极反向泄漏电流也随之增大^[16,17]. 而栅极反向泄漏电流的增大会引发器件关态性能下降和引起可靠性问题^[17,18]. 2018 年 Xu 等^[19] 研究发现 HRCL-HEMT 器件的栅极反向泄漏电流传输机制主要是二维变程跳跃 (Two-dimensional variable range hopping, 2D-VRH) 模型, 并且栅极反向泄漏电流的途径主要在 p-GaN 层的表面. 由此推测 p-GaN 层表面可能受到了严重的 H 等离子体注入损伤, 并且注入损伤随着 H 等离子体的注入功率增大而增大.

因此, 本文采用等离子体增强原子层沉积 (PEALD) 技术在 p-GaN 表面沉积 2 nm 的 Al₂O₃ 薄膜作为 H 等离子体处理 p-GaN 的保护层. 由此使栅极反向泄漏电流减小了一个数量级, 关态击穿电压从 410 V 增至 780 V. 此外, 器件的动态特性也表现出更稳定的趋势.

2 器件制备

图 1 所示为本实验所制备器件的横截面示意图, 器件的外延结构是利用金属有机化合物化学气相沉积 (MOCVD) 生长在 2-inch p-Si(111) 衬底上, 由下到上层次结构依次为 GaN/AlN/AlGaN/

p-GaN(4.35 μm/1 nm/18 nm/70 nm). 采用 F 离子注入进行台面隔离, 然后电子束蒸发沉积厚度依次为 20/30/50/150 nm 的 Ti/Al/Ni/Au 作为漏源电极, 接着在氮气氛围下经 875 °C 退火 30 s 形成欧姆接触, 然后沉积厚度依次为 50/150 nm 的 Ni/Au 作为栅极金属. 器件栅源之间的距离 (L_{GS}) 为 4 μm, 栅漏之间的距离 (L_{GD}) 为 7 μm, 栅长 (L_G) 为 4 μm, 栅宽 (W_G) 为 100 μm. H 等离子体处理过程采用自对准工艺, 设备采用 Oxford Plasmalab System 100 ICP 180, 电感耦合等离子体机 ICP 功率为 300 W, RF 功率为 2 W, 腔内压强为 8 mTorr (1 mTorr = 100 Pa). 器件 A 沉积栅极金属之后进行原位 H 等离子体处理, 器件 B 先沉积 2 nm Al₂O₃ 薄膜, 然后再经 H 等离子体处理. 接着两个样品均在 350 °C 退火 5 min 来修复等离子体损伤.

3 结果和讨论

图 2(a) 显示了所制备器件的转移特性. 测试时, 源极接地. 当漏极电流 (I_D) 为 10 μA/mm 时, 器件 A 和器件 B 的阈值电压 (V_{TH}) 均为 1.42 V. 当 (V_G) 为 8 V 时, 器件 A 和器件 B 的最大漏极饱和电流 (I_{Dmax}) 分别为 313 mA/mm 和 345 mA/mm. 在漏极电压 (V_D) 为 10 V, 栅极电压 (V_G) 为 -3 V 下, 器件 A 和 B 的栅极反向泄漏电流分别为 $I_G = 1.92 \times 10^{-4}$ mA/mm, $I_G = 2.26 \times 10^{-5}$ mA/mm, 由此看出器件 B 的栅极反向泄漏电流比器件 A 的降低了一个数量级. 器件 B 的开关比 ($V_G = -3$ V, $I_{OFF} = 5.93 \times 10^{-5}$ mA/mm, $I_{Dmax}/I_{OFF} = 5.82 \times 10^6$ mA/mm) 比器件 A 的 ($V_G = -3$ V, $I_{OFF} = 2.13 \times 10^{-4}$ mA/mm, $I_{Dmax}/I_{OFF} = 1.46 \times 10^6$ mA/mm)

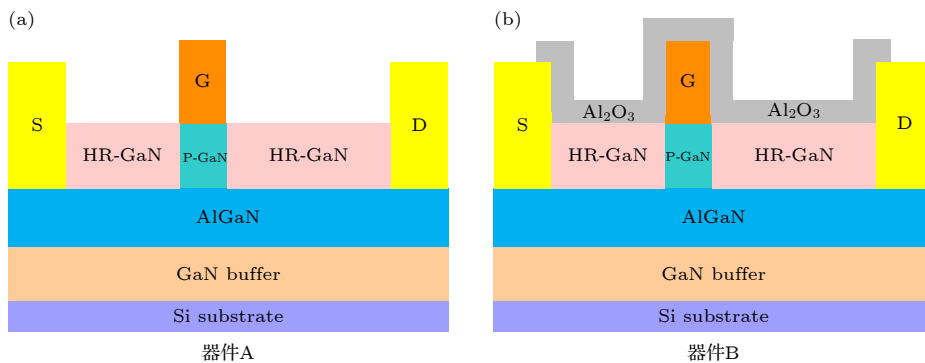


图 1 器件横截面示意图 (a) 器件 A; (b) 器件 B

Fig. 1. Diagram of depicts schematic cross-sections of the devices: (a) Device A; (b) device B.

提高了约 3 倍. 由此看出 Al_2O_3 阻挡层不仅使栅极反向电流降低了一个数量级, 同时使关态漏极电流下降, 因此器件 B 的开关比增大. 这说明 Al_2O_3 阻挡层起到降低 p-GaN 表面损伤的作用. 图 2(b) 显示了器件的输出特性, 当 V_G 为 8 V, V_D 为 1 V 时, 从输出特性曲线中提取器件 A 和器件 B 的导通电阻 R_{ON} 分别为 $14.1 \Omega \cdot \text{mm}$ 和 $12.5 \Omega \cdot \text{mm}$. 沟道界面态对器件的导通电阻和漏极饱和电流产生影响, 器件 B 的导通电阻减小和漏极饱和电流增大可能是 Al_2O_3 阻挡层阻止了部分 H 等离子体进入 2-DEG 沟道, 使沟道界面受到的损伤减少.

为了研究 Al_2O_3 阻挡层对器件的影响, 对器件进行了变温 I_G - V_G 测试, 测试温度为 323—498 K, 每次升高 25 K, 源极电压接地, 漏极电压设置为 0 V. 测试结果如图 3 所示, 器件 A 和器件 B 的栅极反向泄漏电流都随着温度的升高而升高. 当温度高达 498 K, V_G 为 -10 V 时, 器件 A 的栅极泄漏电流达到 $1.74 \times 10^{-5} \text{ A/mm}$, 器件 B 的栅极泄漏电流

为 $7.38 \times 10^{-6} \text{ A/mm}$. 由此看出, 在相同温度下, 器件 B 的栅极反向泄漏电流明显小于器件 A 的栅极反向泄露电流. 考虑 H 等离子体制备的 p-GaN 栅 HEMT 主要的栅极反向泄漏电流机制主要为 2D-VRH 模型^[19], 因此使用 2D-VRH 漏电模型进行计算. 2D-VRH 的数学模型表示为 $\sigma \propto \exp[-(T_0/T)^{1/3}]$, T_0 是特征温度, σ 为电导率, 其计算公式为 $\sigma = I/V$, T 的温度范围为 323—498 K. 图 4(a) 和 4(b) 是实验数据通过 2D-VRH 模型计算得到的 $\ln\sigma$ 与 $(1000/T)^{1/3}$ 的函数关系结果, 可以看出在不同反向栅压下, 对于器件 A 和器件 B 的 $\ln\sigma$ 与 $(1000/T)^{1/3}$ 成线性比例, 这表明了 2D-VRH 漏电模型是器件 A 和器件 B 反向栅极泄漏电流的主要漏电机理. 图 4(c) 和 4(d) 分别是器件 A 和器件 B 的实验数据根据 Arrhenius 方程^[20]绘制的对数坐标下栅极反向泄漏电流电导率和温度的关系图, 根据直线的斜率可以计算陷阱能级的活化能. 由此提取得到器件 A 和 B 中的表面缺陷能级活化能如表 1 所示,

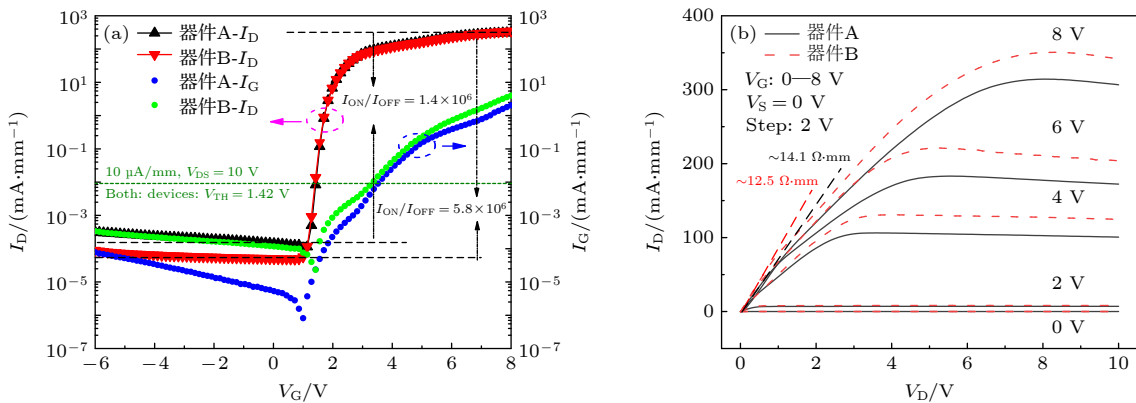


图 2 器件的 I - V 特性 (a) 器件的转移特性; (b) 器件的输出特征

Fig. 2. I - V characteristics of all devices: (a) Transfer characteristics; (b) output characteristics.

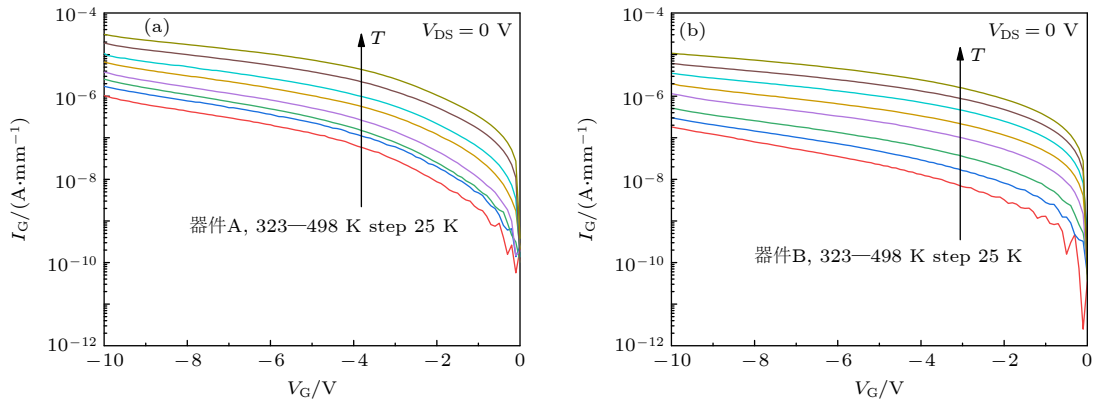


图 3 变温 I_G - V_G 特性 (a) 器件 A; (b) 器件 B

Fig. 3. Temperature dependent I_G - V_G characteristics : (a) Device A; (b) device B.

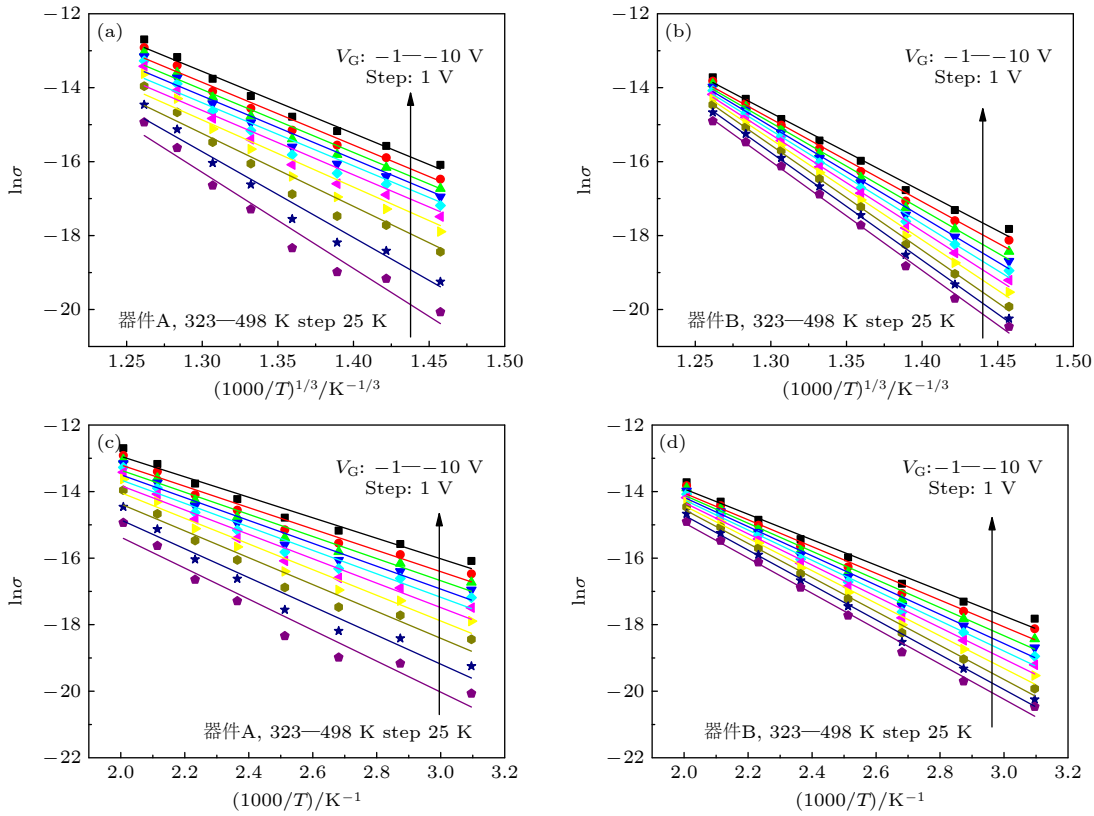


图 4 (a) 从 -1 — -10 V 器件 A 的 $\ln\sigma$ 与 $(1000/T)^{1/3}$ 的函数关系; (b) 从 -1 V— -10 V 器件 B 的 $\ln\sigma$ 与 $(1000/T)^{1/3}$ 的函数关系; (c) 从 -1 — -10 V 器件 A 的 $\ln\sigma$ 与 $1000/T$ 的函数关系; (d) 从 -1 — -10 V 器件 B 的 $\ln\sigma$ 与 $1000/T$ 的函数关系; 点是实验值, 直线是拟合值

Fig. 4. (a) $\ln\sigma$ of device A at V_G from -1 V to -10 V as a function of $(1/T)^{1/3}$; (b) $\ln\sigma$ of device B at V_G from -1 V to -10 V as a function of $(1/T)^{1/3}$; (c) $\ln\sigma$ of device A at V_G from -1 V to -10 V as a function of $1000/T$; (d) $\ln\sigma$ of device B at V_G from -1 V to -10 V as a function of $1000/T$; the point is experimental value and the fitted value is a straight line.

表 1 在不同栅极电压下表面缺陷能级 E_a
Table 1. Surface defect level E_a at different gate voltages.

器件 E_a /meV	栅极电压/V									
	-10	-9	-8	-7	-6	-5	-4	-3	-2	-1
A	308	321	332	343	353	366	385	404	433	466
B	382	402	422	439	455	470	489	511	524	531

从表中看到, 栅极电压从 -1 V 变化到 -10 V, 器件表面的缺陷能级活化能随着栅极反向电压的增大而减小, 说明除了热激发以外, 电场也可以提供能量辅助电子从 HR-GaN 层的表面陷阱能级间跃迁^[21]. 从表 1 还可以看出, 在不同栅极反向电压下器件 A 的缺陷能级活化能 (E_a) 要明显小于器件 B 的缺陷能级活化能, 这说明 Al_2O_3 薄膜阻挡层确实有效地改变了 HR-GaN 的表面状态, 降低了 HR-GaN 表面缺陷能级捕获和释放电子的能力, 加大了电子在 HR-GaN 表面缺陷能级间跃迁的难度, 提高了表面漏电通道的开启门槛, 因此器件表面的泄露电流减小, 器件 B 栅极反向电流下降了一个数量级.

器件的栅极反向漏电特性与器件的关态击穿特性息息相关, 由于器件处于关态下, 栅极电流是漏极电流组成部分, 而栅极电流的突然增大会造成器件关态击穿^[22]. 器件的关态击穿特性如图 5(a) 所示, 在漏极电流为 $10 \mu\text{A}/\text{mm}$ 时, 器件 A 和 B 的关态击穿电压分别为 410 V 和 780 V, 由此看出采用 Al_2O_3 阻挡层的器件 B 关态击穿电压明显提高, 器件 B 比 A 的关态击穿电压提高了 90.24% , 器件 B 击穿电压的提高主要归因于 Al_2O_3 阻挡层使栅极关态电流明显降低, 栅极关态电流降低的原因与栅极反向电流的原因一致, 都是由于器件表面泄露电流减小. 图 5(b) 所示为器件电流崩塌对比

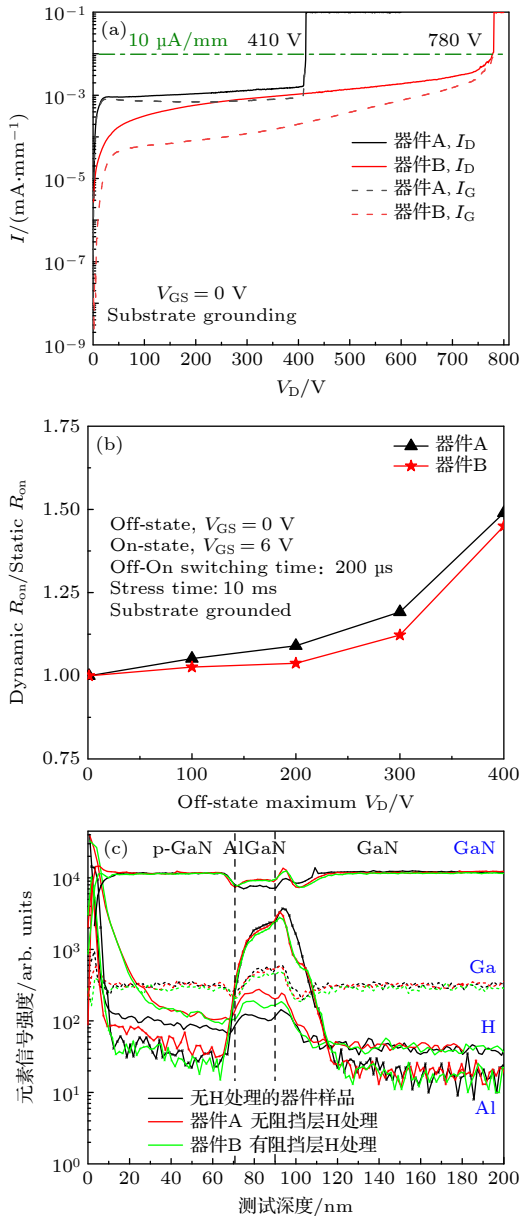


图5 (a) 器件A和器件B的关态击穿电压对比; (b) 器件A和器件B的电流崩塌对比; (c) 纵向元素分布SIMS测试结果

Fig. 5. (a) OFF-state breakdown characteristics of device A and device B with substrate grounded; (b) normalized dynamic R_{ON} with various values of OFF-state V_{DS} stress from 1 V to 400 V of device A and device B; (c) vertical anatomy of H distribution.

的结果, 采用 Agilent B1505A N1267A 动态测量系统对器件的电流崩塌进行评估. 测试条件设置与课题组之前的报道相同^[23], 开态下设置为 $V_G = 6 \text{ V}$ 和 $V_D = 0.5 \text{ V}$, 源极和衬底接地. 关态下设置为 V_G 为 0 V , V_D 从 1 V 变化到 400 V , 应力时间为 10 ms , 从关态切换到开态时间为 $200 \mu\text{s}$, 每隔 100 V 测量一次动态电阻 R_{ON} . 从图中可以看出,

当偏压在 400 V 时, 器件 A 和 B 的崩塌因子分别为 1.49 和 1.45 , 器件 B 较器件 A 的崩塌因子减小了 2.6% , 即表明其电流崩塌效应有所减轻. 多数研究认为, AlGaIn/GaN 型 HEMT 电流崩塌与 AlGaIn 势垒层中陷阱态有关^[24,25]. 器件 B 电流崩塌效应减轻即表明 Al_2O_3 阻挡层不仅使 HR-GaN 的表面缺陷能级的活化能增大, 也可能使 HR-GaN/AlGaIn 势垒层中缺陷态数量减少, 同时可能影响到 AlGaIn/GaN 异质结界面, 使漏极饱和电流增大和导通电阻下降. 计算了器件 A 和器件 B 的比导通电阻 $R_{\text{ON, SP}}$ 分别为 $2.23 \text{ m}\Omega\cdot\text{cm}^2$ 和 $1.97 \text{ m}\Omega\cdot\text{cm}^2$, 同时比较了文献^[2, 14, 16, 26–29] 中 p-GaN 栅 HEMT 器件的关态击穿电压, 其中器件 B 的器件性能在同类器件中也处于较高水平. 为了进一步探究其作用机理, 对器件进行了纵向元素分布二次离子质谱 (SIMS) 检测, 如图 5(c) 所示, 从图 5(c) 可以看出, 通过器件 A 和器件 B 与未经过 H 等离子体处理的器件相比, H 等离子体处理功率为 2 W 的时候注入深度在 90 nm 左右, 注入深度已经达到 AlGaIn 势垒层, 在 AlGaIn 势垒中, 器件 A 的 H 元素含量明显高于器件 B 的 H 元素含量, 说明 Al_2O_3 薄膜起到了阻挡作用. 由于到达 AlGaIn 层 H 等离子体的减少, 注入损伤所产生的缺陷也将减少, 因此器件 B 的电流崩塌效应有所削弱. 图 6 是 H 等离子体注入过程以及 2D-VRH 机制示意, 从图 6(a) 可以看出, 器件 A 在 H 等离子体注入开始时, H 等离子体率先破坏了 p-GaN 表面的晶格结构, 在 p-GaN 表面形成了大量的晶格缺陷, 这些缺陷会导致器件形成以 2D-VRH 漏电机理为主的表面漏电通道, 随着注入时间延长, 越来越多 H 等离子体到达 AlGaIn 势垒层和沟道层, 势垒层和沟道界面附近也产生了越来越多具有类似于施主作用的缺陷态, 缺陷态在电应力的作用下捕获沟道中的电子, 在快速切换的情况下这些被捕获的电子来不及释放, 导致电流崩塌效应的产生. 而对于器件 B, 如图 6(b) 所示, 当在 p-GaN 表面沉积 Al_2O_3 薄膜再经 H 等离子体处理后, Al_2O_3 薄膜减小了 H 等离子体对 p-GaN 表面造成的晶格损伤, 改变了 HR-GaN 的表面态, 使缺陷态的活化能升高, 表面泄露电流减小, 其次在 H 等离子体处理时阻挡了过多的 H 等离子体进入 AlGaIn 势垒层和沟道界面, 在势垒层和沟道界面附近造成的缺陷态数量也随之减少, 使电流崩塌效应减弱了.

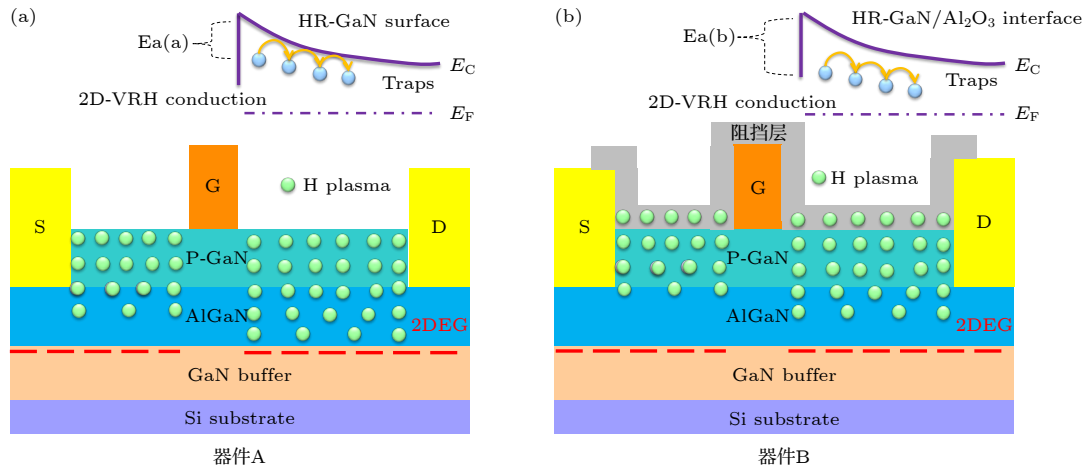


图 6 器件 2D-VRH 泄漏电流机制示意图和 H 等离子注入示意图 (a) 器件 A; (b) 器件 B

Fig. 6. Schematic of the Two-dimensional variable range hopping (2D-VRH) model for devices, and Hydrogen plasma treatment for (a) device A and (b) device B.

4 结 论

本文采用 H 等离子体处理 p-GaN 盖帽层来制备的 p-GaN 栅 AlGaIn/GaN 高电子迁移率晶体管 (HEMT). 利用了 PEALD 在 p-GaN 层上沉积 2 nm Al_2O_3 阻挡层, 增大了 p-GaN 表面陷阱态的活化能, 减少了 p-GaN 表面由于 H 等离子体注入带来的损伤, 因此栅极反向泄漏电流降低了一个数量级. 同时, 随着栅极反向泄漏电流的减小, 关态击穿电压提高了 90.24%. 此外, 器件的电流崩塌效应也表现出更加稳定的趋势, 通过 SIMS 测试纵向 H 分布剖析图证明了 Al_2O_3 薄膜对 H 的阻挡作用, 并且进一步分析了 H 等离子体注入过程以及 2D-VRH 机制得出了 Al_2O_3 阻挡层对器件性能改善的机理.

参考文献

- [1] Chen K J, Haberlen O, Lidow A, Tsai C L, Ueda T, Uemoto Y, Wu Y F 2017 *IEEE T. Electron. Dev.* **64** 779
- [2] Efthymiou L, Longobardi G, Camuso G, Chien T, Chen M, Udrea F 2017 *Appl. Phys. Lett.* **110**
- [3] Ambacher O, Foutz B, Smart J, et al. 2000 *J. Appl. Phys.* **87** 334
- [4] Jones E A, Wang F, Costinett D 2016 *IEEE J. Em. Sel. Top. P.* **4** 707
- [5] Hu X, Simin G, Yang J, Khan M A, Gaska R, Shur M S 2000 *Electron. Lett.* **36** 753
- [6] Uemoto Y, Hikita M, Ueno H, et al. 2007 *IEEE T. Electron. Dev.* **54** 3393
- [7] Cai Y, Zhou Y G, Chen K J, Lau K M 2005 *IEEE Electr. Device L.* **26** 435
- [8] Tang Z K, Jiang Q M, Lu Y Y, Huang S, Yang S, Tang X, Chen K J 2013 *IEEE Electr. Device L.* **34** 1373
- [9] Saito W, Takada Y, Kuraguchi M, Tsuda K, Omura I 2006 *IEEE T. Electron. Dev.* **53** 356
- [10] Fujii T, Tsuyukuchi N, Iwaya M, Kamiyama S, Amano H, Akasaki I 2006 *Jpn. J. Appl. Phys.* **2** **45** L1048
- [11] Hwang I, Kim J, Choi H S, et al. 2013 *IEEE Electr. Device L.* **34** 202
- [12] Tapajna M, Hilt O, Bahat-Treidel E, Wurfl J, Kuzmik J 2016 *IEEE Electr. Device L.* **37** 385
- [13] Greco G, Iucolano F, Roccaforte F 2018 *Mat. Sci. Semicon. Proc.* **78** 96
- [14] Hao R H, Fu K, Yu G H, et al. 2016 *Appl. Phys. Lett.* **109**
- [15] Nakamura S, Iwasa N, Senoh M, Mukai T 1992 *Jpn. J. Appl. Phys.* **31** 1258
- [16] Hao R H, Li W Y, Fu K, et al. 2017 *IEEE Electr. Device L.* **38** 1567
- [17] Mi M H, Ma X H, Yang L, Bin-Hou, Zhu J J, He Y L, Zhang M, Wu S, Hao Y 2017 *Appl. Phys. Lett.* **111**
- [18] Hao R H, Xu N, Yu G H, Song L, Chen F, Zhao J, Deng X G, Li X, Cheng K, Fu K, Cai Y, Zhang X P, Zhang B S 2018 *IEEE T. Electron. Dev.* **65** 1314
- [19] Xu N, Hao R H, Chen F, et al. 2018 *Appl. Phys. Lett.* **113**
- [20] Chen Y H, Zhang K, Cao M Y, Zhao S L, Zhang J C, Ma X H, Hao Y 2014 *Appl. Phys. Lett.* **104**
- [21] Chen X, Zhong Y Z, Zhou Y, et al. 2020 *Appl. Phys. Lett.* **117**
- [22] Zhao S L, Hou B, Chen W W, Mi M H, Zheng J X, Zhang J C, Ma X H, Hao Y 2016 *IEEE T. Power Electr.* **31** 1517
- [23] Zhang Z L, Yu G H, Zhang X D, et al. 2016 *IEEE T. Electron. Dev.* **63** 731
- [24] Binari S C, Ikossi K, Roussos J A, et al. 2001 *IEEE T. Electron. Dev.* **48** 465
- [25] Vetryu R, Zhang N Q Q, Keller S, Mishra U K 2001 *IEEE T. Electron. Dev.* **48** 560
- [26] Jiang H X, Lyu Q F, Zhu R Q, Xiang P, Cheng K, Lau K M 2021 *IEEE T. Electron. Dev.* **68** 653
- [27] Zhu M H, Ma J, Nela L, Erine C, Matioli E 2019 *IEEE Electr. Device L.* **40** 1289
- [28] Wei X, Zhang X D, Sun C, et al. 2021 *IEEE T. Electron. Dev.* **68** 5041
- [29] Yang S, Tang Z K, Wong K Y, Lin Y S, Liu C, Lu Y Y, Huang S, Chen K J 2013 *IEEE Electr. Device L.* **34** 1497

Study on H plasma treatment enhanced p-GaN gate AlGa_N/Ga_N HEMT with block layer*

Huang Xing-Jie¹⁾ Xing Yan-Hui^{1)†} Yu Guo-Hao²⁾ Song Liang²⁾
 Huang Rong²⁾ Huang Zeng-Li²⁾ Han Jun¹⁾
 Zhang Bao-Shun^{2)‡} Fan Ya-Ming²⁾³⁾

1) (*Key Laboratory of Opto-Electronics Technology, Ministry of Education, Beijing University of Technology, Beijing 100124, China*)

2) (*Key Laboratory of Nano Devices and Applications, Suzhou Institute of Nano-tech and Nano-bionics, Chinese Academy of Sciences, Suzhou 215123, China*)

3) (*Division of Nano-Devices and Technologies & Nanchang Key Laboratory of Advanced Packaging, Jiangxi Institute of Nanotechnology, Nanchang 330200, China*)

(Received 28 November 2021; revised manuscript received 21 January 2022)

Abstract

High electron mobility transistors (HEMTs) show tremendous potentials for high mobility, high breakdown voltage, low conduction, low power consumption, and occupy an important piece of the microelectronics field. The high-resistivity-cap-layer high electron mobility transistor (HRCL-HEMT) is a novel device structure. Based on the hole compensation mechanism, the p-GaN is converted into high resistance semiconductor material by hydrogen plasma implantation. Thus, the surface of the p-GaN layer will have a serious bombardment damage under the hydrogen plasma implantation. In practical work, it is also very challenging in the accurate controlling of the hydrogen injection rate, injection depth and injection uniformity. To achieve the required depth of injection, the injected hydrogen plasma is often more than the required dose or multiple injections times. The energy of hydrogen plasma plays a huge influence on the surface of the p-GaN layer. The leakage current will be generated on the device surface, which deteriorates the electrical performance of the device.

In this work, to protect the surface of p-GaN layer, a 2-nm Al₂O₃ film is deposited on the surface of the p-GaN cap layer to reduce the implantation damage caused by hydrogen plasma treatment. The research shows that after the device deposited Al₂O₃ film prior to the hydrogen plasma treatment, the gate reverse leakage current is reduced by an order of magnitude, the ratio of I_{ON} to I_{OFF} is increased by about 3 times. Meanwhile, the OFF-state breakdown voltage is increased from 410 V to 780 V. In addition, when the bias voltage is 400 V, the values of dynamic R_{ON} of devices A and B are 1.49 and 1.45 respectively, the device B shows a more stable dynamic performance. To analyze the gate leakage mechanism, a temperature-dependent current I_G - V_G testing is carried out, and it is found that the dominant mechanism of gate leakage current is two-dimensional variable range hopping (2D-VRH) at reverse gate voltage. The reason for reducing the gate reverse current is analyzed, and the Al₂O₃ film increases the activation energy of trap level and changes the surface states of HR-GaN; furthermore, the Al₂O₃ film blocks the injection of too much H plasma, thereby reducing the density of AlGa_N barrier and channel trap states, and weakening the current collapse.

Keywords: p-GaN gate AlGa_N/Ga_N HEMT, H plasma treatment, Al₂O₃ film, gate reverse leakage current

PACS: 85.30.De, 85.30.Tv, 73.40.Kp

DOI: 10.7498/aps.71.20212192

* Project supported by the Youth Innovation Promotion Association of CAS (Grant No. 2020321), and the National Natural Science Foundation of China (Grant Nos. 61904192, 61731019, 61575008, 61775007); Beijing Natural Science Foundation (Grant No.4202010, 4172011).

† Corresponding author. E-mail: xingyanhui@bjut.edu.cn

‡ Corresponding author. E-mail: bszhang2006@sinano.ac.cn