

基于青藏高原的 14 nm FinFET 和 28 nm 平面 CMOS 工艺 SRAM 单粒子效应实时测量试验*

张战刚¹⁾²⁾ 杨少华^{1)2)†} 林倩^{1)‡} 雷志锋¹⁾²⁾ 彭超¹⁾²⁾ 何玉娟¹⁾²⁾

1) (工业和信息化部电子第五研究所, 广州 511370)

2) (电子元器件可靠性物理及其应用技术国家级重点实验室, 广州 511370)

(2023 年 2 月 8 日收到; 2023 年 3 月 22 日收到修改稿)

本文基于海拔为 4300 m 的拉萨羊八井国际宇宙射线观测站, 开展了 14 nm FinFET 和 28 nm 平面互补金属氧化物半导体 (complementary metal oxide semiconductor, CMOS) 工艺静态随机存取存储器 (static random-access memory, SRAM) 阵列的大气辐射长期实时测量试验. 试验持续时间为 6651 h, 共观测到单粒子翻转 (single event upset, SEU) 事件 56 个, 其中单位翻转 (single bit upset, SBU) 24 个, 多单元翻转 (multiple cell upset, MCU) 32 个. 结合之前开展的 65 nm 工艺 SRAM 结果, 研究发现, 随着工艺尺寸的减小, 器件的整体软错误率 (soft error rate, SER) 持续降低. 但是, 相比于 65 和 14 nm 工艺器件, 28 nm 工艺器件的 MCU SER 最大, 其 MCU 占比 (57%) 超过 SBU, MCU 最大位数为 16 位. 虽然 14 nm FinFET 器件的 Fin 间距仅有 35 nm 左右, 且临界电荷降至亚 fC, 但 FinFET 结构的引入导致灵敏区电荷收集和共享机制发生变化, 浅沟道隔离致使电荷扩散通道“狭窄化”, 另一方面灵敏区表面积减小至 $0.0024 \mu\text{m}^2$, 从而导致 14 nm 工艺器件 SBU 和 MCU 的软错误率均明显下降.

关键词: FinFET, 中子, 单粒子翻转, 软错误

PACS: 61.80.Hg, 61.82.Fk, 85.40.-e, 02.50.Ng

DOI: 10.7498/aps.72.20230161

1 引言

大气辐射来源于高能宇宙射线与地球大气的相互作用^[1], 其强度依赖于海拔、经纬度、太阳活动等因素. 具有高可靠性、高安全性要求的航空、地面电子系统 (包括汽车、通讯、电网等) 及其使用的器件在设计、制造和使用过程中必须考虑大气辐射的影响. 根据 JESD89A 标准^[2], 可通过加速试验或实时测量试验获得大气辐射导致的软错误率 (soft error rate, SER). 相比于加速试验, 虽然实时测量试验具有耗时、测试容量大等缺点, 但实时试验是唯一不引入人为干扰因素的试验类型, 可准确获

得被测器件的 SER“标尺数据”. 为了提高试验效率, 实时 SER 试验通常在高海拔地区进行. 例如, 位于“世界屋脊”青藏高原的羊八井国际宇宙射线观测站的中子 ($E > 10 \text{ MeV}$) 通量为 $118.6 \text{ cm}^{-2} \cdot \text{h}^{-1}$, 相比于北京地面 ($\sim 7.3 \text{ cm}^{-2} \cdot \text{h}^{-1}$) 高 16 倍, 是开展实时 SER 试验的理想地点^[3].

近年来, 国内外开展了一些实时 SER 试验^[4–20]. 2012 年, Intel 公司 Seifert 等^[4] 针对 45 nm 工艺静态随机存取存储器 (static random-access memory, SRAM), 在海拔 61 m 处开展了 5000 h 的软错误实时测量实验, 观测到 27 次单粒子翻转 (包含单位翻转和多位翻转); 在地下 655 m 处开展了 6000 h 的软错误实时测量实验, 观测到 1 次单位翻转. 艾

* 国家自然科学基金 (批准号: 12175045, 12075065) 和广东省重点领域研发计划 (批准号: 2022B0701180002) 资助的课题.

† 通信作者. E-mail: young01@163.com

‡ 通信作者. E-mail: 523618482@qq.com

克斯-马赛大学 Autran 等^[5–8]针对 0.13 μm , 65 nm 和 40 nm 工艺 SRAM, 开展了高海拔 (2552 m) 和地下软错误实时测量试验. Xilinx 公司^[9–11]在其器件可靠性报告中公布了 FPGA 系列产品的软错误数据, 包括实时测量得到的 SER, 测量海拔有 0, 1555, 3801 和 4023 m 等, 器件工艺覆盖 0.15 μm —7 nm, 但是 90 nm 以下工艺器件仅公布了 SER 数值, 未对试验过程和数据进行详细报道和分析. 西北核技术研究所^[12,13]开展了 0.5, 0.35 和 0.18 μm 工艺 SRAM 的高海拔实时测量试验, 数千小时内, 3 种器件分别发生 195, 181 和 76 次翻转. 总体来看, 已报道的研究工作针对的器件工艺最小为 40 nm, 缺少针对更先进工艺器件的实时测量研究和分析工作, 而 28 nm 及以下工艺集成电路已在航空、电网等电子系统中广泛采用, 实时测量研究工作的缺失不利于其大气中子单粒子效应的评价.

本文基于我国青藏高原开展 4300 m 海拔处的 28 nm 平面和 14 nm FinFET 工艺 SRAM 阵列大气辐射实时测量试验, 对观测到的单位翻转 (single bit upset, SBU) 和多单元翻转 (multiple cell upset, MCU) 进行分析和计算, 并与之前开展的 65 nm 工艺 SRAM 器件结果^[3,21]进行对比, 揭示内在机理.

2 试验条件

高海拔试验在位于拉萨市的羊八井国际宇宙射线观测站^[22]开展. 试验站实景图如图 1 所示, 海拔为 4300 m. 试验站电力供应、网络通讯稳定, 具备试验所需的软硬件设施.



图 1 羊八井国际宇宙射线观测站

Fig. 1. Yangbajing International Cosmic Ray Observatory.

被测器件参数列于表 1. 选用 14 nm FinFET 和 28 nm 平面 CMOS 两种工艺 SRAM 开展试验. 其中, 28 nm 工艺分为高介电常数金属栅极 (high-K metal gate, HKMG) 和传统氮氧化硅 (silicon oxynitride, SION) 两种栅极工艺. 一共有 5 块测试板, 其中 4 块板搭载 28 nm 器件, 1 块板搭载

表 1 被测器件参数

Table 1. Parameters of devices under test.

编号	SRAM工艺	型号	容量	核心电压/V	测试板编号	测试数量	封装形式	备注
1#	14 nm FinFET	AG35	128 Mbit (8 M $\times$ 16 bit)	0.8	4#	18只		总测试容量: 7.1 Gbit (去除坏位)
2#	28 nm HKMG	AH09F	64 Mbit (4 M $\times$ 16 bit)	1.05	1#、2#	各19只	倒装BGA	
3#	28 nm SION	AC81	64 Mbit (4 M $\times$ 16 bit)	1.05	3#、5#	17只、20只		



图 2 试验现场图及测试结果

Fig. 2. Experimental setup and test results.

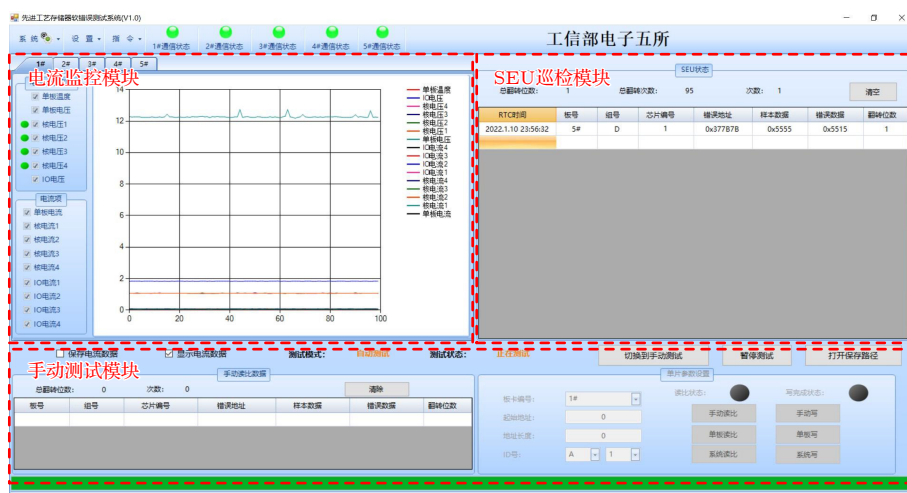


图3 上位机软件测试界面

Fig. 3. Software test interface on the computer.

14 nm 器件. 去除测试不稳定的坏位后, 实际的有效测试容量为 7.1 Gbit.

测试现场图如图2所示. 5块测试板平铺放置在测试现场, 每块测试板分A, B, C, D四列, 每列最多搭载5只器件. 所在房间为木质屋顶. 上位机软件界面如图3所示. 试验流程图如图4所示, 开始测试前, 位于广州的上位机通过互联网远程连接测试板, 对测试板上所有被测器件写入5555初始

图形, 并实时监控各组被测器件的工作电压/电流、测试板电压/电流、测试板温度等参数. 试验过程中, 板载FPGA实时读取所有被测器件的存储内容, 发现错误后, 上报错误信息(发生时间、板号、列号、器件编号、错误地址、错误数据), 并纠正错误. 试验期间, 测试板温度为 $(15 \pm 10)^\circ\text{C}$, 温度变化对器件自身的单粒子翻转敏感性影响不大.

为避免器件自身工艺造成的软错误误判, 进行了以下操作:

1) 试验前, 对5块测试板进行高温长期测试(低海拔地区进行), 对发现的少量错误地址进行屏蔽处理;

2) 高海拔地区测试过程中, 对发现的错误进行地址检验, 若发现某一地址出现2次或以上错误, 则判定为“假SEU(single event upset)”, 因为在试验期间同一个存储位的数据被大气辐射影响2次的概率是极低的. 试验期间发现, 3#板C5芯片的0x0D82B0地址出现2次“假SEU”, 均为5555至5545的数据翻转, 重写可以恢复. 后续的深地环境试验中, 该地址也多次出现相同现象, 间隔时间无规律. 分析原因可能为该存储位自身工艺不稳定所导致.

3 试验结果与分析

3.1 试验结果

试验自2021年10月23日开始, 至2022年7月28日结束, 有效测试时间为6651 h. 表2汇总

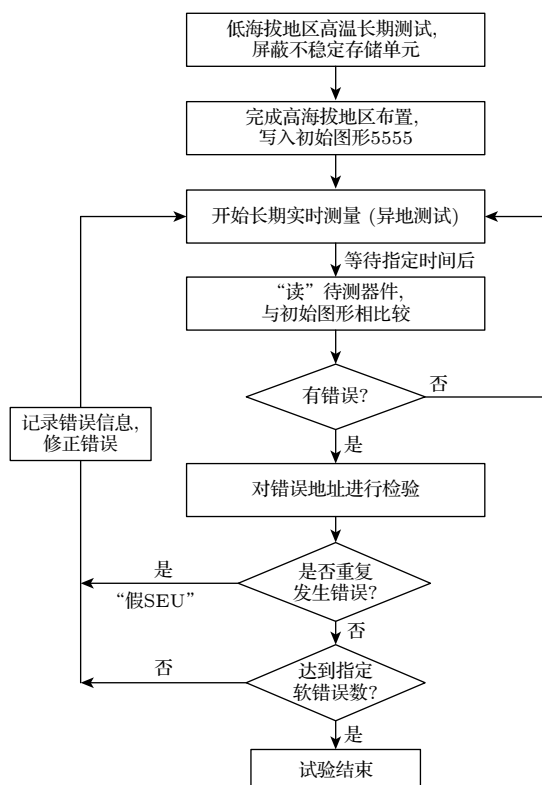


图4 试验流程图

Fig. 4. Test flow chart.

了所有测量结果信息. 共观测到 SEU 事件 56 个, 其中 SBU 24 个, MCU (指多个位翻转位于不同的字内) 32 个, 未发现多位翻转 (multiple bit upset, MBU) 事件 (指单个字中发生多个位翻转). 被测器件在设计中采用了交织架构, 即单个字中的存储位在物理版图上被分开, 因此无 MBU 事件发生. 试验过程中, 未发现单粒子门锁事件.

基于 EXPACS 工具 [23] 对高海拔试验点的大气辐射环境进行计算, 结果如图 5 所示, 辐射粒子包括中子、质子、缪子、电子、光子等 [3]. 根据器件工艺特点, 大气辐射中可能导致单粒子效应的粒子包括中子、质子和缪子, 其中中子的贡献最大. 此外, 器件自身释放的 α 粒子也有可能诱发单粒子效应.

表 2 给出了每个错误发生时的失效时间 (time to failure, TTF), 即错误发生时刻与试验开始时刻间隔的小时数. 由于试验过程中 2#板的计时功能出现故障, 故表 2 中 2#板发生的 SEU 没有具体的 TTF 值, 其编号顺序是根据人工记录的错误发现时间排列的. 图 6 绘制了试验期间 SEU 累积计数与 TTF 的关系曲线. 由图可见, SEU 累积计数整体呈线性增长. 值得注意的是, 在 2022 年 7 月

4 日至 11 日期间, 密集发生了 5 次 SEU 事件, 见图中红色虚线圈.

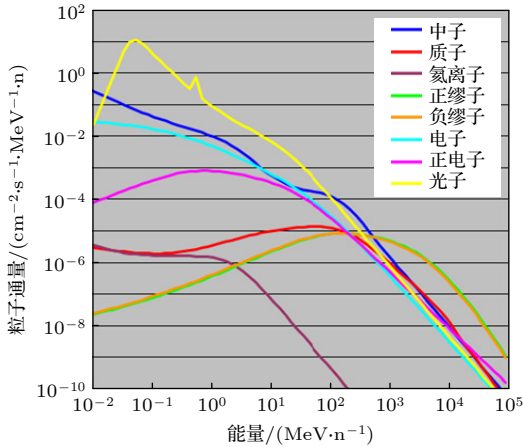


图 5 高海拔试验点的大气辐射环境 [3]

Fig. 5. Atmospheric radiation environment of the high-altitude test site [3].

3.2 SER 计算与分析

对 SEU, SBU 和 MCU 的 SER 进行计算:

$$SER = (N_{\text{error}} \times 10^9)/(T \times C),$$

其中 N_{error} 指各种类型错误的发生次数; T 为测试时间 (单位为 h); C 为测试总容量 (单位为 Mbit).

表 2 测量结果汇总
Table 2. Summary of test results.

编号	TTF /h	板号	列号	器件编号	错误地址	错误数据	错误类型
开始测试							
1	—	2#	B	1	0x0C7A70	0x5455	SBU
2	109	3#	B	2	0x06DBBC 0x06DBCC 0x02B589	0x55D5	MCU2
3	190	5#	B	5	0x02B599 0x02B5A9	0x55D5	MCU3
4	460	5#	D	2	0x2CB048	0x555D	SBU
5	528	3#	B	1	0x3C2368	0x5D55	SBU
6	861	1#	B	1	0x0B150F	0x5575	SBU
7	—	2#	A	5	0x12ACC9 0x12ACD9 0x3C1F74	0x5455 0x5755	MCU2
8	1128	1#	C	1	0x3C1F83 0x3C2001 0x131353	0x5755 0x5455	MCU3
9	—	2#	B	4	0x131354 0x131363 0x131364 0x040D82	0x7555	MCU4
10	—	2#	A	1	0x040D83 0x040D92 0x040D93	0x5155	MCU4
11	1574	5#	B	3	0x0B5725	0x5551	SBU
12	1583	5#	C	2	0x036145	0x5554	SBU

表 2 (续) 测量结果汇总
Table 2 (continued). Summary of test results.

编号	TTF /h	板号	列号	器件编号	错误地址	错误数据	错误类型
13	1701	3#	C	4	0x03BBE8 0x03BBE9 0x03BBF8 0x03BBF9 0x3D4BD8	0x5515	MCU4
14	1728	3#	C	4	0x3D4BE8 0x3D4BF7 0x3D4BF8	0x7555	MCU4
15	—	2#	B	3	0x201A55 0x201A65	0x5755	MCU2
16	—	2#	C	1	0x04931E	0x5551	SBU
17	1821	3#	A	2	0x01F573 0x01F574 0x01F583 0x01F584 0x01F593 0x01F594 0x01F5A3 0x01F5E6	0x5557	MCU8
18	1896	5#	D	1	0x377B7B 0x1371CB 0x1371EA 0x1371F9 0x1371FA 0x13720A 0x13721A 0x13722A	0x5515	SBU
19	—	2#	C	4	0x137237 0x137238 0x137247 0x137248 0x137257 0x137258 0x137267 0x137268 0x137277	0xD555	MCU16
20	—	2#	A	5	0x020319 0x020329	0x55D5	MCU2
21	—	2#	B	2	0x1EBD02 0x1EBD12	0x5545	MCU2
22	—	2#	B	2	0x1AA6E8	0x5557	SBU
23	—	2#	D	2	0x35DC4C 0x35DC5C 0x35DC6C	0x555D	MCU3
24	2336	5#	C	2	0x0DB484	0x5554	SBU
25	2537	1#	C	1	0x12C6AE 0x12C6AF 0x12C6BE 0x12C6BF 0x1157DD 0x1157ED	0x5155	MCU4
26	2631	5#	C	5	0x1157EE 0x1157FD 0x1157FE	0x5575	MCU5
27	2659	5#	B	4	0x27B863	0x4555	SBU
28	2898	5#	D	3	0x22C4A8	0x5575	SBU
29	2909	3#	C	1	0x1FC2CE	0x7555	SBU
30	3003	3#	A	2	0x30B1F3 0x30B203 0x30B213 0x2800CA	0x5551	MCU3
31	—	2#	C	1	0x2800D9 0x2800E9	0x5D55	MCU3

表 2 (续) 测量结果汇总
Table 2 (continued). Summary of test results.

编号	TTF /h	板号	列号	器件编号	错误地址	错误数据	错误类型
32	—	2#	A	4	0x256BB0	0x4555	MCU8
					0x256BB1		
					0x256BC0		
					0x256BC1		
					0x256BD0		
					0x256BD1		
					0x256BE0		
					0x256BE1		
33	3444	1#	A	5	0x28940C	0x5455	MCU3
					0x28941C		
					0x28941D		
34	3577	1#	A	4	0x31B05F	0x5155	SBU
35	3586	1#	B	2	0x1491E7	0x5575	MCU2
0x1491E8							
36	3602	3#	C	1	0x250F89	0x5554	MCU2
					0x250F98		
					0x3CAAFB		
37	3705	5#	B	3	0x3CAAFB	0x4555	MCU6
					0x3CAB0A		
					0x3CAB0B		
					0x3CAB1A		
					0x3CAB1B		
38	3775	5#	D	1	0x2CADB4	0x5557	SBU
39	3913	3#	D	1	0x3AC5DD	0x5575	MCU2
					0x3AC5DE		
40	4191	3#	B	5	0x22DEA3	0x5455	SBU
41	4216	3#	D	2	0x3785ED	0x4555	MCU2
					0x3785FD		
42	4407	1#	B	2	0x361165	0x5554	SBU
43	4624	4#	A	3	0x64D7B0	0x5D55	SBU
44	4652	1#	A	2	0x001763	0xD555	MCU3
					0x001754		
					0x001753		
45	4907	5#	C	5	0x1753E9	0x5575	SBU
					0x1A220A		
46	—	2#	B	5	0x1A220B	0x5155	MCU4
					0x1A221A		
					0x1A221B		
					0x0AF8C1		
					0x0AF8D1		
47	5370	5#	A	4	0x0AF8E1	0x555D	MCU4
					0x0AF8F1		
					0x1D4987		
48	5468	5#	B	5	0x1D4987	0x5755	SBU
	—	3#	C	5	0x0D82B0	0x5545	假SEU
	—	3#	C	5	0x0D82B0	0x5545	
49	6086	4#	D	4	0x1263CA	0x4555	SBU
50	6094	5#	C	5	0x3ECD72	0x5755	MCU2
					0x3ECD82		
					0x27340D		
51	—	2#	D	5	0x27341D	0x5545	MCU4
					0x27342D		
					0x27343D		
52	6244	5#	C	3	0x077D9A	0x5545	SBU
53	6244.2	3#	C	3	0x289097	0x5155	SBU
54	—	2#	A	3	0x173626	0x5554	MCU2
					0x173636		
55	6248.2	5#	B	5	0x177AE1	0x5155	SBU
56	6390.2	5#	C	4	0x04619D	0x7555	MCU2
					0x0461BC		
6651.2 试验结束							

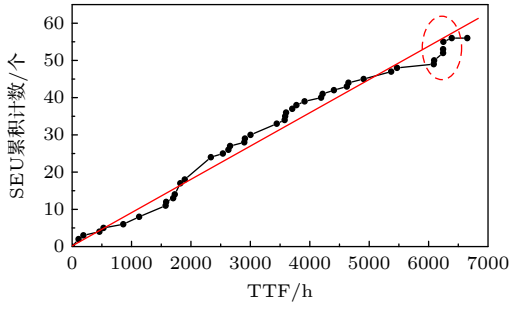


图6 SEU 累积计数与 TTF 的关系图

Fig. 6. Relationship between SEU cumulative count and TTF.

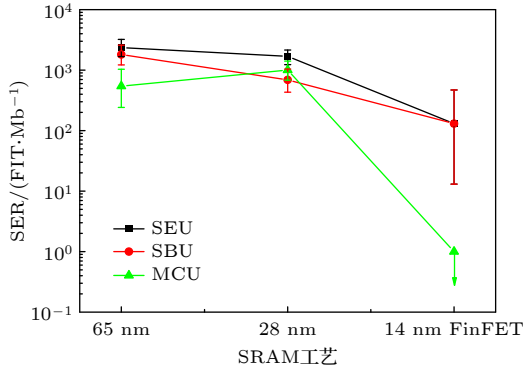


图7 SEU, SBU 和 MCU SER 与工艺尺寸的关系

Fig. 7. Relationship between SERs of SEU, SBU, MCU and feature size.

计算结果如图7所示, 图中 65 nm 工艺器件的试验结果来自于文献 [21]. 由图7可见: 1) 对于 SBU, 随着工艺尺寸的减小, SER 持续下降. 相比于 65 nm 工艺, 14 nm FinFET 工艺 SRAM 的 SER 下降超过 1 个数量级 (图中 FIT 为 failure in time); 2) 对于 MCU, 相比于 65 nm 工艺, 28 nm 工艺 SRAM 的 SER 上升了近 1 倍, 而 14 nm FinFET 工艺 SRAM 在试验期间未观测到 MCU 事件, 其 SER 上限相比于 28 nm 工艺器件下降 3 个数量级; 3) 对于 SEU, 相比于 65 nm 工艺, 28 nm 工艺处 MCU

SER 的增大, 导致其 SEU SER 的减小幅度减缓, 而 14 nm FinFET 的 SEU SER 迅速下降.

3.3 MCU 特性

图8进一步给出了各种工艺尺寸下的 SBU 和 MCU 占比. 由图8可见: 1) 28 nm 处, MCU 占比为 57%, 超过了 SBU 成为主要的翻转类型; 2) MCU 中, 两位翻转、三维翻转和四位翻转为主要的翻转类型, 占比分别为 21%, 13% 和 14%; 3) 28 nm 处的 MCU 比例、位数均高于 65 nm 和 14 nm, 观测到的最大 MCU 为 16 位.

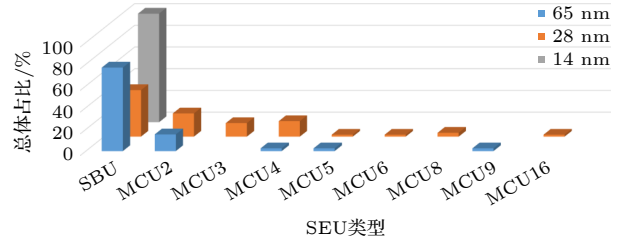


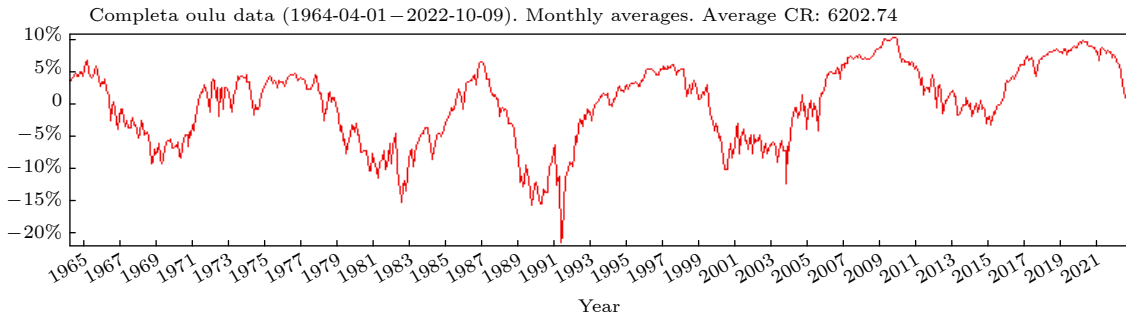
图8 各种工艺尺寸下的 SBU 和 MCU 占比

Fig. 8. Proportion of SBU and MCU under various feature sizes.

3.4 与太阳活动的关系

图9给出了芬兰奥卢宇宙射线站监测的大气中子通量变化情况 (1965 年至今). 可见, 大气中子通量呈现明显的 11 年周期变化, 与太阳活动反相关, 变化范围基本在 $\pm 10\%$ 内. 本文试验期间大气中子通量处在下降区间.

图10进一步给出了试验期间 (2021 年 10 月 23 日至 2022 年 7 月 28 日) 的大气中子通量监测数据 (芬兰奥卢宇宙射线站). 由于没有试验地点的中子测量数据, 使用芬兰奥卢宇宙射线站的监测数据作为试验期间太阳活动情况的判断依据. 由图10

图9 芬兰奥卢宇宙射线站监测的大气中子通量变化情况 (1965 年至今)^[24]Fig. 9. Changes of atmospheric neutron flux monitored by Oulu Cosmic Ray Station in Finland (1965 till now)^[24].

可见,在试验前期(2022年2月前)大气中子通量变化不大,之后大气中子通量整体呈下降趋势.将图10与图6对应,可以发现,图6中试验后期SEU发生速率的降低似乎和图10中中子计数下降有一定的对应关系.值得注意的是,图6虚线红框中,2022年7月初连续发生5次SEU事件,而图10中7月初发现中子计数的突然增大,源于太阳短时间的质子爆发.二者在时间上能对应得上,但是并不能完全确定图10红框中中子计数的增大就是图6红框中SEU计数率增大的原因,因为图10中除了红框内,其他时间段也有中子计数增大的现象,而图6中并没有发现对应的SEU计数率的增大.图6红框中SEU计数率的增大也有可能是偶然因素,或者是器件自身因素(如电压的突变)导致.

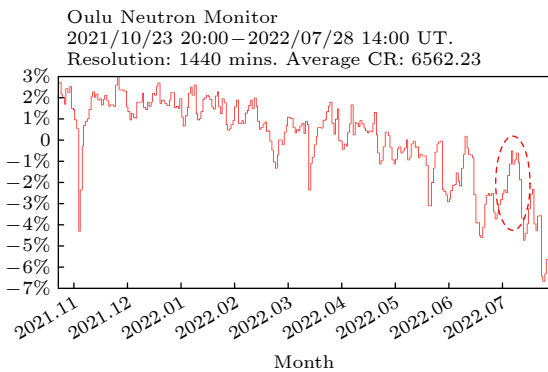


图10 试验期间芬兰奥卢宇宙射线站监测的大气中子通量变化情况

Fig. 10. Changes of atmospheric neutron flux monitored by Oulu Cosmic Ray Station in Finland during the test.

3.5 机理分析

3.5.1 反向分析及讨论

为了进一步理解上述试验结果的内在机理,对试验对象进行了反向分析,获得了其存储区图像及对应的尺寸信息.表3为14 nm FinFET, 28和65 nm SRAM的存储单元尺寸和灵敏区参数,一

般“关”态 NMOS 的漏区为单粒子翻转灵敏区(sensitive volume, SV).由表3可知:1) 随着器件工艺尺寸的缩小,灵敏区表面积从 $0.038 \mu\text{m}^2$ (65 nm 工艺) 减小至 $0.0024 \mu\text{m}^2$ (14 nm 工艺),降低超过1个数量级,这是图6中SER随工艺尺寸减小的主要原因之一;2) 相比于65 nm 工艺,28 nm 工艺器件的临界电荷和灵敏区间距缩小,导致其MCU概率增大;3) 对于14 nm 工艺,FinFET结构的引入,导致其SBU和MCU发生率均发生明显下降,具体分析见下一段.

图11给出了14 nm FinFET器件的Fin结构图像.该器件的Fin高为45 nm, Fin宽为14 nm, Fin之间的距离约为35 nm.观察到“排列式”的浅沟道隔离(shallow trench isolation, STI)存在,将Fin在物理上隔开,Fin与衬底之间的通道变得非常狭窄.14 nm FinFET器件SBU截面下降的主要原因为灵敏区尺寸的减小和电荷收集机制发生变化,电荷收集主要依赖漂移过程,衬底中产生的电荷扩散至灵敏区的通道变得狭窄,效率降低.对于MCU,虽然14 nm FinFET器件的Fin间距仅有35 nm左右,且临界电荷降至亚fC,但STI致使Fin间电荷共享效应被削弱,这是14 nm FinFET器件MCU占比减小的主要原因.

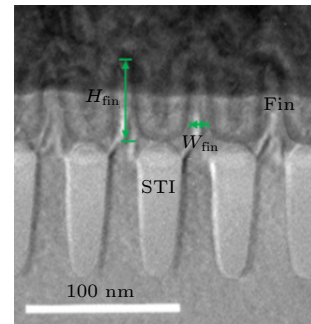


图11 14 nm FinFET器件的Fin结构图像

Fig. 11. Fin structure of the 14 nm FinFET device.

表3 14 nm FinFET, 28 nm 和 65 nm SRAM 的存储单元尺寸和灵敏区参数

Table 3. Memory cell size and SV parameters for the 14 nm FinFET, 28 nm and 65 nm SRAM devices.

器件工艺	65 nm	28 nm	14 nm FinFET
存储区图像(未按比例)			
存储单元尺寸	1000 nm×500 nm	520 nm×240 nm	370 nm×180 nm
SV尺寸	200 nm×190 nm	104 nm×90 nm	80 nm×30 nm
临界电荷/fC	1 ^[25]	0.18 ^[26]	0.05 ^[27]

3.5.2 器件仿真及讨论

根据 14 nm FinFET SRAM 器件的反向分析结果进行建模, 器件结构参数如表 4 所列, FinFET 器件的区域掺杂情况如表 5 所列.

按照上述结构参数与掺杂参数, 在 SDE 模块建立的 14 nm FinFET 器件模型如图 12 所示.

根据之前的研究结果 [28], 大气中子在 14 nm FinFET 器件中产生的二次粒子的 LET 值低于 $15 \text{ MeV}\cdot\text{cm}^2/\text{mg}$, 粒子呈多角度入射. 本文根据上述二次粒子特征, 选择的入射粒子 LET 值为 $10 \text{ MeV}\cdot\text{cm}^2/\text{mg}$, 入射角从 0° 至 90° , 设置在开始仿真 5 ps 时, 重离子入射 T1 管, 同时监测 T1 和 T2 管 (器件间距为 60 nm) 的单粒子瞬态脉冲.

表 4 14 nm FinFET 器件建模的结构参数
Table 4. Structural parameters for modeling 14 nm FinFET device.

区域类别	参数
衬底厚度/nm	100
栅极长度/nm	26
栅氧层厚度/nm	1.35
Fin高/nm	45
Fin宽/nm	14

表 5 14 nm FinFET 器件模型掺杂情况
Table 5. Doping parameters of 14 nm FinFET device model.

掺杂类别	区域	掺杂浓度/ $(10^{16} \text{ cm}^{-3})$
均匀掺杂	衬底	1.0 (掺硼)
	沟道	1.0 (掺硼)
高斯掺杂	漏区	10000.0 (掺磷)
	源区	10000.0 (掺磷)

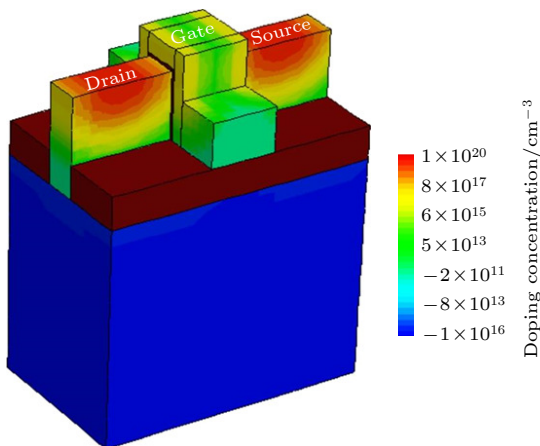


图 12 14 nm FinFET 器件模型图

Fig. 12. Model of the 14 nm FinFET device.

图 13(a) 为改变入射角时, T1 漏极产生的瞬态脉冲电流图, 图 13(b) 为 T2 漏极产生的瞬态脉冲电流图. 由图 13(b) 可看出, 改变入射角, T2 漏极产生的瞬态脉冲电流是角度越大, 脉冲电流越小, 原因是角度越大越偏, 入射粒子束穿过敏感区的径迹长度越短, 则产生的电子-空穴对也越少. 另外, T2 漏极产生的瞬态脉冲峰值出现的时间, 也随着入射角的改变而改变, 这是因为角度越大, 粒子束入射的最终位置越偏向于 T2, 因而脉冲电流产生得越早. 脉冲宽度方面, 不同入射角下, T1 产生的脉冲宽度相差不大, 大约为 4.9 ps; 而 T2 产生的脉冲宽度随脉冲峰值的增加而增加, 随着入射角从 0° 增加到 90° , 脉冲宽度从 7.65 ps 减少到 3.25 ps.

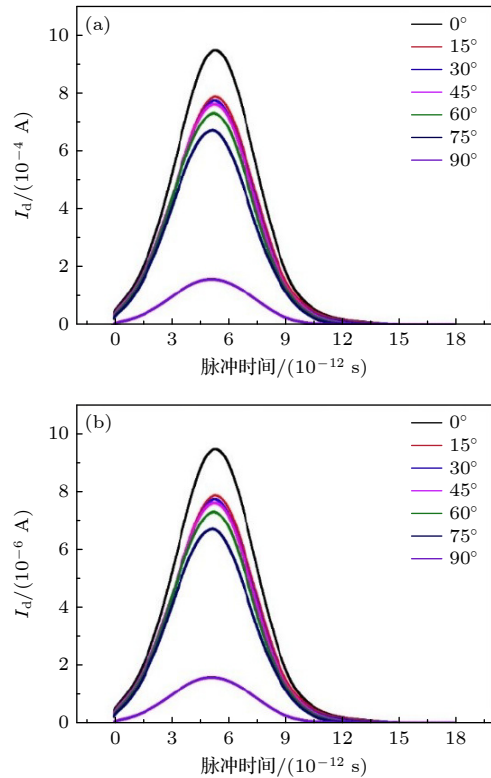


图 13 不同入射角下两个器件的单粒子瞬态脉冲图 (a) T1 瞬态脉冲; (b) T2 瞬态脉冲

Fig. 13. Single event transients of two transistors at different incidence angles: (a) T1 transient pulse; (b) T2 transient pulse.

由于同一衬底的电荷共享效应, 当粒子束入射 T1 时, T2 会不同程度地受到影响而发生较微弱的单粒子瞬态脉冲效应, 且 T2 脉冲峰值出现的时间比直接被入射的器件晚; T2 脉冲峰值与 T1 产生的脉冲峰值相比减小了 2 个数量级, 由此可见 14 nm FinFET 器件的电荷共享效应明显减弱.

4 结 论

本文基于“世界屋脊”青藏高原, 在 4300 m 海拔处开展了 14 nm FinFET 和 28 nm 平面 CMOS 工艺 SRAM 阵列的大气辐射长期实时测量试验. 在 6651 h 的测量时间内, 共观测到 SEU 事件 56 个, 其中 SBU 24 个, MCU 32 个, 最大的 MCU 为 16 bit. 结合之前开展的 65 nm 工艺 SRAM 结果, 研究发现, 随着工艺尺寸的减小, 器件的整体 SER 持续降低. 但是, 相比于 65 和 14 nm 工艺器件, 28 nm 工艺器件的 MCU SER 最大, 其 MCU 占比 (57%) 超过 SBU, MCU 最大位数为 16 bit. 14 nm 工艺处 FinFET 结构的引入导致 SV 电荷收集和共享机制发生变化, STI 隔离致使电荷扩散通道“狭窄化”, 从而导致 14 nm 工艺器件 SBU 和 MCU 的 SER 均明显下降.

下一步将继续对试验结果进行分析, 通过散裂中子源试验、“深地”试验等, 确定高海拔试验结果中高能中子、热中子、封装 α 粒子等的贡献占比, 分析内在物理机制.

感谢羊八井国际宇宙射线观测站工作人员对试验的支持和帮助.

参考文献

- [1] Ziegler J 2004 *SER-History, Trends and Challenges* (San Jose: Cypress Semiconductor) pp1–50
- [2] JESD89 A 2006 *Measurement and Reporting of Alpha Particle and Terrestrial Cosmic Ray-Induced Soft Errors in Semiconductor Devices* JEDEC standard, October 2006
- [3] Zhang Z G, Lei Z F, Huang Y, En Y F, Zhang Y, Tong T, Li X H, Shi Q, Peng C, He Y J, Xiao Q Z, Li J K, Lu G G 2022 *At. Energy Sci. Technol.* **56** 725 (in Chinese) [张战刚, 雷志锋, 黄云, 恩云飞, 张毅, 童腾, 李晓辉, 师谦, 彭超, 何玉娟, 肖庆中, 李键珂, 路国光 2022 原子能科学技术 **56** 725]
- [4] Seifert N, Kirsch M 2012 *IEEE Trans. Nucl. Sci.* **59** 2818
- [5] Autran J L, Munteanu D, Serre S, Sauze S 2012 *IEEE International Reliability Physics Symposium (IRPS)* Anaheim, CA, April 15–19, 2012 p5B.1.1
- [6] Autran J L, Roche P, Borel J, Sudre C, Castellani-Coulié K, Munteanu D, Parrassin T, Gasiot G, Schoellkopf J P 2007 *IEEE Trans. Nucl. Sci.* **54** 1002
- [7] Autran J L, Roche P, Sauze S, Gasiot G, Munteanu D, Loaiza P, Zampaolo M, Borel J 2009 *IEEE Trans. Nucl. Sci.* **56** 2258
- [8] Autran J L, Munteanu D, Roche P, Gasiot G, Martinie S, Uznanski S, Sauze S, Semikh S, Yakushev E, Rozov S, Loaiza P, Warot G, Zampaolo M 2010 *Microelectron. Reliab.* **50** 1822
- [9] Xilinx, Device reliability report (UG116), <https://www.xilinx.com/> [2023-2-1]
- [10] Lesca A, Drimer S, Fabula J J, Carmichael C, Alfke P 2005 *IEEE Trans. Device Mater. Reliab.* **5** 317
- [11] White paper: Xilinx FPGA families, “Continuing experiments of atmospheric neutron effects on deep submicron integrated circuits” WP286 (v2.0), Mar. 22, 2016
- [12] Wang X, Zhang F Q, Chen W, Guo X Q, Ding L L, Luo Y H 2019 *Acta Phys. Sin.* **68** 052901 (in Chinese) [王勋, 张凤祁, 陈伟, 郭晓强, 丁李利, 罗尹虹 2019 物理学报 **68** 052901]
- [13] Chen W, Guo X, Wang C, Zhang F, Qi C, Wang X, Jin X, Wei Y, Yang S, Song Z 2019 *IEEE Trans. Nucl. Sci.* **66** 856
- [14] Hubert G, Velazco R, Federico C, Cheminet A, Silva-Cardenas C, Caldas L V E, Pancher F, Lacoste V, Palumbo F, Mansour W, Artola L, Pineda F, Duzellier S 2013 *IEEE Trans. Nucl. Sci.* **60** 2418
- [15] Alexandrescu D, Lhomme-Perrot A, Schaefer E, Beltrando C 2009 *15th IEEE International On-Line Testing Symposium* Sesimbra, Lisbon, Portugal, June 24–26, 2009 p179
- [16] Torok Z, Platt S P, Cai X X 2007 *9th European Conference on Radiation and Its Effects on Components and Systems* Deauville, France, September 10–14, 2007 p1
- [17] Tosaka Y, Takasu R, Uemura T, Ehara H, Matsuyama H, Satoh S, Kawai A, Hayashi M 2008 *IEEE International Reliability Physics Symposium* Phoenix, AZ, USA, April 27–May 1, 2008 p727
- [18] Kameyama H, Yahagi Y, Ibe E 2007 *IEEE International Reliability Physics Symposium* Phoenix, AZ, USA, April 15–19, 2007 p678
- [19] Ibe E, Yahagi Y, Kataoka F, Saito Y, Eto A, Sato M 2002 *ICITA Bathurst*, Australia, November 25–28, 2002 No. 273-21
- [20] Kobayashi H, Usuki H, Shiraishi K, Tsuchiya H, Kawamoto N, Merchant G, Kase J 2004 *IEEE International Reliability Physics Symposium* Phoenix, AZ, USA, April 25–29, 2004 p288
- [21] Zhang Z G, Lei Z F, Tong T, Li X H, Xi K, Peng C, Shi Q, He Y J, Huang Y, En Y F 2019 *IEEE Trans. Nucl. Sci.* **66** 1368
- [22] <http://www.ihep.cas.cn/picture/dkxzz/ybjgjyzxgc/> [2023-2-1]
- [23] <http://phits.jaea.go.jp/expacs/> [2023-2-1]
- [24] <https://cosmicrays.oulu.fi/> [2023-2-1]
- [25] Sierawski B D, Mendenhall M H, Reed R A, Clemens M A, Weller R A, Schrimpf R D, Blackmore E W, Trinczek M, Hitti B, Pellish J A, Baumann R C, Wen S J, Wong R, Tam N 2010 *IEEE Trans. Nucl. Sci.* **57** 3273
- [26] Yang W T, Yin Q, Li Y, Guo G, Li Y H, He C H, Zhang Y W, Zhang F Q, Han J H 2019 *Nucl. Sci. Techn.* **30** 45
- [27] Zhang Z G, Lei Z F, Tong T, Li X H, Wang S L, Liang T J, Xi K, Peng C, He Y J, Huang Y, En Y F 2020 *Acta Phys. Sin.* **69** 056101 (in Chinese) [张战刚, 雷志锋, 童腾, 李晓辉, 王松林, 梁天骄, 习凯, 彭超, 何玉娟, 黄云, 恩云飞 2020 物理学报 **69** 056101]
- [28] Yang S H, Zhang Z G, Lei Z F, Huang Y, Xi K, Wang S L, Liang T J, Tong T, Li X H, Peng C, Wu F G, Li B 2022 *Chin. Phys. B* **31** 126103

Experimental study on real-time measurement of single-event effects of 14 nm FinFET and 28 nm planar CMOS SRAMs based on Qinghai-Tibet Plateau*

Zhang Zhan-Gang¹⁾²⁾ Yang Shao-Hua^{1)2)†} Lin Qian^{1)‡} Lei Zhi-Feng¹⁾²⁾
Peng Chao¹⁾²⁾ He Yu-Juan¹⁾²⁾

1) (*China Electronic Product Reliability and Environmental Testing Research Institute, Guangzhou 511370, China*)

2) (*Science and Technology on Reliability Physics and Application of Electronic Component Laboratory, Guangzhou 511370, China*)

(Received 8 February 2023; revised manuscript received 22 March 2023)

Abstract

Based on the Yangbajing International Cosmic Ray Observatory in Lhasa with an altitude of 4300 m, a long-term real-time experiment is carried out in order to measure the atmospheric radiation induced soft errors in 14 nm FinFET and 28 nm planar CMOS SRAM array. The underlying mechanisms are also revealed. Five boards are used in the test, four of which are equipped with 28-nm process devices, and one board is equipped with 14-nm process devices. After removing the unstable bad bits, the actual effective test capacity is 7.1 Gb. During the test, the on-board FPGA reads the stored contents of all the tested devices in real time, reports the error information (occurrence time, board number, column number, device number, error address, error data) and corrects the error. The duration of the test is 6651 h. A total of 56 single event upset (SEU) events are observed, they being 24 single bit upset (SBU) events and 32 Multiple Cell Upset (MCU) events. Based on previous results of 65-nm SRAM, the study finds that SER continues to decrease with the reduction of process size, but the proportion of MCU in 28-nm process devices (57%) exceeds SBU, which is a process “maximum point” of MCU sensitivity, and the maximum size of MCU is 16 bits. Although the Fin spacing of the 14-nm FinFET device is only about 35 nm, and the critical charge decreases to sub-fC, the introduction of the FinFET structure leads to the change of charge collection and the sensitive volume sharing mechanism, and the shallow trench isolation leads to the narrowing of the charge diffusion channel. On the other hand, the surface area of the sensitive volume decreases to 0.0024 μm^2 , resulting in a significant decrease in the soft error rate of both SBU and MCU in the 14-nm process.

Keywords: FinFET, neutron, single event upset, soft error

PACS: 61.80.Hg, 61.82.Fk, 85.40.-e, 02.50.Ng

DOI: 10.7498/aps.72.20230161

* Project supported by the National Natural Science Foundation of China (Grant Nos. 12175045, 12075065) and the Key-Area Research and Development Program of Guangdong Province, China (Grant No. 2022B0701180002).

† Corresponding author. E-mail: young01@163.com

‡ Corresponding author. E-mail: 523618482@qq.com

基于青藏高原的14 nm FinFET和28 nm平面CMOS工艺SRAM单粒子效应实时测量试验

张战刚 杨少华 林倩 雷志锋 彭超 何玉娟

Experimental study on real-time measurement of single-event effects of 14nm FinFET and 28nm planar CMOS SRAMs based on Qinghai-Tibet Plateau

Zhang Zhan-Gang Yang Shao-Hua Lin Qian Lei Zhi-Feng Peng Chao He Yu-Juan

引用信息 Citation: *Acta Physica Sinica*, 72, 146101 (2023) DOI: 10.7498/aps.72.20230161

在线阅读 View online: <https://doi.org/10.7498/aps.72.20230161>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

14 nm FinFET和65 nm平面工艺静态随机存取存储器中子单粒子翻转对比

Comparison of neutron induced single event upsets in 14 nm FinFET and 65 nm planar static random access memory devices

物理学报. 2020, 69(5): 056101 <https://doi.org/10.7498/aps.69.20191209>

纳米级静态随机存取存储器的 α 粒子软错误机理研究

Mechanisms of alpha particle induced soft errors in nanoscale static random access memories

物理学报. 2020, 69(13): 136103 <https://doi.org/10.7498/aps.69.20201796>

基于中国散裂中子源的商用静态随机存取存储器中子单粒子效应实验研究

Experimental study on neutron single event effects of commercial SRAMs based on CSNS

物理学报. 2020, 69(16): 162901 <https://doi.org/10.7498/aps.69.20200265>

基于重离子试验数据预测纳米加固静态随机存储器质子单粒子效应敏感性

Prediction of proton single event upset sensitivity based on heavy ion test data in nanometer hardened static random access memory

物理学报. 2020, 69(1): 018501 <https://doi.org/10.7498/aps.69.20190878>

HfO₂基铁电场效应晶体管读写电路的单粒子翻转效应模拟

Single-event-upset effect simulation of HfO₂-based ferroelectric field effect transistor read and write circuits

物理学报. 2020, 69(9): 098502 <https://doi.org/10.7498/aps.69.20200123>

质子辐照作用下浮栅单元的数据翻转及错误退火

Data inversion and erroneous annealing of floating gate cell under proton radiation

物理学报. 2022, 71(11): 118501 <https://doi.org/10.7498/aps.71.20212405>