

# GeTe 薄膜电性能优化及射频应用\*

帅陈杨 郑月军<sup>†</sup> 陈强 马燕利 付云起

(国防科技大学电子科学学院, 长沙 410073)

(2024 年 7 月 21 日收到; 2024 年 8 月 28 日收到修改稿)

GeTe 属于硫系相变材料中的一种, 利用热致相变特性可以动态实现低电阻率的晶态与高电阻率的非晶态之间可逆切换, 是忆阻器和非易失射频开关领域的重要功能材料. 本文以面向射频开关应用为出发点, 重点对磁控溅射制备的 GeTe 薄膜进行电性能优化研究. 通过综合分析衬底材料、溅射条件以及退火条件等因素对晶态 GeTe 薄膜电阻率的影响, 探索出低电阻率 GeTe 薄膜的有效制备条件. 结果表明, 制备的 GeTe 薄膜最低晶态电阻率达到  $3.6 \times 10^{-6} \Omega \cdot \text{m}$ , 电阻比大于  $10^6$ . 此外, 基于规则的方形薄膜切片, 构建了一款零静态功耗并联型毫米波开关, 在 1—40 GHz 频带内, 插损小于 2.4 dB, 隔离度大于 19 dB, 展示了 GeTe 薄膜在宽带高性能分立式非易失射频开关领域的应用潜力.

**关键词:** GeTe 薄膜, 热致相变, 射频开关, 分立式

**PACS:** 07.57.-c, 41.20.Jb, 44.10.+i, 44.35.+c

**CSTR:** 32037.14.aps.73.20241019

**DOI:** 10.7498/aps.73.20241019

## 1 引言

随着 5G/6G 技术的飞速发展, 推动了通信领域的跨越式进步, 世界各国在无线通信技术方面的竞争也愈加激烈. 新一代无线通信系统在不断更新迭代中, 朝着低成本、集成化、高速率、大带宽、多功能和灵活性等多个方向全面发展与提升. 而作为无线通信系统重要部件的射频前端模块也从未停止前进的步伐, 其性能的优劣会直接影响整个通信系统的数据通讯与传输质量. 在过去几年中, 由于微波射频领域对带宽、功能、性能的需求不断增长, 射频模块的数量持续增加, 在这样的现实驱动下, 研制能实现可重构和多频段操作的射频前端模块成了当前以及未来射频技术重要的发展方向. 而可重构射频技术的实现离不开核心元件射频开关, 这使得射频开关在雷达、通讯、电子对抗系统以及移

动通信技术中发挥了不可替代的作用<sup>[1-7]</sup>.

目前国际上常用的射频开关主要有 PIN 二极管<sup>[8]</sup>、场效应管 (field-effect transistor, FET)<sup>[9]</sup> 以及微机电系统 (micro-electro-mechanical system, MEMS)<sup>[10]</sup> 等. PIN 二极管和 FET 属于半导体开关, 虽然具有成本低、结构紧凑、易集成的优势, 但是普遍存在信号泄漏、非线性和高频性能恶化等问题<sup>[11]</sup>. 相比于半导体开关, RF-MEMS 开关在射频性能方面更具优势, 然而可靠性问题、激励电压大、成本高仍然给其发展带来了一定的限制<sup>[12]</sup>. 为了解决传统开关存在的诸多问题, 开发新的开关技术成为迫切需求. 在这样的背景下, 相变射频开关应运而生. 相变射频开关主要利用相变材料 (phased-change material, PCM) 在高阻态和低阻态之间的可逆切换实现控制射频信号通断的功能, 因此相变材料的质量直接决定了开关的性能.

常见的相变材料主要分为两类, 一类是由一种

\* 国家自然科学基金青年科学基金 (批准号: 61901492, 61901493) 资助的课题.

<sup>†</sup> 通信作者. E-mail: zhengyuejun18@nudt.edu.cn

或多种硫属元素 S, Se 或 Te 组成的硫系化合物, 另一类是钒的氧化物, 主要有 VO, VO<sub>2</sub>, V<sub>2</sub>O<sub>3</sub>, V<sub>2</sub>O<sub>5</sub>, V<sub>3</sub>O<sub>5</sub> 等, 这些钒氧化物均具备相变性质. 在众多钒的氧化物中, 由于二氧化钒 (VO<sub>2</sub>) 的相变温度最接近室温, 其研究最为广泛. 作为射频开关的核心功能层, VO<sub>2</sub> 的相变温度较低 (68 °C)<sup>[13,14]</sup>, 在实际应用中极易受到环境温度的影响产生不可控的导通情况, 失去开关的作用. 此外, VO<sub>2</sub> 属于易失性材料, 需要激励来维持其金属态, 和 PIN 二极管一样维持状态需要耗能. 而硫系化合物具有天然的非易失性和较高的晶化温度 (~190 °C)<sup>[15-18]</sup>, 主要包括 Ge-Sb-Te, Sb-Te 和 Ge-Te 这 3 种体系, 其三元相图如图 1 所示<sup>[19]</sup>. 图中伪二元线 (GeTe 到 Sb<sub>2</sub>Te<sub>3</sub>) 上的材料一般具有优良的结晶速度和热稳定性, 通常作为相变射频开关的可选材料. 在众多材料中, GeTe 的晶态电阻率是最低的, 并且相变前后阻值的动态范围变化大, 十分契合射频开关的应用<sup>[20]</sup>. 然而一方面在比较成熟的相变存储领域中, 针对 GeTe 本身电性能的要求并不高<sup>[21,22]</sup>, 特别是晶态电阻率, 因此其制备条件无法直接应用于射频开关领域, 需要进一步优化; 另一方面在射频应用领域, 虽然 GeTe 相变射频开关已经获得了较为优异的性能, 但是关于 GeTe 薄膜的制备只有零星的阐述<sup>[23-26]</sup>, 缺乏比较系统全面的归纳分析, 无法为制备电性能优异的 GeTe 薄膜提供有效的指导.

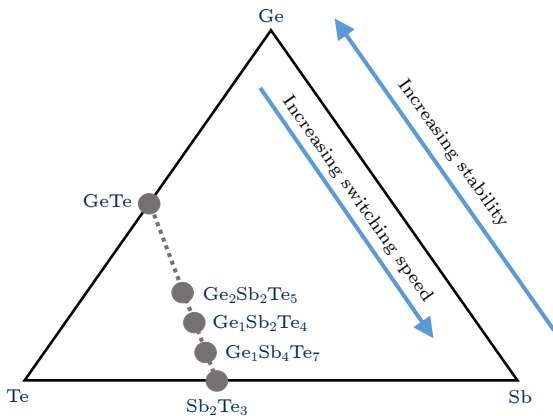


图 1 Ge-Sb-Te 系统的三元相图  
Fig. 1. Ternary phase diagram of Ge-Sb-Te system.

磁控溅射是制备高质量 GeTe 薄膜常用的方法. 本文利用常规的磁控溅射设备对 GeTe 薄膜的电性能进行了系统的研究. 我们分别从衬底材料的选择、沉积条件、退火条件 3 个方面详细阐述了制

备条件对 GeTe 薄膜电性能的影响规律, 探索出低电阻率 GeTe 薄膜的有效制备条件, 并采用多种表征手段对薄膜的物理特性进行分析研究. 此外, 采用紫外切割的方法将 GeTe 薄膜晶圆进行切片处理, 并将其应用于一款并联型毫米波射频开关的设计中, 进一步验证了 GeTe 薄膜的相变特性, 展示了 GeTe 薄膜在高性能毫米波射频开关领域的应用潜力.

## 2 GeTe 薄膜的相变机理

实现 GeTe 在晶态和非晶态之间的相变, 需通过热、电、光等方式先将 GeTe 加热到熔点 ( $T_m$ ) 以上, 材料从固态转变为熔融态. 此时, 由于原子键的断裂, 晶体内部规则的晶格结构被破坏. 为了将原子排布固定在不定形状态, GeTe 必须被迅速冷却至结晶温度 ( $T_c$ ) 以下, 从而保证其完全转化为非晶态. 对于晶化的过程而言, GeTe 温度必须高于结晶温度并低于熔点, 并且还需要足够的能量和时间来重新排列原子, 形成规则的晶格结构. 根据经典结晶理论, 在结晶过程中会出现晶粒的成核和生长. 因此, 非晶态 GeTe 的成核速率  $I$ 、生长速率  $\delta$  和结晶时间  $\tau$  可用如下公式描述:

$$I = I_0 \exp\left(-\frac{E + W_0}{kT}\right), \quad (1)$$

$$\delta = \delta_0 \exp\left(-\frac{E}{kT}\right) \left[1 - \exp\left(-\frac{\beta\nu}{kT}\right)\right], \quad (2)$$

$$\tau = \tau_0 \exp\left(\frac{E_x}{kT}\right), \quad (3)$$

其中  $I_0$ ,  $E$ ,  $W_0$ ,  $k$ ,  $T$ ,  $\delta_0$ ,  $\beta$ ,  $\nu$ ,  $\tau_0$  和  $E_x$  分别表示成核速率的指前因子、原子扩散的活化能、成核势垒、玻尔兹曼常数、绝对温度、生长速率的指前因子、晶相和非晶相之间的自由能差、黏附在晶粒上的粒子平均体积、结晶时间的指前因子和结晶活化能. 由 (1) 式和 (2) 式可知, 成核速率和生长速率在低温 ( $T < 800$  K) 下表现出阿列纽斯 (Arrhenius) 行为, 其中两个速率与  $1/T$  呈指数关系. 整个相变机制如图 2 所示.

## 3 实验与讨论

当 GeTe 薄膜应用到射频开关设计时, 其质量高低决定了开关的整体性能. 质量高的 GeTe 薄膜

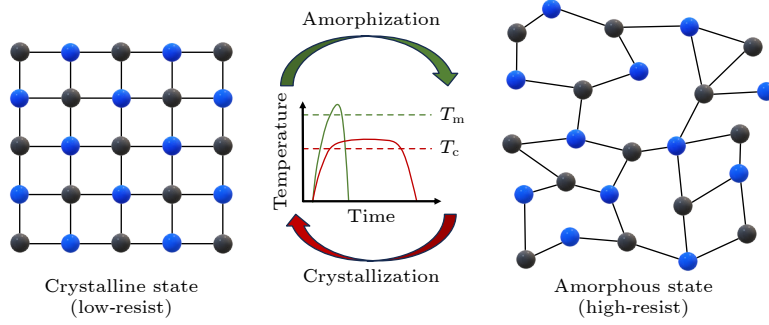


图 2 GeTe 材料随温度变化的相变机制

Fig. 2. Phase transition mechanism in GeTe materials with the variation of temperature.

具有高电阻比, 或者更确切地说, 在晶态时具有更低的方阻. 影响 GeTe 薄膜方阻的因素很多, 包括基板材料、沉积条件和退火条件. 非晶 GeTe 材料属于 p 型半导体, 因此 GeTe 薄膜通过射频磁控溅射沉积在衬底上. 选择纯度为 99.99% 的 3 英寸 GeTe 靶材 (原子含量比为 50:50) 来降低 GeTe 薄膜中的杂质含量, 并确保 Ge 和 Te 的原子比在 50:50.

### 3.1 基板材料的影响

考虑到 GeTe 薄膜与基板直接接触, 选择合适的基板材料才能使 GeTe 薄膜具有良好的性能. 常用的基板材料有石英玻璃 ( $\text{SiO}_2$ ) 和 C 轴晶向蓝宝石 ( $\text{Al}_2\text{O}_3$ ) 两种. 两种类型的基板厚度相等, 均为 0.5 mm. 除基板材料外, 所有样品的沉积和退火条件均相同. 为了方便比较, 将所有样品的 GeTe 薄膜厚度统一为 150 nm. 当在室温下溅射时, 得到的样品都是非晶态, 再通过真空退火的方式获得晶态. 薄膜的电性能通常用方阻来表征, 方阻和电阻率的关系如下:

$$R_{\square} = \frac{\rho}{h}, \quad (4)$$

其中  $\rho$  和  $h$  分别是薄膜的电阻率和厚度. 根据 (4) 式, 当  $h$  相等时,  $R_{\square}$  和  $\rho$  之间存在线性正相关关系. 所有样品的方阻由商用多功能数字四探针方阻仪进行测试. 表 1 列出了测试结果. 从表 1 可以看出, 在相同条件下, 蓝宝石衬底上晶态的方阻低于石英玻璃衬底上的薄膜方阻. 值得注意的是, 最低的 GeTe 薄膜方阻达到 30  $\Omega/\square$ . 主要原因可能是 GeTe 薄膜的晶格与蓝宝石的晶格匹配度比石英玻璃更高, 导致沉积在蓝宝石衬底上的 GeTe 薄膜缺陷更少. 在测试中, 所有样品在非晶态下的

方阻都在 10  $\text{M}\Omega/\square$  以上, 实现了超过  $10^5$  的高电阻比.

表 1 不同衬底的 GeTe 薄膜方阻

Table 1. Sheet resistance of GeTe Films for different substrates.

序号	衬底类型	溅射条件	退火条件	方阻/ ( $\Omega \cdot \square^{-1}$ )
1	$\text{SiO}_2$	120 W, 10 mTorr	350 $^{\circ}\text{C}$ , 30 min	67.8
2	$\text{Al}_2\text{O}_3$	120 W, 10 mTorr	350 $^{\circ}\text{C}$ , 30 min	66
3	$\text{SiO}_2$	80 W, 4 mTorr	350 $^{\circ}\text{C}$ , 30 min	37.2
4	$\text{Al}_2\text{O}_3$	80 W, 4 mTorr	350 $^{\circ}\text{C}$ , 30 min	33.8
5	$\text{SiO}_2$	60 W, 3 mTorr	350 $^{\circ}\text{C}$ , 30 min	36
6	$\text{Al}_2\text{O}_3$	60 W, 3 mTorr	350 $^{\circ}\text{C}$ , 30 min	30

为了进一步从物理特性的底层探究衬底材料对 GeTe 薄膜方阻影响的原因, 对 5 号和 6 号样品进行了 X 射线衍射 (XRD) 图谱分析, 并将两种样品的图谱与标准卡 (PDF#47-1049) 进行对比, 实验测试结果如图 3 所示. 从图中的结果可以看到, 两种衬底上溅射生长的 GeTe 薄膜, 都只在晶格平面 (021), (202), (220) 和 (042) 对应的衍射角处出现了衍射峰, 其中较强的衍射峰均出现在 (202) 和 (220) 晶格面, 说明两种样品都实现了非晶化到晶化的完全转变, 并没有出现其他的杂质相. 然而两种样品的图谱, 仍然存在差异, 主要体现在 (202) 和 (220) 两个较强衍射峰的强度上. 通过对比发现, 在蓝宝石衬底上制备的 GeTe 薄膜在这两个晶格面处的衍射峰强度高于玻璃衬底上生长的薄膜, 换句话说, 前者在同样的条件下结晶度要高于后者, 而更高的结晶度则对应更高的导电性. 另外, 薄膜表面的粗糙度也是影响方阻的重要因素之一, 因此对两种衬底的样品进一步采用原子力显微镜 (AFM) 进行表面特性的表征, 实验结果如图 4 所示. 从图 4 可以很明显地看到, 蓝宝石衬底上生长的 GeTe 薄

膜粗糙度要明显低于玻璃衬底上的薄膜, 表面平整度会更加优秀, 导致前者在同等条件下的导电性要优于后者.

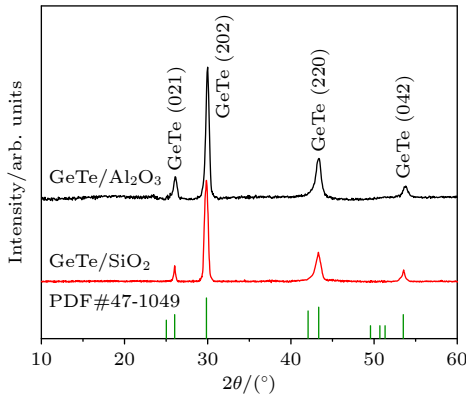


图 3 样品 5 和样品 6 的 XRD 图谱  
Fig. 3. XRD patterns of sample 5 and 6.

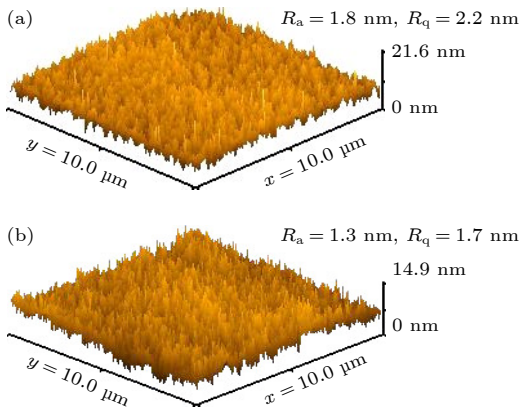


图 4 AFM 三维图像 (a) 玻璃衬底; (b) 蓝宝石衬底  
Fig. 4. The 3D AFM patterns: (a) Glass substrate; (b) sapphire substrate.

### 3.2 沉积条件的影响

对于沉积条件而言, 主要考虑两个关键因素: 溅射功率和压强. 由于是非单一变量, 所以采用变量控制的方法. 为了研究沉积条件对 GeTe 薄膜晶态方阻的影响, 溅射功率变化范围为 30—120 W, 压强变化范围为 2—10 mTorr. 所有样品均在真空退火炉中以 350 °C 的条件退火 30 min, GeTe 薄膜的厚度固定在 150 nm, 并统一选择石英玻璃作为基板材料.

对于溅射功率而言, 在实验过程中并没有选择过低或者过高的溅射功率, 主要是出于对靶材、沉积速率、成膜质量等方面的考虑. 当溅射功率过低时, 氩原子被电离的数量减少, 真空腔体内的离子浓度降低, 并且离子能量会偏低, 导致轰击到阴极

靶材上产生的溅射粒子减少, 沉积速率减小, 最终沉积到基片上的薄膜致密性和附着力较差, 在实际溅射过程中, 过低功率在大多数时候是很难使靶材起辉的, 因而无法完成镀膜操作. 一般在溅射时, 会通过增大功率来提高沉积速率, 两者一般是线性的关系, 但是过高的功率会使氩离子具有很高能量, 轰击在靶材上时, 一方面靶材表面会因温度过高而熔化, 多数情况下产生弧光放电的现象, 导致靶材损坏, 另一方面高能离子进入靶材的深度增加, 然而也意味着能量会很快损耗掉, 导致靶原子获得的能量减少, 逸出难度增加, 实际被溅射出的靶原子减少, 最终的沉积速率也会降低. 图 5 给出了不同溅射功率对 GeTe 薄膜沉积速率的影响情况. 从图 5 可以看出, 沉积速率随功率的增大呈现出线性变化, 功率越大, 速率越快, 和前面所述的物理机理吻合, 然而这里有一点值得注意的是, 对于 GeTe 靶材而言, 实验中采用 120 W 的功率时已经出现了弧光放电的现象, 说明靶材已经接近承受的功率限制, 应尽量低于该数值.

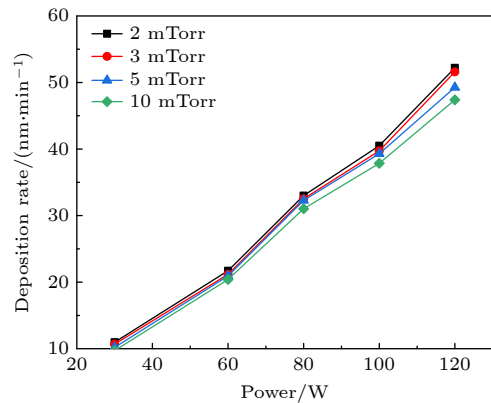


图 5 沉积条件对沉积速率的影响  
Fig. 5. Influence of deposition condition on the deposition rate.

对于溅射压强而言, 正好与溅射功率对沉积速率和薄膜质量的影响相反, 倾向于采用低气压的设置来获得较高的沉积速率和好的薄膜质量. 当采用过高的溅射压强时, 由于平均自由程的减小, 氩离子和轰击出的靶材原子碰撞的概率将大大增加, 受到撞击后, 靶原子的能量会降低, 沉积速率随之减慢, 最终影响薄膜的致密性、均匀性以及附着力. 而低气压则能获得较大的平均自由程, 降低了靶原子与氩离子的碰撞概率, 减少了能量的损耗, 有利于提升沉积速率和靶原子在衬底上的扩散能力, 薄

膜的质量和纯度也进一步提高. 然而过低的溅射压强, 会导致氩离子浓度低, 溅射出的靶原子数量少, 常常会出现不起辉的现象. 如图 5 所示, 相同的溅射功率下, 低压强获得了更高的沉积速率. 此外, 考虑到 GeTe 薄膜的电阻率对两种元素的原子比例较为敏感, 理想的原子比为 1:1, 但是不同压强的影响下, 可能会导致原子比的变化进而影响电阻率. 因此, 我们进一步采用 EDS 能谱仪对不同压强下 (3 mTorr, 5 mTorr 和 10 mTorr, 1 Torr = 133.322 Pa) 溅射的 3 种晶态样品进行 Ge 和 Te 元素含量的分析, 测试结果如图 6 所示. Ge 和 Te 的原子比分别为 1.1 (3 mTorr), 1.14 (5 mTorr),

1.18 (10 mTorr), 随着溅射压强的增大, Ge 原子的含量进一步提升, 逐渐偏离理想的 1:1, Ge 的偏析会导致薄膜的导电性降低, 因此制备低方阻的薄膜以低气压的条件为优.

通过测量, 样品方阻随功率和压强的变化如图 7 所示. 当压强固定时, GeTe 薄膜的方阻随功率的变化而明显变化. 从图 7 可以看出, 每条曲线的变化趋势都不是线性的, 最低的方阻主要集中在中等功率附近 (50—80 W). 当功率 (<100 W) 保持不变时, 低压周围往往会出现低方阻 (2—3 mTorr). 因此, 在选择溅射条件时, 需要兼顾压强和功率对薄膜的影响进行综合考虑, 目前低方阻薄膜的沉积条件最好选择中等功率和低压强, 这样的结果同时也基本印证了前面的物理分析过程的正确性.

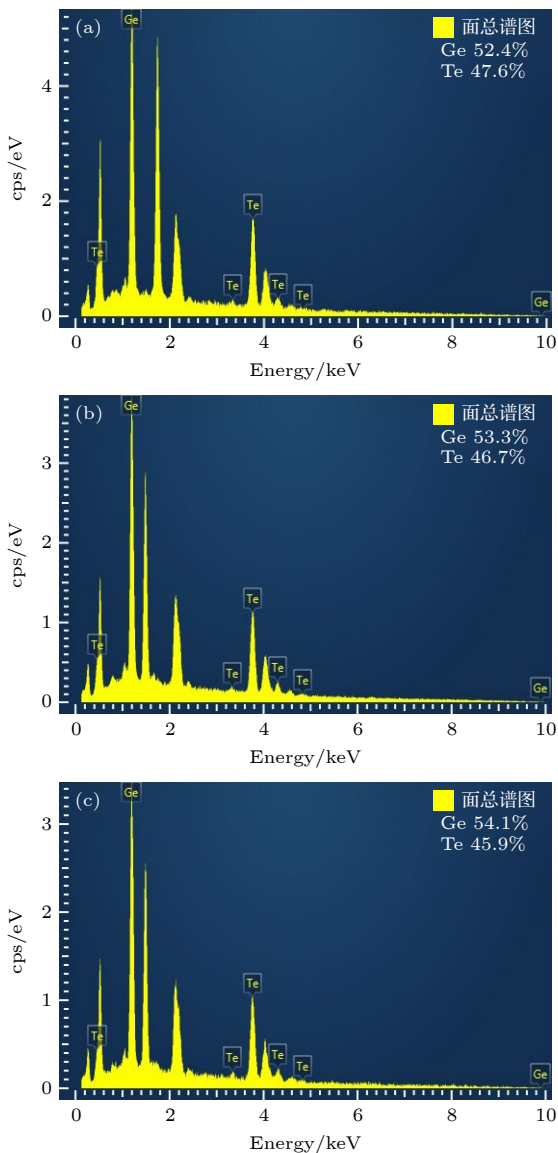


图 6 三种样品的 EDS 能谱分析 (a) 3 mTorr; (b) 5 mTorr; (c) 10 mTorr  
Fig. 6. EDS mapping for three samples: (a) 3 mTorr; (b) 5 mTorr; (c) 10 mTorr.

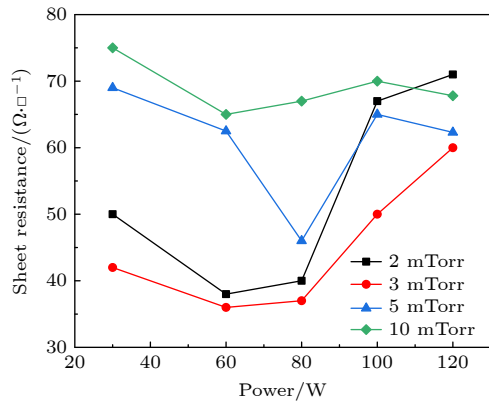


图 7 沉积条件对薄膜方阻的影响  
Fig. 7. Sheet resistance with the variation of deposition power and pressure.

### 3.3 退火条件的影响

在室温下进行射频磁控溅射后, GeTe 薄膜是非晶态. 为了使 GeTe 薄膜晶化, 非晶态 GeTe 薄膜需要在真空退火炉中退火. 根据结晶条件, 需要足够的能量和时间来维持 GeTe 薄膜的温度在结晶温度  $T_c$  以上和熔化温度  $T_m$  以下. 因此, 阐明退火温度对 GeTe 薄膜的薄层方阻的影响具有重要意义.

沉积条件与表 1 中样品 6 相同. 随着退火温度的变化, GeTe 薄膜的电性能由方阻仪测量. 测量结果如图 8 所示. GeTe 薄膜在 170—200 °C 时从非晶相转变为晶相, 方阻在 25—400 °C 内变化超过 6 个数量级. 值得注意的是, 最低的薄层方阻达到 24 Ω/□.

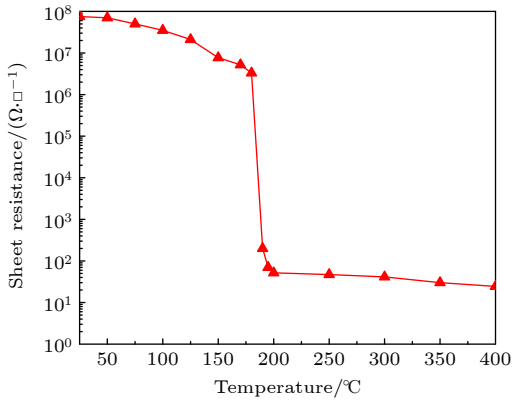


图 8 薄膜方阻随退火温度的变化

Fig. 8. Sheet resistance change of GeTe samples with the variation of annealing temperature.

温度对于薄膜方阻的影响机制, 主要体现在粒子微观结构的变化上, 目前常用的理论模型为伞状翻转模型 (umbrella-flip)<sup>[27]</sup>, 整个晶化过程中温度对微观结构的影响如图 9 所示. 在未施加外部激励时, 非晶 GeTe 薄膜中的原子排布呈现无序状态, 但是无序中也存在有序的结构, 从整体上看, Te 原子的排布会呈现出一种扭曲的面心立方型晶格结构, 而 Ge 原子则形成复杂的链. 单元结构以 Ge 原子为中心, 形成四面体结构, 对应配位键的数量为 4. 此时, 当外部施加激励, 在这里为退火炉提供的热量, 随着温度的持续升高, 达到了足够的能量, 即相变温度 (170—200 °C), Ge—Ge 同极键会断裂, 数量急剧减少, 之后 Ge 原子会进入八面体中心的空位, 与 Te 原子配对, 形成 6 个 Ge—Te 配位键, 其中 3 个为长键, 另外 3 个为短键, 如图 9 右结构所示, 最终形成斜方六面体结构的亚稳相 ( $\alpha$  相) GeTe 晶体. 随着 GeTe 的结构形态从非晶相转变为  $\alpha$ -GeTe, 对应的带隙宽度从 0.8 eV 减小到 0.56 eV, 更窄的带隙意味着材料更好的导电能力, 这也解释了达到相变温度后 GeTe 薄膜方阻急剧下降的原因. 从图 8 的实验结果可以看到, 最低方阻出现在 400 °C, 这里主要是因为 GeTe 薄膜的温度达到 400 °C 时, 晶体结构将转变为立方型, 对应晶相为稳相 ( $\beta$  相), 带隙宽度减小到 0.37 eV, 说明其导电能力进一步提高. 然而并不是说明退火温度越高越好, 在实验中真空退火炉的温度提高到 400 °C 以上时, 基底的热效应导致薄膜内的应力变大, 产生脱落的现象, 薄膜质量受到了严重的影响, 因此退火温度的选择一般不超过 400 °C. 此外, 薄膜方阻随退火温度的变化趋势也可通过载流子浓

度和迁移率来解释. 当退火温度低于  $T_c$  时, 载流子浓度的增大导致电阻率的缓慢降低. 当温度高于  $T_c$  时, 载流子迁移率会快速增加, 从而导致电阻率的快速降低. 图 10 展示了非晶态和晶态 GeTe 薄膜的照片. 很明显, 晶态的 GeTe 薄膜具有像真实金属一样的金属光泽, 从侧面反映了其良好的导电性. 利用 AFM 对晶态和非晶态的 GeTe 薄膜表面形貌进行物理表征, 结果如图 11 所示, 颜色条表示高度. 从形貌对比中可以发现, 由于晶粒的生长导致晶态薄膜的粗糙度要大于非晶态, 并且晶态薄膜的表面出现了裂纹和孔洞, 这些主要是因为晶化过程中体积的变化引起的, 属于正常现象, 不会对薄膜在开关中的应用产生较大的影响.

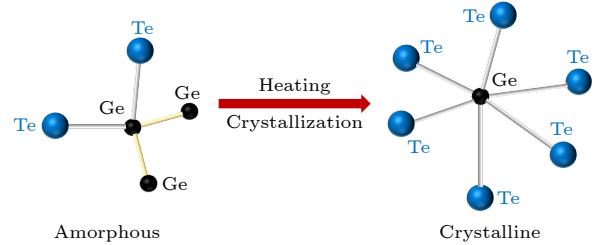


图 9 非晶态和晶态 GeTe 单元

Fig. 9. GeTe units for the amorphous state and crystalline state.

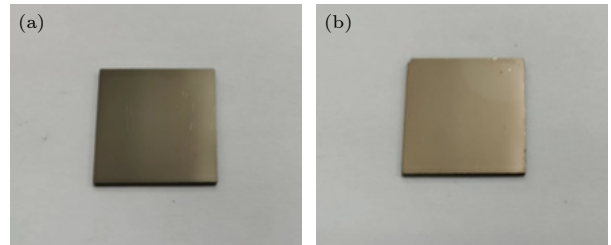


图 10 GeTe 薄膜样品照片 (a) 非晶态; (b) 晶态

Fig. 10. Photos of GeTe films: (a) Amorphous state; (b) crystalline state.

采用 X 射线衍射 (XRD) 分析了 GeTe 薄膜在晶态和非晶态下的相. 将 GeTe 薄膜在 350 °C 的氩气气氛中退火 30 min. 图 12 展示了 XRD 图谱. 在非晶态下, 没有明显的衍射峰. 对于晶态, 可以看出在 26°, 30°, 43°和 53°处出现了 4 个衍射峰, 分别对应于斜方六面体的 4 个晶格平面 (021), (202), (220) 和 (042). 该结果与标准卡 (PDF#47-1079) 一致, 说明该晶态 GeTe 薄膜的纯度很高. 从 XRD 图谱来看, 该样品的最强衍射峰位于 30°处, 半高全宽 (FWHM) 为 0.48. 为了估计 GeTe

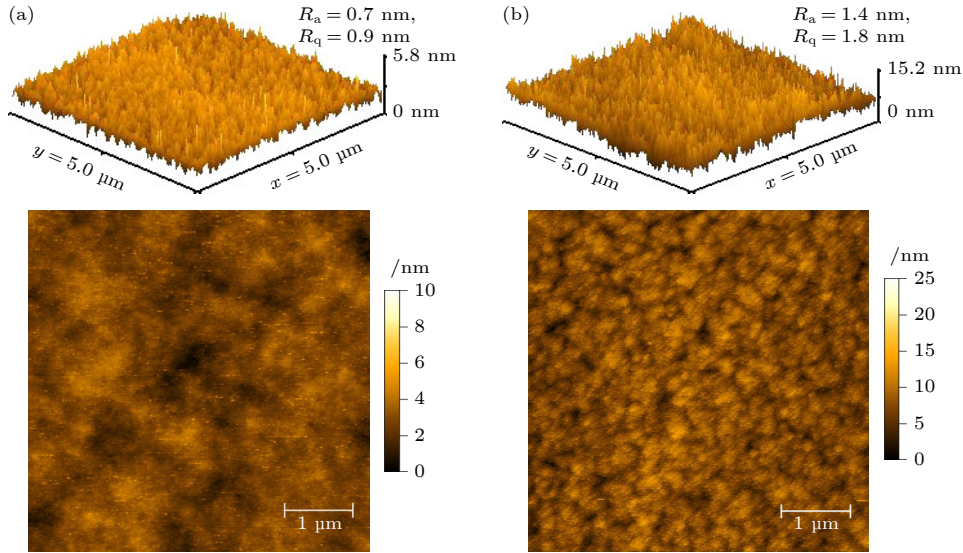


图 11 AFM 图谱 (a) 非晶态; (b) 晶态

Fig. 11. AFM patterns: (a) Amorphous state; (b) crystalline state.

薄膜在晶体状态下的晶粒尺寸, 采用 Scherrer 公式如下:

$$D = \frac{k_0 \lambda}{\beta_0 \cos \theta}, \quad (5)$$

其中  $D$ ,  $k_0$ ,  $\lambda$ ,  $\beta_0$  和  $\theta$  分别是晶粒尺寸、Scherrer 常数、X 射线波长、FWHM 和衍射角. 根据 (5) 式得到, 该 GeTe 薄膜样品在结晶状态下的晶粒尺寸约为 16.9 nm, 这个尺寸大小在相变开关的设计中不会对开关的可靠性造成影响.

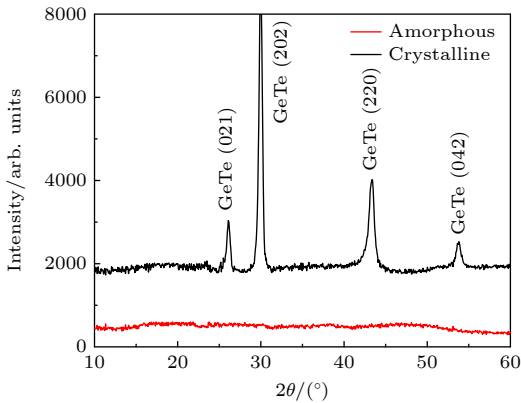


图 12 非晶态和晶态下, GeTe 的 XRD 图谱

Fig. 12. XRD patterns of GeTe film in the amorphous and crystalline states.

### 3.4 GeTe 薄膜的应用

通过射频磁控溅射和退火工艺, 可以得到晶态 GeTe 薄膜, 采用的是厚度为 0.5 mm 的 2 in 蓝宝石作为衬底. 然而, 整个薄膜不适合应用, 因此

需要进一步加工以获得精确的形状和尺寸. 考虑到温度对 GeTe 薄膜的相态有影响, 因此采用低温紫外激光切割的方法实现 GeTe 切片, 每个 GeTe 切片的尺寸为 1 mm × 2 mm. 图 13 为 GeTe 薄膜切片的照片.

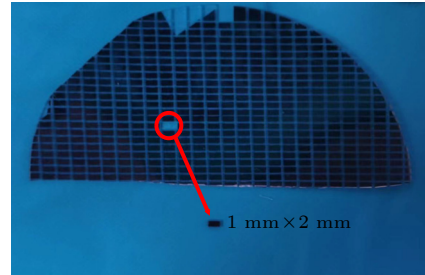


图 13 GeTe 薄膜切片照片

Fig. 13. Photo of GeTe chips.

为了验证 GeTe 切片的开关特性, 设计并加工了一种基于 GeTe 切片的并联型开关. 几何形状如图 14 所示, 图中的参数数值:  $L = 20$  mm,  $W = 13$  mm,  $w_s = 0.5$  mm,  $g = 0.3$  mm,  $r = 1.05$  mm. 从图 14 可以看出, 所提出的结构由 CPW 和 GeTe 切片组成. CPW 结构印刷在厚度为 1 mm, 介电常数为 9.8 的耐热氧化铝陶瓷基板上. 倒置的 GeTe 切片位于整个结构的中心, 通过耐热焊锡膏与信号线和地粘接, 实现电连接. 基于 GeTe 切片的并联型开关等效电路模型如图 15 所示. GeTe 切片的等效模型由两个 RC 并联电路组成, 主要参数为晶态 GeTe 切片的电阻  $R_{on}$ 、非晶态电阻  $R_{off}$  和 OFF

态电容  $C_{\text{off}}$ . 除了 GeTe 切片的电阻外, 两种状态下的电路模型相同. 因此, 整个等效电路的工作状态取决于 GeTe 切片电阻的变化. 此外, 电路模型中还存在寄生参数,  $R_s$ ,  $L_s$  和  $C_p$  分别表示射频传输路径上的寄生电阻、电感和电容. 通过 ADS 软件进行拟合, 得到对应的参数值:  $R_s = 0.9 \Omega$ ,  $L_s = 0.4 \text{ nH}$ ,  $C_p = 28 \text{ fF}$ ,  $C_{\text{off}} = 19 \text{ fF}$ ,  $R_{\text{off}} = 1.3 \text{ M}\Omega$ ,  $R_{\text{on}} = 15 \Omega$ .

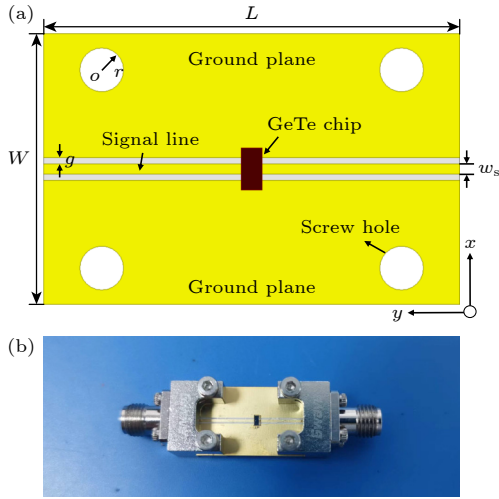


图 14 基于 GeTe 的并联型开关 (a) 几何结构; (b) 实物样品

Fig. 14. Proposed parallel switch using GeTe chip: (a) Geometry; (b) sample.

上文主要针对不同制备条件对 GeTe 薄膜电性能 (方阻或者电阻率) 的影响进行阐述和分析, 然而这并不能与所设计的并联开关器件射频性能产生直接的联系, 为此需要进一步分析与研究. 根据 (4) 式和 (6) 式, 建立了方阻、电阻率以及电阻之间的相互关系, 在  $h$ ,  $l$ ,  $s$  保持一致的情况下, 电阻率、方阻以及电阻是线性正相关的关系. 进一步根据图 15 中并联 GeTe 开关的等效电路模型可知, 当开关处于 OFF 态时, 开关的隔离度取决于导通电阻  $R_{\text{on}}$ , 导通电阻越低隔离度越高, 此时的 GeTe 薄膜为晶态, 因此晶态的电阻率或者方阻决

定了开关的隔离度, 而不同制备条件的薄膜会呈现出不同的晶态电阻率或者方阻, 最终建立起不同条件薄膜与开关器件性能之间的关系. 在三维全波仿真软件 Ansys HFSS 中, 通过将不同制备条件的薄膜转化为材料电阻率的设置, 根据 3.3 节的分析两者之间是相互对应的, 仿真结果如图 16—图 19 所示. 图 16 中两种薄膜除了衬底材料不同, 其他条件均保持一致 (60 W, 3 mTorr, 退火温度 350 °C), 根据结果可知, 采用蓝宝石衬底的 GeTe 薄膜可以获得更高的隔离度. 图 17 和图 18 中的薄膜均采用玻璃衬底, 退火温度为 350 °C, 如图所示的规律为低压强和中等强度功率相互搭配制备的 GeTe 薄膜在设计的并联开关中隔离度更高. 图 19 展示了退火温度对隔离度的影响, 从中可以发现, 在不超过 400 °C 的范围内, 随着退火温度的升高, 并联开关的隔离度会增加. 综合上述规律可知, 不同制备条件对 GeTe 薄膜电性能的影响与不同条件的薄膜对开关隔离度的影响是一致的.

在测试中, 非晶 GeTe 切片用很大电脉冲进行激励, 但由于电阻非常高, 它无法实现结晶, 除非信号线和接地之间的间隙很小. 相反, 电脉冲可以很容易地使 GeTe 切片从晶状态转变为非晶态. 为了解决非周期性相变问题, 采用了一种新的热电混合激励方法. 电阻测试示意图如图 20 所示. 所有电阻测量均在探针台上进行. 当测量非晶态时, 通过 Keithley 2450 源表将脉冲信号施加到信号线上, 并将 CPW 的地连接到直流地. 脉冲激励完成后, 再提供 0.5 V 直流电压, 由源表读取 GeTe 切片的电阻. 将脉冲宽度固定为 100 ms, 通过探针台测试随着脉冲幅度的变化 GeTe 切片电阻的变化情况, 测试结果如图 21 所示. 当 GeTe 切片的电阻在 15 V 时从 27  $\Omega$  急剧增大到 1.2 M $\Omega$ , 电阻比约为  $4 \times 10^4$ . 为了让薄膜再次晶化, 采用加热台在基板下提供 300 °C 的恒定热源. 此外, 根据 (6) 式, 可以估算 GeTe 薄膜的电阻率  $\rho$ .

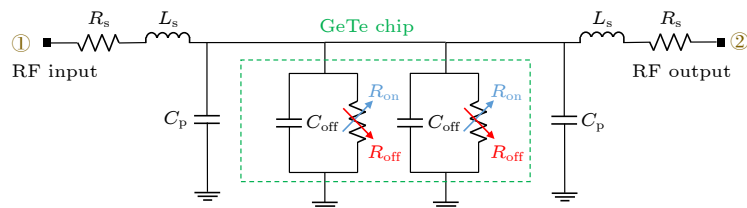


图 15 基于 GeTe 的并联型开关等效电路

Fig. 15. Equivalent circuit model of the proposed parallel switch using GeTe chip.

$$R = \rho l/s, \quad (6)$$

其中  $R$ ,  $l$ ,  $s$  分别为 GeTe 切片的电阻、信号线与地面的距离和截面积. 因此, GeTe 薄膜在晶态和非晶态下的电阻率约为  $1.35 \times 10^{-5} \Omega \cdot m$  和  $0.6 \Omega \cdot m$ .

为了验证模型的传热特性, 采用 COMSOL Multiphysics 对模型进行了热电仿真. 图 22 给出了

GeTe 薄膜的温度随时间的变化. 在晶化和非晶化过程中, 薄膜都能达到相变温度, 而相变时间比许多标准开关的切换时间长, 主要原因在于相变区较大. 通过小型化结构设计可以进一步缩短相变时间.

在射频测试中, 通过两个免焊 SMA 连接器连接到射频端口. 测试结果由矢量网络分析仪获得.

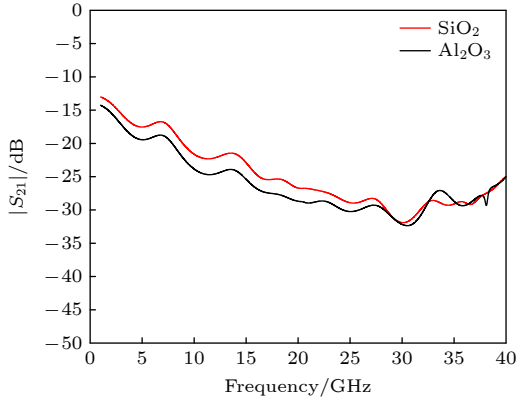


图 16 衬底材料对隔离度的影响

Fig. 16. Effect of the substrate material on isolation.

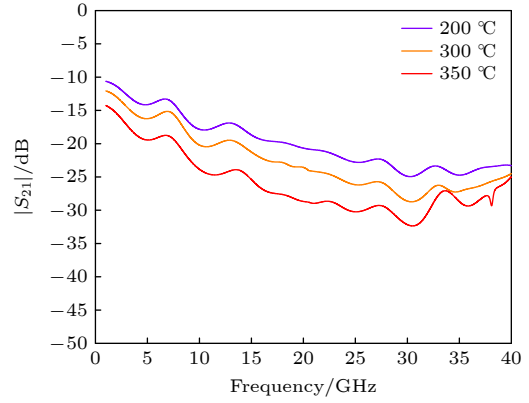


图 19 退火温度对隔离度的影响

Fig. 19. Effect of the annealing temperature on isolation.

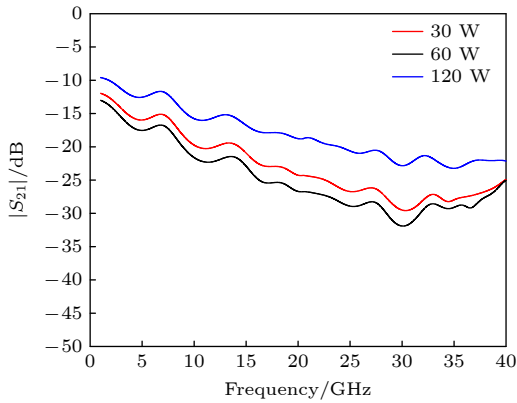


图 17 功率对隔离度的影响

Fig. 17. Effect of the deposition power on isolation.

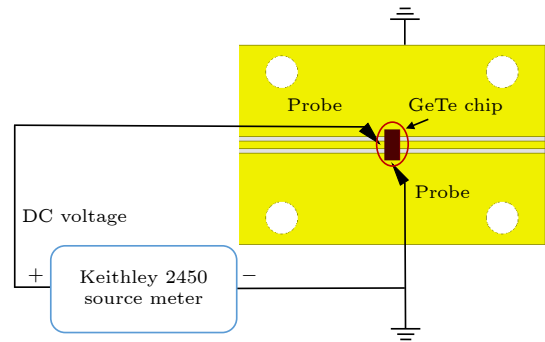


图 20 基于 GeTe 的并联型开关电阻测试图

Fig. 20. Schematic diagram of resistance measurement for GeTe parallel switch.

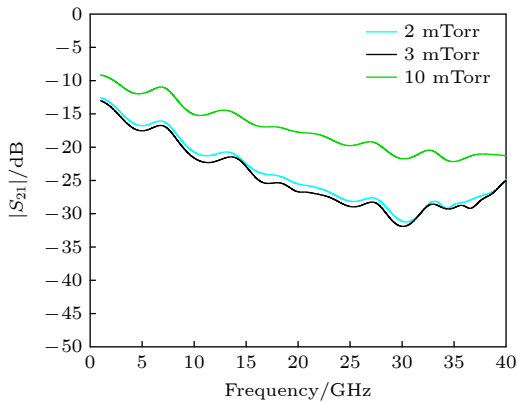


图 18 压强对隔离度的影响

Fig. 18. Effect of the deposition pressure on isolation.

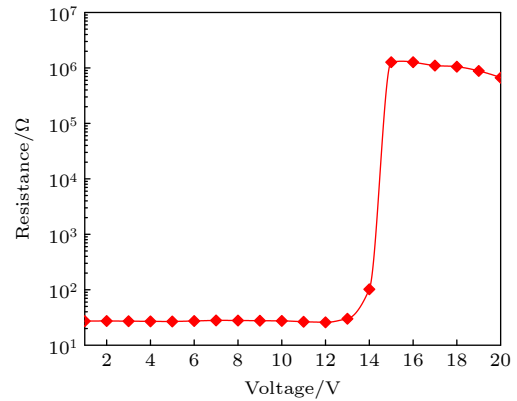


图 21 电阻随脉冲电压的变化

Fig. 21. Change curve of the resistance as a function of pulse magnitude.

测试结果如图 23 所示, 不同的 GeTe 相态整个开关的  $|S_{21}|$  从 1 GHz 到 40 GHz 会发生突变. 当 GeTe 切片处于晶态时, CPW 传输线对地短路, 整个开关处于 OFF 态, 射频端口之间的隔离度优于 19 dB. 当 GeTe 切片处于非晶态时, 开关处于 ON 态, 在频段内插入损耗低于 2.4 dB (平均 1.4 dB), 射频信号可以顺利通过 CPW 线. 通过并联开关设计, 验证了 GeTe 薄膜在分立式毫米波射频开关领域的应用潜能.

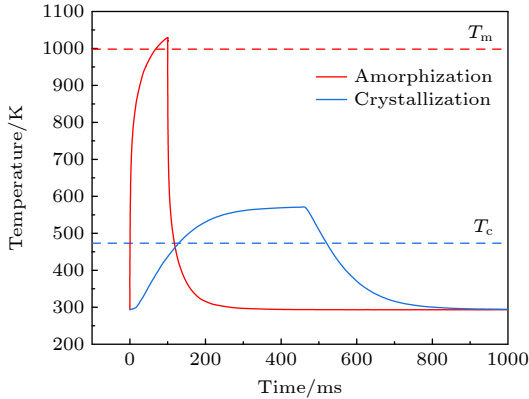


图 22 GeTe 薄膜温度随时间的变化

Fig. 22. Temperature change on the surface of GeTe film as a function of time.

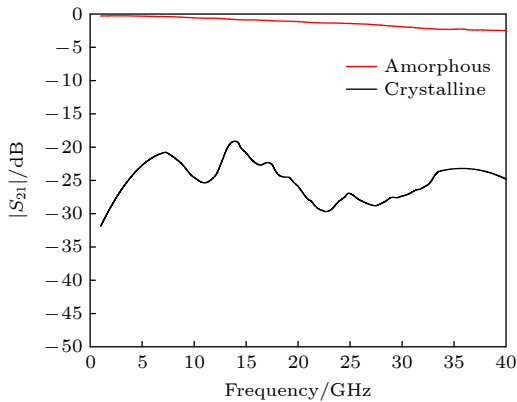


图 23 并联开关测试结果

Fig. 23. Measured results for the proposed parallel switch.

虽然该 GeTe 开关的切换过程有些复杂, 但实现了 GeTe 开关作为分立元件基本模型的验证, 为后续成熟的分立式 GeTe 相变射频开关的研究与设计奠定了基础. 此外, 由于 GeTe 薄膜的非易失性, 该开关可以实现零静态功耗. 在许多需要长期维持某一状态的情景中, 除了状态切换时需要消耗能量外, 维持状态不需要任何激励或能量, 这对于满足低能耗的要求非常有意义. 另外, 对于大尺寸、大规模阵列应用场景, 分立式开关具有比常规

集成 GeTe 射频开关更大的应用潜力.

## 4 结 论

本文利用常规磁控溅射设备进行高质量 GeTe 薄膜的制备, 针对射频开关应用领域, 比较全面地探索了制备条件对 GeTe 薄膜电性能的影响. 具体从基板材料、沉积条件以及退火条件三个方面, 研究了制备条件对 GeTe 薄膜电阻率影响规律, 系统总结了低电阻率薄膜的有效制备条件, 并借助多种表征手段评估了制备的 GeTe 薄膜质量, 验证了制备方法的正确性. 研究表明, GeTe 薄膜在蓝宝石衬底上通过中等功率 (50—80 W)、低压强 (2—3 mTorr) 溅射, 再以 350—400 °C 高温进行真空退火, 可得到较为理想的低电阻率薄膜, 目前的最低值为  $3.6 \times 10^{-6} \Omega \cdot \text{m}$ , 但是通过本文获得的规律, 综合考虑三方面的因素, 电阻率还可以进一步降低. 此外, 对本文制备的低电阻率薄膜进行切片处理, 进一步应用到射频开关设计中, 并建立了不同条件薄膜与开关器件性能之间的关系. 最终得到了一款性能良好的非易失并联型毫米波开关, 在 1—40 GHz 频段内, 隔离度优于 19 dB, 插入损耗低于 2.4 dB, 为 GeTe 薄膜在高性能分立式毫米波非易失射频开关领域的推广应用提供了支撑.

## 参考文献

- [1] Rangan S, Rappaport T S, Erkip E 2014 *Proc. IEEE* **102** 366
- [2] Wu Z Y, Lu W, Bao X Y, Meng F B, Yang Z B, Sun Q, Zhao F Z, Wang Y T 2021 *Int. J. Mod. Phys. B* **35** 15017
- [3] Sun P, Upadhyaya P, Jeong D, Jeong D H, Heo D, La Rue G S 2007 *IEEE Microw. Wirel. Co.* **17** 352
- [4] Doan C H, Emami S, Niknejad A M, Brodersen R W 2005 *IEEE J. Solid-State Circuits* **40** 144
- [5] Wolf R, Joseph A, Botula A, Slinkman J 2009 *IEEE Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems* San Diego, USA, January 19–21, 2009 p1
- [6] Campbell C F, Dumka D C 2010 *IEEE MTT-S International Microwave Symposium* Anaheim, USA, May 23–28, 2010 p145
- [7] Daneshmand M, Mansour R R 2011 *IEEE Microw. Mag.* **12** 92
- [8] Boles T, Brogle J, Hoag D, Curcio D 2011 *IEEE International Conference on Microwaves, Communications, Antennas and Electronic Systems (COMCAS 2011)* Tel Aviv, Israel, November 7–9, 2011 p1
- [9] Jaffe M, Abou-Khalil M, Botula A, Ellis-Monaghan J, Gambino J, Gross J, He Z X, Joseph A, Phelps R, Shank S, Slinkman J, Wolf R 2015 *IEEE 15th Topical Meeting on Silicon Monolithic Integrated Circuits in RF Systems* San Diego, USA, January 26–28, 2015 p30

- [10] Stefanini R, Chatras M, Blondy P, Rebeiz G M 2011 *IEEE MTT-S International Microwave Symposium Digest, Baltimore MD, USA, June 5–10, 2011* p1
- [11] Grant P, Denhoff M, Mansour R R 2004 *Proceedings of the IEEE International Conference on MEMS, NANO and Smart Systems (ICMENS) Banff, Canada, August 25–27, 2004* p515
- [12] Tabata O, Tsuchiya T 2014 *Reliability of MEMS: Testing of Materials and Devices* (Hoboken: John Wiley & Sons) pp124–130
- [13] Pan K, Wang W, Shin E, Freeman K, Subramanyam G 2015 *IEEE T. Electron Dev.* **62** 2959
- [14] Morin F J 1959 *Phys. Rev. Lett.* **3** 34
- [15] Bahl S K, Chopra K L 1970 *J. Appl. Phys.* **41** 2196
- [16] Raoux S, Cheng H Y, Munoz B, Jordan-Sweet J 2009 *European Phase Change and Ovonic Science Symposium, 2009* p91
- [17] Raoux S, Ichimi D, Wuttig M, Karpov I 2012 *MRS Bull.* **37** 118
- [18] Raoux S, Cheng H Y, Caldwell M A, Wong H S P 2009 *Appl. Phys. Lett.* **95** 071910
- [19] Fantini P 2020 *J. Phys. D Appl. Phys.* **53** 283002
- [20] Chua K, Shi L P, Zhao R, Lim K G, Chong T C, Schlesinger T E, Bain J A 2010 *Appl. Phys. Lett.* **97** 183506
- [21] Wuttig M 2005 *Nat. Mater.* **4** 265
- [22] Iwasaki H, Ide Y, Harigaya M, Kageyama Y, Fujimura I 1992 *J. Appl. Phys.* **31** 461
- [23] Singh T, Mansour R R 2018 *IEEE MTT-S International Microwave Workshop Series on Advanced Materials and Processes for RF and THz Applications (IMWS-AMP) Ann Arbor, USA, July 16–18, 2018* p3
- [24] Bettoumi I, Gall N L, Blondy P 2022 *IEEE Microw. Wirel. Co* **32** 52
- [25] Cruz L D L, Ivanov T, Birdwell A G, Weil J D, Kingkeo K, Zaghoul M 2023 *IEEE Electron Device Lett.* **70** 4178
- [26] Charlet I, Guerber S, Naoui A, Charbonnier B, Dupré C, Lugo-Alvarez J, Hellion C, Allain M, Podevin F, Perret E 2024 *IEEE Electron Device Lett.* **45** 500
- [27] Kolobov A V, Fons P, Frenkel A I, Ankudinov A L, Tominaga J, Uruga T 2004 *Nat. Mater.* **3** 703

## Optimization of electrical properties and radio frequency applications of GeTe thin film\*

Shuai Chen-Yang    Zheng Yue-Jun<sup>†</sup>    Chen Qiang    Ma Yan-Li    Fu Yun-Qi

(College of Electronic Science and Technology, National University of Defense Technology, Changsha 410073, China)

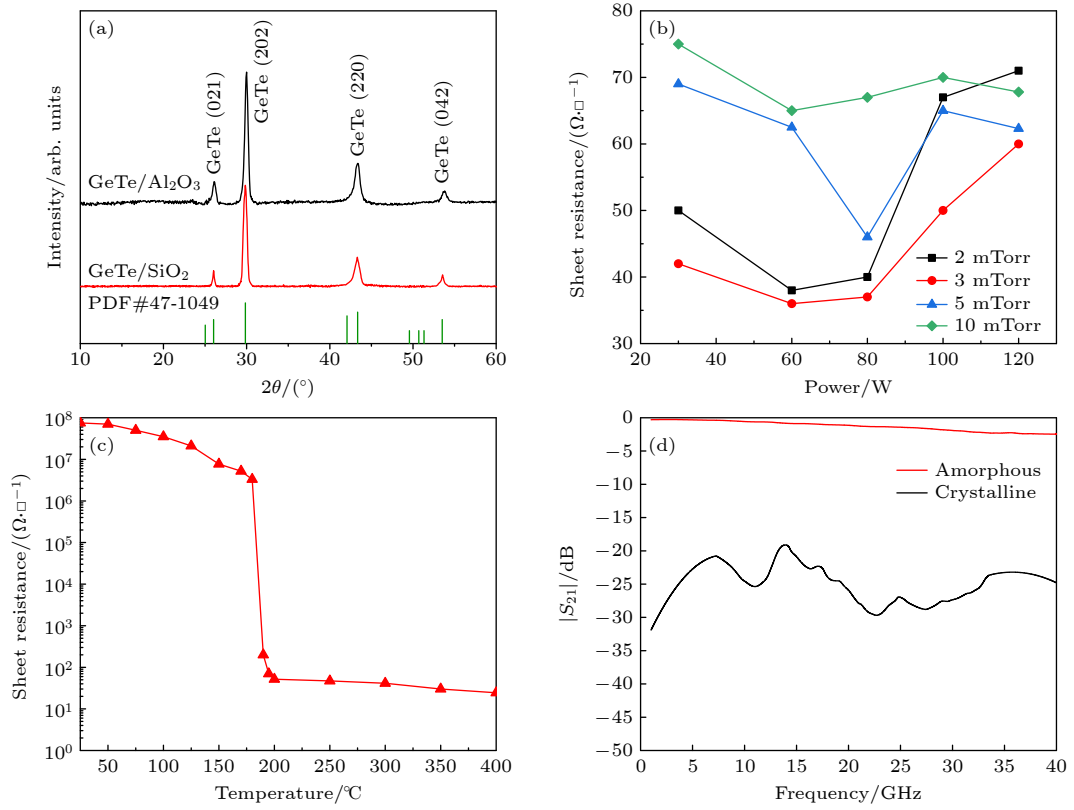
(Received 21 July 2024; revised manuscript received 28 August 2024)

### Abstract

GeTe belongs to a chalcogenide phase change material, which can dynamically achieve reversible switching between the crystalline state of low resistivity and the amorphous state of high resistivity by utilizing the thermally induced phase change characteristics. The GeTe is an important functional material in the fields of memristors and nonvolatile radio frequency (RF) switches. For RF switch applications, this paper focuses on optimizing the electrical performance of GeTe thin films prepared by magnetron sputtering. By comprehensively analyzing the effects of substrate materials, sputtering conditions, and annealing conditions on the resistivity of crystalline GeTe films, effective conditions for preparing low resistivity GeTe films are explored. Fig. (a) shows that compared with the GeTe film on a SiO<sub>2</sub> substrate, the film on an Al<sub>2</sub>O<sub>3</sub> substrate can obtain higher crystallinity and lower resistivity. For the deposition power and pressure shown in Fig. (b), the combination of medium power (50–80 W) and low pressure (2–3 mTorr) is beneficial for low crystalline resistivity of GeTe film. Additionally, Fig. (c) shows that higher annealing temperature (350–400 °C) can realize lower film resistivity. Finally, the experimental results show that the lowest crystalline resistivity of the prepared GeTe thin film reaches  $3.6 \times 10^{-6} \Omega \cdot \text{m}$ , and the resistance ratio is more than  $10^6$ . Based on rectangular chips of GeTe film, a parallel millimeter-wave switch with zero static power is also constructed. As shown in Fig. (d), the insertion loss is less than 2.4 dB, and the isolation is greater than 19 dB in a 1–40 GHz frequency band, demonstrating the potential application of GeTe thin films in the field of broadband high-performance discrete nonvolatile RF switches.

\* Project supported by the Young Scientists Fund of the National Natural Science Foundation of China (Grant Nos. 61901492, 61901493).

<sup>†</sup> Corresponding author. E-mail: zhengyuejun18@nudt.edu.cn



**Keywords:** GeTe film, thermally induced phase change, radio frequency switch, discrete

**PACS:** 07.57.-c, 41.20.Jb, 44.10.+i, 44.35.+c

**DOI:** 10.7498/aps.73.20241019

**CSTR:** 32037.14.aps.73.20241019



## GeTe薄膜电性能优化及射频应用

帅陈杨 郑月军 陈强 马燕利 付云起

### Optimization of electrical properties and radio frequency applications of GeTe thin film

Shuai Chen-Yang Zheng Yue-Jun Chen Qiang Ma Yan-Li Fu Yun-Qi

引用信息 Citation: *Acta Physica Sinica*, 73, 190702 (2024) DOI: 10.7498/aps.73.20241019

在线阅读 View online: <https://doi.org/10.7498/aps.73.20241019>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

## 您可能感兴趣的其他文章

### Articles you may be interested in

#### 薄膜厚度对射频磁控溅射-Ga<sub>2</sub>O<sub>3</sub>薄膜光电性能的影响

Effect of film thickness on photoelectric properties of -Ga<sub>2</sub>O<sub>3</sub> films prepared by radio frequency magnetron sputtering

物理学报. 2022, 71(4): 048501 <https://doi.org/10.7498/aps.71.20211744>

#### VO<sub>2</sub>纳米粒子填充型聚合物薄膜电致相变特性

Voltage induced phase transition of polyethylene glycol composite film filled with VO<sub>2</sub> nanoparticles

物理学报. 2020, 69(24): 247201 <https://doi.org/10.7498/aps.69.20200834>

#### TiO薄膜的制备及电输运性质

Preparation and electrical transport properties of TiO thin films

物理学报. 2023, 72(22): 227302 <https://doi.org/10.7498/aps.72.20231083>

#### HfO<sub>2</sub>基铁电薄膜的结构、性能调控及典型器件应用

Structure, performance regulation and typical device applications of HfO<sub>2</sub>-based ferroelectric films

物理学报. 2023, 72(9): 097703 <https://doi.org/10.7498/aps.72.20222221>

#### H, F修饰单层GeTe的电子结构与光催化性质

Electronic structure and photocatalytic properties of H, F modified two-dimensional GeTe

物理学报. 2020, 69(5): 056301 <https://doi.org/10.7498/aps.69.20191391>

#### Au-BiFeO<sub>3</sub>纳米复合薄膜的电学和光伏性能优化

Optimization of electrical and photovoltaic properties of Au-BiFeO<sub>3</sub> nanocomposite films

物理学报. 2020, 69(12): 127709 <https://doi.org/10.7498/aps.69.20200309>