# 埋氧层注氮工艺对部分耗尽 SOI nMOSFET 特性的影响

郑中山<sup>13</sup> 刘忠立<sup>1</sup> 张国强<sup>1</sup> 李 宁<sup>1</sup> 范 楷<sup>1</sup> 张恩霞<sup>2</sup> 易万兵<sup>2</sup> 陈 猛<sup>2</sup> 王 曦<sup>2</sup>

1(中国科学院半导体研究所微电子研究与发展中心,北京 100083)

2(中国科学院上海微系统与信息技术研究所,上海 200050)

3(济南大学物理系,济南 250022)

(2004年3月16日收到2004年4月14日收到修改稿)

研究了埋氧层中注氮后对制作出的部分耗尽 SOI nMOSFET 的特性产生的影响.实验发现,与不注氮的 SIMOX 基片相比,由注氮 SIMON 基片制作的 nMOSFET 的电子迁移率降低了.且由最低注入剂量的 SIMON 基片制作的器件 具有最低的迁移率.随注入剂量的增加,迁移率略有上升,并趋于饱和.分析认为,电子迁移率的降低是由于 Si/SiO2 界面的不平整造成的.实验还发现,随氮注入剂量的提高,nMOSFET 的阈值电压往负向漂移.但是,对应最低注入 剂量的器件阈值电压却大于用 SIMOX 基片制作出的器件.固定氧化物正电荷及界面陷阱密度的大小和分布的变化 可能是导致阈值电压变化的主要因素.另外发现,用注氮基片制作出的部分耗尽 SOI nMOSFET 的 kink 效应明显弱 于用不注氮的 SIMOX 基片制作的器件.

关键词:SOI, nMOSFET, 氮注入, 电子迁移率, 阈值电压 PACC: 7340Q, 6170T

# 1.引 言

与体硅器件相比,基于 SOI( silicon-on-insulator ) 结构的 MOS 场效应晶体管(SOI MOSFET)具有许多 优良的特性,例如,SOI器件的源、漏结受顶硅膜厚 度的限制,易于形成浅结,因而寄生电容小.又由于 其采用埋层隔离,因此可以免除体硅 CMOS 集成电 路中的闩锁(latch-up)效应等,特别是在抗辐射加固 领域,因 SOI 器件中的 pn 结面积小,使之在应对单 粒子事件翻转(SEU)和高剂量率瞬时翻转效应方面 呈现出独特的优势<sup>1-4]</sup>.对于通常的体硅 MOSFET 来说 栅氧化层的抗辐射加固工艺已趋成熟 ,硅栅器 件的加固亦已有研究<sup>[5]</sup>.但对 SOI MOSFET,因其埋 层处于顶层硅和衬底硅之间,所以对它的加固要复 杂得多.鉴于在 MOSFET 的栅氧化层中引入氮元素 可提高器件的抗总剂量辐射能力<sup>61</sup>因此 通过离子 注入的方式,在埋层中引入氮元素来对 SOI 器件进 行抗总剂量辐射加固应是可行的 然而 注氮工艺本 身将对 SOI MOSFET 器件特性产生怎样的影响也应 是一个值得认真研究的问题,通过对该问题的研究, 可在加固埋层的同时能综合考虑注氮对器件性能所

产生的影响,从而优化注入条件,提高器件的整体性能.目前,尚未见有关这方面的报道.因此,我们采用不同注氮剂量的 SIMON(separation by implanted oxygen and nitrogen)基片,制备了部分耗尽 SOI nMOSFET 进行了实验研究,并得到一些初步的结果.

# 2. 理 论

SOI MOSFET 与体硅 MOSFET 相比,最大的不同 就是具有埋层隔离.如果埋层之上的顶硅膜厚度远 大于外加栅压时器件表面的最大耗尽层厚度,则可 采用体硅 MOSFET 理论来研究和描述 SOI MOSFET 的特性.据体硅 MOSFET 理论,nMOSFET 在非饱和区 的漏电流可表示为<sup>[7]</sup>

$$I_{\rm D} = \frac{\mu_{\rm n} C_{\rm OX} W}{L} \{ V_{\rm GS} - V_{\rm FB} - 2\phi_{\rm F} \} V_{\rm DS}$$
$$- \frac{1}{2} V_{\rm DS}^2 - \frac{2}{3} \gamma [ (V_{\rm DS} + V_{\rm SB} + 2\phi_{\rm F} )^{3/2} ],$$
$$- (V_{\rm SB} + 2\phi_{\rm F} )^{3/2} ],$$

 $\gamma = (2qN_{A}\varepsilon_{s}\varepsilon_{0})^{1/2}/C_{0X}$ , (1) 式中, $\mu_{n}$ , $C_{0X}$ ,W = L分别表示沟道电子迁移率、单位面积栅氧化层电容、沟道的宽度与长度. $V_{CX}$ , $V_{DX}$ ,  $V_{\rm SB}$ 则分别表示栅对源、漏对源及源对体的电势差.  $V_{\rm FB}$ 为平带电压 , $\phi_{\rm F}$  为费米势 ,q 为电子电量 , $N_{\rm A}$  为 受主浓度 , $\epsilon_{\rm rs}$ 为硅的相对介电常数.若  $V_{\rm SB}$ 为零 ,在  $N_{\rm A}$ 较大时 ,可取(1)式的近似表达式为<sup>[8]</sup>

$$I_{\rm D} = \frac{\mu_n C_{\rm OX} W}{L} \left[ \left( V_{\rm GS} - V_{\rm T} \right) V_{\rm DS} - \frac{1}{2} \left( 1 + \delta \right) V_{\rm DS}^2 \right] \zeta 2 \Sigma$$
$$\delta = \frac{1}{C_{\rm OX}} \left( \frac{q N_{\rm A} \varepsilon_{\rm rs} \varepsilon_0}{4 \phi_{\rm F}} \right)^{1/2} ,$$

 $V_{\rm T} = \phi_{\rm MS} + 2\phi_{\rm F} - \frac{Q_{\rm SS}}{C_{\rm OX}} + \frac{1}{C_{\rm OX}} (4qN_{\rm A}\varepsilon_{\rm rs}\varepsilon_0\phi_{\rm F})^{1/2} , (3)$ 

其中  $V_{T}$  为器件的阈值电压 , $\phi_{MS}$ 为半导体与栅材料 间的功函数差 , $Q_{SS}$ 称为等效界面电荷密度.由(2) 式 ,当  $V_{DS}$ 一定 ,则  $I_{D}$  与  $V_{CS}$ 的关系曲线(器件的转 移特性曲线)的斜率(跨导)为

$$g_{\rm m} = \frac{\mu_n C_{\rm OX} W}{L} V_{\rm DS} \,. \tag{4}$$

因此,由器件的转移特性曲线可得到沟道电子的迁移率.需要注意的是,由(2)式得到的器件转移特性曲线与横轴(V<sub>G</sub>轴)的交点不是阈值电压,而是

$$V_{\rm T}^* = V_{\rm T} + \frac{1}{2} (1 + \delta) V_{\rm DS}$$
, (5)

测得  $V_{\rm T}^*$  后 只需经简单计算 便可得到通常意义上的阈值电压  $V_{\rm T}$ .

### 3.实 验

#### 3.1. 样品制备

实验用 SIMON 基片由上海微系统与信息技术 研究所提供,其衬底材料为 100 晶向的 p 型硅,电 阻率为 20 $\Omega$ ·cm,埋层分两次注入完成.首先注氧,以 形成标准的 SIMOX(separation by implanted oxygen)基 片.注氧后,为尽量消除注入过程中所造成的晶格缺 陷而在 Ar + O<sub>2</sub> 气氛中进行长时间的高温退火.制备 出的 SIMOX 基片,其顶硅层厚度为 200nm,埋层厚 度约为 375nm.然后,进行第二次注入,向 SIMOX 基 片的埋氧层中注氮,注入能量为 160keV.不同样品 的注氮剂量见表 1.注氮后,再次退火,退火气氛为 N<sub>2</sub>,退火温度为 1200℃,退火时间为 4h.

采用成熟的栅氧抗辐射加固工艺,用 0<sup>#</sup>—4<sup>#</sup> 基片制作了本次实验用的部分耗尽 SOI nMOSFET. 器件的沟道长度为 1.2μm,宽度为 3.4μm,栅氧层厚 度为 25nm.

| 农工 0 一4 举户时注意刑里 |       |                       |  |  |
|-----------------|-------|-----------------------|--|--|
| 基片编号            | 基片性质  | 注氮剂量/cm <sup>-2</sup> |  |  |
| 0#              | SIMOX | 0                     |  |  |
| 1 #             | SIMON | $5 \times 10^{15}$    |  |  |
| 2#              | SIMON | $8 \times 10^{15}$    |  |  |
| 3#              | SIMON | $2 \times 10^{16}$    |  |  |
| 4#              | SIMON | $1 \times 10^{17}$    |  |  |
|                 |       |                       |  |  |

# 甘나 60 ~ 는 히트

#### 3.2. 实验结果

应用 Keithley4200-SCS/F 半导体参数测试仪对 制备的 SOI nMOSFET 进行了转移特性与输出特性 的测量.进行转移特性测量时,源、体接地, $V_{DS}$ 取 0.1V.将实测的转移特性曲线的线性部分外推到  $V_{CS}$ 轴,其交点即(5)式所表示的 $V_{T}^{*}$ .而转移特性曲 线线性部分的斜率即为(4)式的 $g_{m}$ ,由 $g_{m}$ 可得到器 件的沟道电子迁移率 $\mu_{n}$ .不同样品的测量结果见表 2.表 2 中的样品编号 2<sup>#</sup>-1 表示的是在 2<sup>#</sup> 基片上制 作的编号为 1 的 SOI nMOSFET,余此类推.对所有被 测量的 SOI nMOSFET 来说(5)式中的  $\gamma$  具有相同 的值,这意味着  $V_{T}^{*}$ 的改变反映的就是阈值电压  $V_{T}$ 的变化,所以表 2 中未将  $V_{T}^{*}$  换算成  $V_{T}$ .图 1 是一组 典型的转移特性实测曲线,图 2 至图 5 则是与之对 应的输出特性曲线.

表 2 不同基片制作的 SOI nMOSFET 的沟道电子迁移率  $\mu_n \subseteq V_T^*$ 

| SOI nMOSFET | $\mu_{\rm n}$ ( cm <sup>2</sup> /V·s ) $\mu$ | n 平均值(( cm²/V·s ) | $V_{\rm T}^*/{ m V}$ | V <sub>T</sub> * 平均值/V |
|-------------|--|-------------------|----------------------|------------------------|
| 0 # -1      | 542  |                   | 0.98                 |                        |
| 0#-2        | 563  | 557               | 1.00                 | 1.01                   |
| 0#-3        | 565  |                   | 1.04                 |                        |
| 1 # -1      | 427  |                   | 1.04                 |                        |
| 1 # -2      | 427  | 430               | 1.10                 | 1.06                   |
| 1 # -3      | 435  |                   | 1.05                 |                        |
| 2 * -1      | 448  |                   | 0.99                 |                        |
| 2#-2        | 460  | 454               | 0.97                 | 0.99                   |
| 2 # -3      | 455  |                   | 1.00                 |                        |
| 3 # -1      | 442  |                   | 0.93                 |                        |
| 3 # -2      | 468  | 459               | 0.97                 | 0.94                   |
| 3 # -3      | 468  |                   | 0.93                 |                        |
| 4 # -1      | 465  |                   | - 0.34               |                        |
| 4 # -2      | 463  | 458               | -0.30                | -0.28                  |
| 4 # -3      | 445  |                   | -0.19                |                        |



图 1 0<sup>#</sup> — 4<sup>#</sup> SOI nMOSFET 的典型转移特性曲线



图 2 0<sup>#</sup> 与 1<sup>#</sup> 器件输出特性的比较



图 3 0<sup>#</sup> 与 2<sup>#</sup> 器件输出特性的比较



图 4 0 # 与 3 # 器件输出特性的比较



图 5 0 # 与 4 # 器件输出特性的比较

# 4. 讨论分析

由表 2 看出,与 0<sup>#</sup> SIMOX 基片上制作的 SOI nMOSFET 相比,在 1<sup>#</sup>—4<sup>#</sup> SIMON 基片上制作的同 一批次器件,其沟道电子的平均迁移率  $\mu_n$  皆有所 下降.比较其平均值可以看到,1<sup>#</sup> 基片上器件的  $\mu_n$ 值下降最多 约为 130cm<sup>-2</sup>/V·s 其他 2<sup>#</sup>—4<sup>#</sup> 基片上 器件的  $\mu_n$  值具有几乎相同的下降幅度,约为 100cm<sup>-2</sup>/V·s.然而,器件  $V_T^*$  的变化规律却与  $\mu_n$  不 同.平均说来,1<sup>#</sup> SIMON 基片上器件的  $V_T^*$  值略大 于 0<sup>#</sup> SIMOX 基片上器件的  $V_T^*$  值 2<sup>#</sup>—3<sup>#</sup> SIMON 基片上器件的  $V_T^*$  值却略小于 0<sup>#</sup> SIMOX 基片上的. 尤其 4<sup>#</sup> SIMON 基片上器件的  $V_T^*$  值是小于零的.这 意味着器件由设计预期的增强型变为耗尽型.

已经知道 ,影响 nMOSFET 沟道迁移率的因素主要有三种.分别是 1 )声子对电子的散射<sup>[9]</sup>;2 )固定氧化物电荷和界面陷阱电荷等带电中心对电子的库仑散射<sup>[10]</sup>;3 )Si/SiO<sub>2</sub> 界面粗糙所引起的电子界面散射<sup>[11]</sup>.由于在相同的室温下进行测量 ,所以声子散射不是造成样品  $\mu_n$ 差异的主要因素.同样 ,界面库仑散射在这里也不是导致  $\mu_n$ 差异的决定性因素.因为随等效界面电荷的增加 , $\mu_n$  的倒数亦应线性增加<sup>[12]</sup>,但实际情况远非如此.例如  $0^*$ 器件阈值电压平均小于 1<sup>\*\*</sup>器件的阈值电压.根据(3)式 ,这意味着 0<sup>\*\*</sup>器件有高于 1<sup>\*\*</sup>器件的等效界面电荷密度 ,于是 0<sup>\*\*</sup>器件受界面库仑散射的影响应甚于 1<sup>\*\*</sup>器件 ,可实际是 0<sup>\*\*</sup>器件的迁移率要远大于 1<sup>\*\*</sup>器件.因此 ,造成不同基片上器件  $\mu_n$ 差异的主要原因应是 Si/SiO<sub>2</sub>界面的不平整.



其对应的器件也同时具有最小的沟道电子平均迁移 率.原因可能是 N 的注入在顶硅膜中产生了一些晶 格缺陷 而这些缺陷在栅氧氧化时将形成与氧元素 有关的新的缺陷构形.在 Si/SiO, 界面处,这些新的 缺陷构形造成了界面的不平整,致使沟道电子迁移 率下降,当N的注入剂量增大,由注入导致的顶硅 膜内的缺陷相应增加,界面处的缺陷也就增多.然 而 某些条件下 较多的界面缺陷有可能使界面的平 整性略好于较少界面缺陷的情况.图6给出了这种 情况下的示意图.图中",·"表示缺陷.因此,1"基片 制作出的器件具有最低的沟道电子迁移率是因为其 Si/SiO, 界面最为粗糙.2<sup>#</sup>—4<sup>#</sup>基片对应的沟道电子 迁移率稍高于1\*应是其界面的平整性略好于1\*的 结果,值得注意的是,虽然2\*--4\*基片的注入剂量 相差很大,但其迁移率平均起来却相差很小,这说明 在大剂量注入情况下,沟道电子的迁移率有一饱 和值



图 6 界面缺陷导致的界面粗糙示意图 (a)界面缺陷较少(b)界面缺陷较多

对于由 SIMON 基片制作的器件,其阈值电压在 表 1 给出的注氮剂量范围内随剂量的增大而变小. 特别是 4<sup>#</sup> SIMON 基片上器件的阈值电压竟为负 值.可以认为,界面陷阱电荷密度与栅氧层内固定氧 化物电荷密度的变化是导致器件阈值电压漂移的两 个主要因素.这是因为随氮注入剂量的增加而导致 的更多晶格缺陷,在随后的栅氧氧化过程中,很可能 一方面在界面上形成电荷陷阱,另一方面则促成正 的固定氧化物电荷的形成.当氧化物电荷密度的增 量大于负的陷阱电荷密度时,阈值电压就会减小.不 同寻常的是,对应最低注氮剂量的 1<sup>#</sup> 器件阈值电压 却高于由 SIMOX 基片制作的器件.可能的解释是, 1<sup>#</sup> 器件中粗糙的 Si/SiO<sub>2</sub> 界面使较多的界面陷阱处 在带隙中的深能级位置上.这样,当器件的 n 沟道形 成时,就会有更多的陷阱俘获电子,从而使阈值电压 升高并超过 0<sup>#</sup> 器件.另外,引起器件阈值电压漂移 的一个不确定因素是注氮过程中可能会有少量的氮 原子残留在顶硅膜中成为施主<sup>[13]</sup>,从而导致器件阈 值电压的减小.然而,即便如此,在较低注入剂量时, 由氮的残留所引起的阈值电压漂移应是次要的.否 则,无法解释注氮 1<sup>#</sup> 器件的阈值电压比不注氮 0<sup>#</sup> 器件还要高的实验结果.另外,由图 2—图 5 看到, 用注氮 SIMON 基片制作的器件,其 kink 效应明显 小于由 SIMOX 基片制作的器件,原因之一是 SIMON 基片制作的器件迁移率较低,使沟道电子难以获得 大的动能而产生碰撞电离.于是,由碰撞电离产生的 空穴较少,难以在体中大量积累.

# 5.结 论

根据以上实验结果和理论分析可以得出如下结论.

1. 按本文所述工艺,在注氮的 SIMON 基片上制 作的部分耗尽 SOI nMOSFET,其沟道电子迁移率低 于不注氮的 SIMOX 基片上制作的器件.降低的百分 率约为 20%.且较低的氮注入剂量可能会使器件具 有更低的沟道电子迁移率.分析认为,迁移率的降低 是由于界面的粗糙造成的.

2. 随氮注入剂量的提高,器件的阈值电压向负 方向漂移.最可能的原因就是栅氧氧化层中正的固 定氧化物电荷的增加所致.

3. 由 SIMON 基片制作的部分耗尽 SOI nMOSFET 其 kink 效应明显小于由 SIMOX 基片制作的同一批次的器件.原因之一是用 SIMON 基片制作的器件具有较低的迁移率.

需要指出的是,本文中的 SIMON 基片的最低氮 注入剂量为 5×10<sup>15</sup> cm<sup>-2</sup>,并同时具有最低的沟道电 子迁移率和最大的阈值电压.然而,如果继续降低氮 的注入剂量,那么器件的沟道电子迁移率及其阈值 电压将发生怎样的改变仍需进一步研究.另外,在高 剂量的氮注入所导致的器件阈值电压的大幅度负向 漂移中,顶硅膜中残留氮的作用有待证实.

- [1] Jenkins W C et al 2000 IEEE Trans. Nucl. Sci. 47 2204
- [2] Dodd P E et al 2000 IEEE Trans. Nucl. Sci. 47 2165
- [3] Musseau O 1996 IEEE Trans. Nucl. Sci. 43 603
- [4] Ferlet-Cavrois V et al 2002 IEEE Trans. Nucl. Sci. 49 2948
- [5] Zhang T Q et al 1999 Acta Phys. Sin. 48 2299(in Chinese] 张廷 庆等 1999 物理学报 48 2299]
- [6] Zhang G Q et al 1999 Chin. J. Semicond. 20 437 (in Chinese) [张国强等 1999 半导体学报 20 437]
- [7] Tsividis Y P 1987 Operation and Modeling of the MOS Transistor

(New York : McGraw-hill ) p120

- [8] Tsividis Y P 1987 Operation and Modeling of the MOS Transistor (New York : McGraw-hill) p125
- [9] Sah C T et al 1972 Surface Sci. **32** 561
- [10] Cheng Y C et al 1974 J. Appl. Phys. 45 187
- [11] Hartstein A et al 1976 Surface Sci. 58 178
- [12] Sun S C et al 1980 IEEE Trans. Elec. Dev. 27 1497
- [13] Wu A T et al 1989 Appl. Phys. Lett. 55 1665

# Effects of the technology of implanting nitrogen into buried oxide layer on the characteristics of partially depleted SOI nMOSFET

Zheng Zhong-Shan<sup>1</sup><sup>(b)</sup> Liu Zhong-Li<sup>1</sup> Zhang Guo-Qiang<sup>1</sup> Li Ning<sup>1</sup> Fan Kai<sup>1</sup>

Zhang En-Xia<sup>2</sup>) Yi Wan-Bing<sup>2</sup>) Chen Meng<sup>2</sup>) Wang Xi<sup>2</sup>)

<sup>1</sup> (Microelectronics R&D Center , Institute of Semiconductors , Chinese Academy of Sciences , Beijing 100083 , China )

<sup>2</sup> (Shanghai Institute of Microsystem and Information Technology, Chinese Academy of Sciences, Shanghai 200050, China)

<sup>3</sup> (Department of Physics , Jinan University , Jinan 250022 , China )

(Received 16 March 2004; revised manuscript received 14 April 2004)

#### Abstract

The effects, caused by the process of the implantation of nitrogen in the buried oxide layer of SIMOX wafer, on the characteristics of partially depleted silicon-on-insulator nMOSFET have been studied. The experimental results show that the channel electron mobilities of the devices fabricated on the SIMON (separation by implanted oxygen and nitrogen) wafers are lower than those of the devices made on the SIMOX (separation by implanted oxygen) wafers. The devices corresponding to the lowest implantation dose have the lowest mobility within the range of the implantation dose given in this paper. The value of the channel electron mobility rises slightly and tends to a limit when the implantation dose becomes greater. This is explained in terms of the rough Si/SiO<sub>2</sub> interface due to the process of implantation of nitrogen. The increasing negative shifts of the threshold voltages for the devices fabricated on the SIMON wafers are also observed with the increase of implanting dose of nitrogen. However, for the devices fabricated on the SIMON wafers with the lowest dose of implanted nitrogen in this paper , their threshold voltages are slightly larger on the average than those prepared on the SIMOX wafers. The shifts are considered to be due to the increment of the fixed oxide charge in SiO<sub>2</sub> layer and the change of the density of the interface-trapped charge with the value and distribution included. In particular, the devices fabricated on the SIMON wafers show a weakened kink effect , compared to the ones made on the SIMOX wafers.

Keywords: SOI, nMOSFET, nitrogen implantation, electron mobility, threshold voltage PACC: 7340Q, 6170T