

# n/p 沟道 MOSFET $1/f$ 噪声的统一模型<sup>\*</sup>

包军林 庄奕琪 杜 磊 李伟华 万长兴 张 萍

(宽禁带半导体材料与器件教育部重点实验室,西安电子科技大学微电子研究所,西安 710071)

(2004 年 11 月 12 日收到,2005 年 1 月 18 日收到修改稿)

对 n/p 两种沟道类型、不同沟道尺寸 MOSFET 的  $1/f$  噪声特性进行了实验和理论研究. 实验结果表明,虽然 nMOSFET 的  $1/f$  噪声幅值比 pMOSFET 大一个数量级,但是其噪声幅值均表现出和有效栅压的平方成反比、和漏压的平方成正比、和沟道面积成反比的规律. 基于该实验结果,认为 MOSFET 的  $1/f$  噪声产生机理为位于半导体-氧化物界面附近几个纳米范围内的氧化层陷阱通过俘获和发射过程与沟道交换载流子,在引起载流子数涨落的同时也通过库仑散射导致沟道载流子迁移率的涨落. 在这两种涨落机理的基础上,引入了氧化层陷阱的分布特征及其与沟道交换载流子的隧穿和热激活两种方式,建立了 MOSFET  $1/f$  噪声的统一模型. 实验结果和本文模型符合良好.

关键词:  $1/f$  噪声, MOSFET, 氧化层陷阱, 涨落

PACC: 4350, 5225G, 7270

## 1. 引 言

大量的研究结果表明<sup>[1-4]</sup>, MOSFET 的  $1/f$  噪声与其内部缺陷密切相关,  $1/f$  噪声已经成为 MOSFET 可靠性表征的一种敏感手段. 同时, 研究结果表明<sup>[5]</sup>, 不同沟道类型 MOSFET 的  $1/f$  噪声特性之间存在明显差异, 通常采用两种不同的理论模型分别给予解释, 即用载流子数涨落理论描述 n 沟道 MOSFET 的  $1/f$  噪声特性, 用迁移率涨落理论描述 p 沟道 MOSFET 的  $1/f$  噪声特性, 至今也没有一个完整的模型统一解释这两种沟道类型 MOSFET  $1/f$  噪声特性. 另外, 现有的噪声理论均未能准确反映 MOSFET 内部缺陷的细致信息, 因而也不能很好地用于 MOSFET 可靠性的  $1/f$  噪声表征. 这两个方面的空缺共同制约了  $1/f$  噪声这一敏感参量在 MOSFET 可靠性表征中的实际应用.

载流子数涨落理论认为 MOSFET 的  $1/f$  噪声来源于栅氧化层陷阱对沟道载流子俘获和发射引起载流子数目的涨落, 迁移率涨落理论则认为载流子迁移率的涨落产生了 MOSFET 的  $1/f$  噪声. 实验发现<sup>[1,5]</sup>, nMOSFET 的  $1/f$  噪声幅值比 pMOSFET 大一

个数量级左右, 因此, 载流子数涨落理论就无法合理的解释 pMOSFET 的  $1/f$  噪声特性, 迁移率涨落理论也无法解释 nMOSFET 的  $1/f$  噪声特性. 同时,  $1/f$  噪声表征 MOSFET 可靠性的前提是建立一个能够用该器件  $1/f$  噪声准确完整地刻画该器件内部缺陷特征的理论模型, 但基于上述两种理论的现有模型均从简单的假设出发, 限制了这种表征手段的实际应用. 首先, 现有模型均简单假设氧化层陷阱在能量空间为均匀分布, 这和氧化层陷阱在导带或价带边呈 U 形分布的实验结果<sup>[4]</sup>不符; 其次, 现有模型均不考虑氧化层陷阱的几何空间分布, 从而导致  $1/f$  噪声指数严格等于 1, 这与该指数在 0.7 至 1.5 之间变化的实验结果也不符合<sup>[1,6]</sup>.

本文分别测试了不同沟道尺寸 nMOSFET 和 pMOSFET 的  $1/f$  噪声随偏置电压的变化特性. 实验结果表明, nMOSFET 的  $1/f$  噪声幅值比 pMOSFET 大一个数量级左右, 但它们的  $1/f$  噪声幅值均和有效栅压的平方成反比、和漏压的平方成正比、和沟道面积成反比. 基于该实验结果, 本文认为 MOSFET 的  $1/f$  噪声产生机理为: 位于半导体-氧化物界面附近几个纳米范围内的氧化层陷阱通过俘获和发射过程与沟道交换载流子, 在引起载流子数涨落的同时也通

<sup>\*</sup> 国家自然科学基金(批准号: 60276028), 国防预研基金(批准号: 51411040601DZ014), 国防科技重点实验室基金(批准号: 51433030103DZ01) 资助的课题.

过库仑散射导致沟道载流子迁移率的涨落,  $1/f$  噪声是这两种机理共同作用的结果. 在载流子数涨落和迁移率涨落理论的基础上, 引入了氧化层陷阱的分布特征, 并同时考虑陷阱与沟道交换载流子的隧穿和热激活两种方式, 建立了 MOSFET  $1/f$  噪声的统一模型, 并对实验结果做出了合理的解释.

## 2. 模 型

根据载流子数涨落和迁移率涨落理论<sup>[1]</sup>, 氧化层中离 Si-SiO<sub>2</sub> 界面几个 nm 附近的陷阱会通过隧道贯穿或热激活方式对沟道载流子进行俘获和发射. 这种俘获和发射会引起载流子数涨落, 同时通过库仑散射引起沟道迁移率的涨落, 两者共同导致了沟道电流的涨落.

对 nMOSFET 其沟道电流可以表示为

$$I_d = W\mu qNE_x, \quad (1)$$

其中  $W$  是沟道宽度,  $\mu$  是沟道载流子迁移率,  $E_x$  是沟道横向电场,  $N$  是单位面积的沟道载流子数 (图 1).

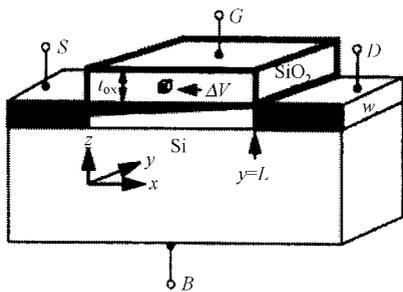


图 1 MOSFET 的结构示意图

单位面积的氧化层内陷阱引起沟道漏电流的涨落可表示为

$$\delta I_d = \frac{\partial I_d}{\partial N_t} \delta N_t = E_x \left( \mu q \frac{\partial N}{\partial N_t} + qN \frac{\partial \mu}{\partial N_t} \right) \delta N_t, \quad (2)$$

其中  $N_t$  为单位面积氧化层中的陷阱密度.

根据 Matthiessen 定律<sup>[7]</sup>, 包含陷阱电荷散射的载流子迁移率为

$$\frac{1}{\mu} = \frac{1}{\mu_0} + \alpha N_t, \quad (3)$$

其中  $\alpha$  是陷阱电荷的散射系数,  $\mu_0$  是包含其他散射机理的迁移率.

对 (2) 式求导可得

$$\frac{\partial \mu}{\partial N_t} = -\alpha \mu^2. \quad (4)$$

把 (4) 式带入 (2) 式得

$$\delta I_d = -\frac{I_d}{WL} \left( \frac{R}{N} + \alpha \mu \right) \delta N_t, \quad (5)$$

式中  $R$  为单位陷阱引起沟道载流子数的变化,

$$R = -\frac{\partial N}{\partial N_t} = \frac{C_i}{C_{ox} + C_i + C_d + C_{it}}, \quad (6)$$

其中  $C_i$ ,  $C_d$  和  $C_{it}$  分别是反型层、耗尽层和界面陷阱电容.

根据噪声的功率谱表示方法<sup>[1]</sup>, 该电流涨落的功率谱密度为

$$S_{\delta I_d} = \left( \frac{I_d}{WL} \right)^2 \left( \frac{R}{N} + \alpha \mu \right)^2 S_{\delta N_t}. \quad (7)$$

在同时考虑氧化层内陷阱的能量空间和几何空间分布时, 其形式为

$$N_t(E, x, y, z) = N_t(E, z) = N_0 \exp[\zeta(E - E_i) + \eta z]. \quad (8)$$

载流子的俘获和发射是隧穿和热激活的结果, 其特征时间  $\tau$  具有形式

$$\tau(E, x, y, z) = \tau(\Delta E, z) = \tau_0 \exp\left(\frac{\Delta E}{kT} + \theta z\right), \quad (9)$$

其中  $N_0$  为单位体积单位能量间隔的陷阱数,  $z$  为陷阱距界面的距离,  $\Delta E$  为陷阱的激活能,  $\theta = 10^8 \text{ cm}^{-1}$  为隧穿常数,  $\zeta$ ,  $\theta$  和  $\eta$  均为常数.

根据载流子数涨落理论<sup>[1]</sup>, 同时假设  $\Delta E$  与  $E$  无关<sup>[8]</sup>, 则

$$S_{\delta N_t} = \int_0^{\Delta E_{\max}} \int_{E_v}^{E_c} \int_0^{T_{ox}} 4N_t(E, x, y, z) \Delta x f_i(1 - f_i) \times \frac{\tau(E, x, y, z)}{1 + \omega^2 \tau^2(E, x, y, z)} dz dE d\Delta E = \frac{4\pi k^2 T^2 W N_0 \exp[\zeta(E_F - E_i)]}{2\eta \cos\left(\frac{\eta\pi}{2\theta}\right)} \times \frac{\left[1 - \exp\left(-\frac{\Delta E_{\max}}{kT} \frac{\eta}{\theta}\right)\right]}{\tau_0^{\frac{\eta}{\theta}} \omega^{\frac{\eta}{\theta} + 1}}, \quad (10)$$

其中是  $f_i = [1 + \exp(E - E_{fn})/kT]^{-1}$  陷阱占据函数,  $E_{fn}$  是电子准费米能级,  $\omega = 2\pi f$  是角频率,  $T_{ox}$  是氧化层厚度,  $E_c - E_v$  是硅的禁带宽度,  $\Delta E_{\max}$  是最大激活能.

对 (7) 式积分, 并带入 (10) 式, 化简得

$$S_{\delta I_d}(x, f) = \frac{4qk^2 T^2 I_d \mu}{a\tau_0^{\frac{\eta}{\theta}} \omega^{\frac{\eta}{\theta} + 1} L^2} \frac{\pi}{2\eta \cos\left(\frac{\pi\eta}{2\theta}\right)}$$

$$\times \int_0^{V_d} N_i(E_{in}) \left[ 1 + \alpha \mu N R^{-1} \right]^2 \frac{R^2}{N} dV, \quad (11)$$

式中

$$N_i(E_{in}) = N_{i0} \exp\left\{ \left( E_F - E_i \right) \right. \\ \left. \times \left[ 1 - \exp\left( - \frac{\Delta E_{max}}{kT} \frac{\eta}{\theta} \right) \right] \right\}. \quad (12)$$

通过跨导  $g_m$ , 可得到噪声电压的功率谱密度

$$S_{V_D}(f) = \frac{S_{I_D}(f)}{g_m^2} = \frac{4qk^2 T^2 I_D \mu}{ag_m^2 \tau_\theta^{\frac{\eta}{\theta}} \omega^{\frac{\eta}{\theta}+1} L^2} \frac{\pi}{2\eta \cos\left(\frac{\pi\eta}{2\theta}\right)} \\ \times \int_0^{V_d} \frac{R^2 N_i(E_{in}) \left[ 1 + \alpha \mu N R^{-1} \right]^2}{N} dV. \quad (13)$$

从而  $1/f$  噪声幅值  $B$  的表达式为

$$B = \frac{4qk^2 T^2 I_D \mu}{ag_m^2 \tau_\theta^{\frac{\eta}{\theta}} \omega^{\frac{\eta}{\theta}+1} L^2} \frac{\pi}{2\eta \cos\left(\frac{\pi\eta}{2\theta}\right)} \\ \times \int_0^{V_d} \frac{R^2 N_i(E_{in}) \left[ 1 + \alpha \mu N R^{-1} \right]^2}{N} dV. \quad (14)$$

### 3. 实验结果和讨论

实验样品为标准 CMOS 工艺制作的 n/pMOSFET 栅氧化层厚度为 20nm, 沟道的宽长比为 50.0:1.0 和 4.0:1.0 两种. 器件的电参数测试采用 HP4156B 半导体参数分析仪. 噪声测量采用基于虚拟仪器的电子器件低频噪声测试仪<sup>[9]</sup>. 低频噪声的采集分析通常是采用全硬件的方式, 无法对微弱信号(尤其是低频信号)进行高速采集, 同时也无法完成大批数据的实时分析. 基于虚拟仪器的电子器件低频噪声测试仪充分发挥计算机资源, 采用数据采集卡叠加软件平台的工作方式取代传统的全硬件方式, 通过良好的人机交互界面完成对采集卡的自动控制, 从而实现了低频微弱信号实时、准确、高速的采集和分析. 测量结果表明, MOSFET 的  $1/f$  噪声幅值与其沟道掺杂类型、偏置条件和沟道尺寸存在以下的关系:

nMOSFET  $1/f$  噪声幅值比 pMOSFET 大一个数量级. 图 2 和图 3 分别给出了不同沟道类型 MOSFET 的  $1/f$  噪声幅值与栅压和漏压的关系, 从中可以看出 nMOSFET 的  $1/f$  噪声幅值比 pMOSFET 大一个数量级左右, 且对不同的沟道尺寸均存在这种规律. 这与已有的实验结果<sup>[1,5]</sup>完全符合. 从(14)式中可知, 造成这种差异的因素为: 1) 隧穿常数  $\theta$ . 根据隧穿理论<sup>[6]</sup>, 在氧化硅中载流子的隧穿常数  $\theta = (8m^* \phi_B / \hbar^2)^{1/2}$ , 其中  $m^*$  为载流子在氧化层中的有

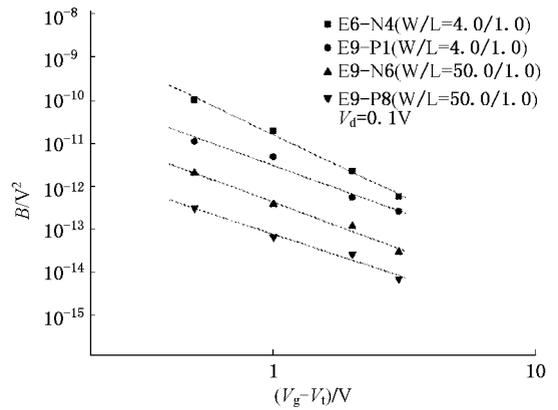


图 2 噪声幅值与有效栅压的关系

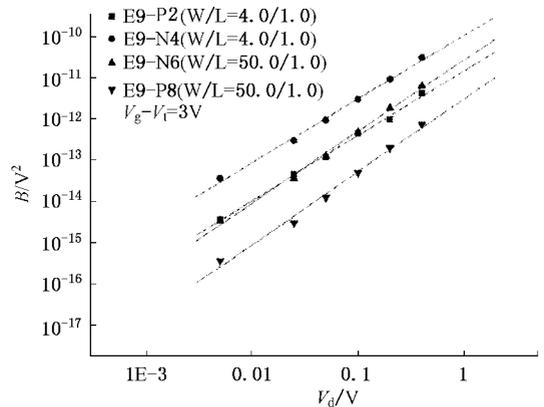


图 3 噪声幅值与漏压的关系

效质量;  $\phi_B$  是界面势垒高度;  $\hbar$  是简约普朗克常数. 在氧化层中, 电子和空穴的势垒高度分别为 4.7eV 和 3.1eV, 后者的有效质量大约是前者的 10—20 倍<sup>[10]</sup>. 因而电子比空穴更容易与沟道交换载流子, 也就是说与电子相关的  $1/f$  噪声幅值要大于与空穴相关的  $1/f$  噪声幅值. 2) 陷阱分布  $N_i(E, x, y, z)$ . 陷阱的分布通常呈现非对称性, 在导带底附近和价带定附近, 氧化层陷阱密度的大小不一样, 前者大于后者<sup>[2,11]</sup>. 根据(14)式, 陷阱密度越大, 其噪声幅值也越大. 3) 俘获截面的差异. 电子的俘获截面大约为  $10^{14} \text{ cm}^2 - 10^{-13} \text{ cm}^2$ , 空穴的俘获截面大约为  $10^{-13} \text{ cm}^2 - 10^{-12} \text{ cm}^2$ <sup>[11]</sup>. 陷阱的俘获界面与其交换载流子时的常数成反比, 所以沟道中的电子比空穴更容易被氧化层中陷阱俘获和发射, 这也是与电子相关的噪声幅值要大于与空穴相关的噪声幅值的原因之一. 4) 迁移率  $\mu$ . 根据(14)式, 噪声幅值  $B$  与载流子的迁移率成正比, 在同等条件下, 电子的迁移率远远大于空穴的迁移率.

$1/f$  噪声幅值与有效栅压平方成反比. 图 4 给

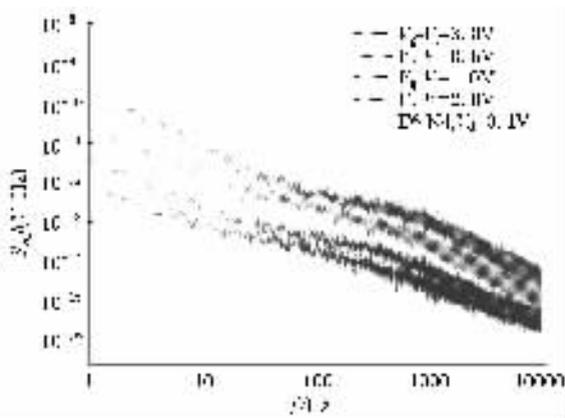


图4 噪声频谱随有效栅压的变化关系

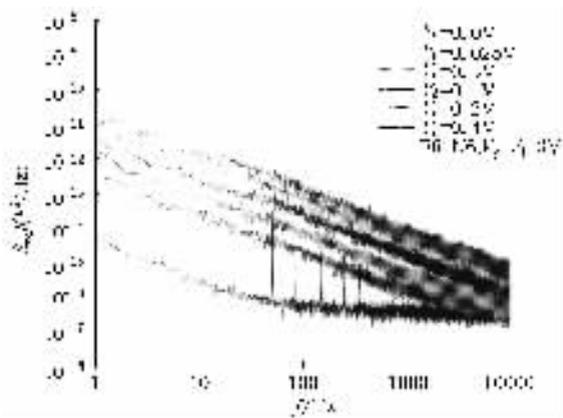


图5 噪声频谱随漏压的变化关系

出了编号为 E6-N4 的一个 nMOSFET 在漏压  $V_{ds} = 0.1V$  有效栅压分别为  $0.1V, 0.5V, 1.0V, 2.0V$  和  $3.0V$  时, 双对数坐标系中的噪声功率谱图. 从中看出, 在很宽的频率范围内, MOSFET 的  $1/f$  噪声的功率谱密度随频率的减小而增大, 随着有效栅压的增加, 其功率谱密度逐渐减小, 这与文献 [4, 12] 的实验结果完全相符合. 为了准确的反映这种变化关系, 我们测量了沟道宽长比分别为  $50.0:1.0$  和  $4.0:1.0$  的 nMOSFET 和 pMOSFET 在同样偏置条件下的  $1/f$  噪声, 并提取  $1/f$  噪声幅值  $B$ , 在双对数坐标系中, 它们均表现出  $B$  与有效栅压的线性关系 (图 2, 散点为实验值, 直线为拟和结果). 把 MOSFET 的跨导带入 (14) 即可得到  $B$  与有效栅压、漏压的关系表达式

$$B = \frac{4q\mu k^2 T^2 t_{ox}^2}{LW\epsilon_{ox}^2 a\tau_0^{\eta/\theta}} \frac{R^2 N_f(E_{fn}) \pi}{2\eta \cos\left(\frac{\pi\eta}{2\theta}\right)} \times \frac{\xi C_{ox} \Delta V_{ot} \left[ 1 - \exp\left(-\frac{\Delta E_{max}}{kT} \frac{\eta}{\theta}\right) \right]}{\beta \left( \exp \xi E_g - 1 \right) \left( \exp \eta T_{ox} - 1 \right)} \times \left( \frac{V_d}{V_g - V_t} \right)^2 \quad (15)$$

由 (15) 式可知, 噪声幅值和有效栅压的平方成反比 (见图 2, 斜率为  $-2$ ).

$1/f$  噪声幅值与漏压的平方成正比. 图 5 给出了编号为 E6-N4 的 nMOSFET 在有效栅压  $V_{gs} - V_t = 3V$ , 漏压分别为  $0.0V, 0.025V, 0.1V, 0.2V, 0.4V$  和  $0.5V$  时的  $1/f$  噪声功率谱图. 与  $1/f$  噪声幅值与有效栅压关系不同, 随着漏压的增加, 其功率谱密度也在增加. 在双对数坐标系中的噪声幅值  $B$  与漏压的线性关系更准确的反映这种变化规律 (见图 3, 散点

为实验值, 直线为拟和结果), 这与文献 [10] 的实验结果也完全相吻合. 该图也表明, 对不同沟道尺寸和不同沟道类型的 MOSFET 均有这种变化规律. 同样, 由 (15) 式可以得到噪声幅值和漏压的平方成正比, 即双对数坐标系中该直线的斜率为  $2$ .

$1/f$  噪声幅值与有源区面积成反比. 图 2 和图 3 分别给出了不同沟道尺寸的 n/pMOSFET 的  $1/f$  噪声幅值  $B$  线性增加, 该实验结果和 Belanrach 等人的报道 [6] 以及 (15) 式的预测结果完全一致.

## 4. 结 论

对 n/p 两种沟道类型、不同沟道尺寸 MOSFET 的  $1/f$  噪声特性进行了详细的实验测试和实验结果表明, nMOSFET 的  $1/f$  噪声幅值比 pMOSFET 大一个数量级左右, 但它们的  $1/f$  噪声幅值均和有效栅压的平方成反比、和漏压的平方成正比、和沟道面积成反比. 基于该实验结果, 本文认为 MOSFET 的  $1/f$  噪声产生机理为: 位于半导体-氧化物界面附近几个纳米范围内的氧化层陷阱通过俘获和发射过程与沟道交换载流子, 在引起载流子数涨落的同时也通过库仑散射导致沟道载流子迁移率的涨落,  $1/f$  噪声是这两种机理共同作用的结果. 在载流子数涨落和迁移率涨落理论的基础上, 建立了 MOSFET  $1/f$  噪声的统一模型. 实验结果表明该模型能很好地描述 n/p 两种沟道类型、不同沟道尺寸 MOSFET  $1/f$  噪声的偏置特性. 该模型同时包含了氧化层中陷阱的分布特征及其俘获发射载流子的热激活特性, 因而也为  $1/f$  噪声表征 MOSFET 的可靠性提供了一个完整的理论模型.

- [ 1 ] Zhung Y Q and Sun Q 1993 *Noise and its Minimizing Technology in Semiconductor Devices* ( National Defence Industry Press )pp172—221( in Chinese ) 庄奕琪、孙 青 1993 半导体器件中的噪声及其低噪声化技术( 国防工业出版社 )第 172—221 页 ]
- [ 2 ] Vandamme L K J 1994 *IEEE Trans . on Electron Devices* **41** 2176
- [ 3 ] Simoen E and Claeys C 1999 *Semicond . Sci . Technol .* **14** 61
- [ 4 ] Fleetwood D M *et al* 1993 *J . Appl . Phys .* **73** 5058
- [ 5 ] Vandamme L K J , Li X S , Dominique Rigaud 1994 *IEEE Trans . on Electron Devices* **41** 1936
- [ 6 ] Belanrach H *et al* 2001 *Int . J . Electronics* **88** 203
- [ 7 ] Cliff Y H Tsai and Jeng Gong 2003 *IEEE Trans . on Electron Devices* **35** 1201
- [ 8 ] Zhuang Y Q and Sun Q 1991 *IEEE Trans . on Electron device* **38** 2540
- [ 9 ] Bao J L , Zhuang Y Q , Du L and Li W H 2004 *Chinese Journal of Scientific Instrument* ( supplement ) 351( in Chinese ) 包军林、庄奕琪、杜 磊、李伟华 2004 仪器仪表学报 ( 增刊 ) 351 ]
- [ 10 ] Surya C and Hsiang T A 1988 *Solid-State Electronics* **31** 959
- [ 11 ] Wong H *et al* 1990 *IEEE Trans . on Electron Devices* **37** 1743
- [ 12 ] Celik-Butler Z and Hsiang T Y 1987 *Solid-State Electronics* **30** 419

## A unified model for $1/f$ noise in n-channel and p-channel MOSFETs<sup>\*</sup>

Bao Jun-Lin Zhuang Yi-Qi Du Lei Li Wei-Hua Wan Chang-Xing Zhang Ping

( Key Laboratory of Ministry of Education for Wide Band – Gap Semiconductor Materials and Devices , Xi 'an 710071 ,China )

( Microelectronic Institute , Xidian University , Xi 'an 710071 ,China )

( Received 12 November 2004 ; revised manuscript received 18 January 2005 )

### Abstract

$1/f$  noise in n-channel and p-channel metal-oxide-semiconductor field effect transistors( MOSFETs ) with different channel areas , are studied in theory and experiment . Experimental results demonstrate that the  $1/f$  noise magnitude in n-channel MOSFETs is ten times than that in p-channel MOSFETs , but both magnitudes are all in inverse proportion to the power of effective gate voltage and its active area , while they are in direct proportion to the power of drain voltage . Based on these experimental results , the mechanisms are discussed that the  $1/f$  noise in MOSFETs is attributed to the random trapping/detrapping processes between channel and oxide traps near the  $\text{SiO}_2$ -Si interface about several nanometers , which cause fluctuations in both the number and the mobility of channel carriers . Based on these mechanisms , a unified  $1/f$  noise model for MOSFETs is developed , including tunneling and thermal activation through which traps communicate carriers with channel . Experimental results agree well with the developed model .

**Keywords :**  $1/f$  noise , MOSFET , oxide traps , fluctuations

**PACC :** 4350 , 5225G , 7270

<sup>\*</sup> Project supported by the National Natural Science Foundation of China ( Grant No. 60276028 ) , the National Defence Foundation ( Grant No. 51411040601DZ014 ) and the Key Lab. Foundation of National Defence Science & Technology ( Grant No. 51433030103DZ01 ) .