

高迁移率聚合物薄膜晶体管^{*}

刘玉荣^{1)†} 王智欣¹⁾ 虞佳乐¹⁾ 徐海红²⁾

1) 华南理工大学电子与信息学院, 广州 510640)

2) 华南理工大学应用物理系, 广州 510640)

(2009 年 4 月 21 日收到, 2009 年 4 月 30 日收到修改稿)

以高掺杂 Si 单晶片作为栅电极, 热生长 SiO₂ 作为栅介质层, 聚三己基噻吩薄膜作为半导体活性层, Au 作为源、漏电极, 并采用十八烷基三氯硅烷(OTS)对栅介质表面改性, 在空气环境下成功地制备出高性能聚合物薄膜晶体管. 结果表明, 通过采用 OTS 对栅介质层表面修饰大幅度地改善了聚合物薄膜晶体管的电性能, 器件的场效应迁移率高达 0.02 cm²(Vs), 开关电流比大于 10⁵.

关键词: 聚合物薄膜晶体管, 聚三己基噻吩, 场效应迁移率, 表面修饰

PACC: 7280L, 7340T, 7360F, 7360R

1. 引 言

有机/聚合物薄膜晶体管因在智能卡、识别标签、柔性显示^[1]、传感器^[2]、数字逻辑集成电路^[3]等领域具有广阔的应用前景而受到广泛的关注. 目前, 以小分子作为半导体活性层的有机薄膜晶体管(OTFT), 通常具有相对高的场效应迁移率, 可达 1—10 cm²(Vs)^[4-8]. 最近报道了一种用高纯并五苯单晶制作的 OFET, 其迁移率高达 35 cm²(Vs)^[9]. 与小分子薄膜晶体管相比, 聚合物薄膜晶体管(PFTT)尽管迁移率相对较低, 但因其制备方法简单、成本低廉以及特别适合于制备大面积器件等优势亦倍受关注. 近年来, 各种可溶性聚合物材料相继被开发, 性能不断提高, 其中聚噻吩类聚合物半导体具有相对较高的载流子迁移率. Sirringhaus 等^[10]报道了采用聚三己基噻吩(P3HT)作半导体层, 并通过界面修饰制备的 PTFT 器件场效应迁移率高达 0.1 cm²(Vs), 开关电流比为 10⁶. 然而, 由于这类半导体聚合物材料在空气中易氧化掺杂使器件特性快速退化, 导致器件的制作和测试通常应在 N₂ 气氛保护或真空环境下进行, 从而大大限制其实际应用. 聚合物半导体薄膜的成膜质量以及栅介质层与聚合物半导体薄膜间的界面性质对 PTFT 电特性

起决定性的作用. 迄今为止, 研究者们已采取多种方法改善成膜质量及界面特性以提高 PTFT 器件的电性能, 比如在不同气氛和温度下对聚合物薄膜退火处理^[11]、采用栅介质层表面修饰^[12]以及复合栅介质结构^[13]等.

本文以 P3HT 聚合物薄膜作为半导体活性层, 热生长 SiO₂ 作为栅介质层, 采用旋涂成膜工艺制备出两种 PTFT 样品, 一种是在 SiO₂ 表面直接旋涂 P3HT 薄膜, 另一种是用十八烷基三氯硅烷(OTS)稀释放液对 SiO₂ 表面处理后再旋涂 P3HT 薄膜. 对其电性能进行表征, 并分别采用原子力显微镜(AFM)和 C-V 特性测试分析了两种情况下 P3HT 薄膜的成膜质量和栅介质层与聚合物薄膜之间的界面特性, 揭示了 OTS 栅介质表面改性对器件性能提高的内在机理. 为方便起见, 本文中对 SiO₂ 表面未经 OTS 处理的器件称为器件 A, 而对 SiO₂ 表面经 OTS 处理的器件称为器件 B.

2. 实 验

以电阻率为 0.2—0.5 Ωcm(100) n⁺ Si 单晶片作衬底, 首先采用标准 Si 平面工艺清洗 Si 片后, 用干氧热氧化法生长厚度为 115 nm 的 SiO₂ 层作栅介质, 并用 20% HF 酸溶液除去背面的氧化层. 而后对于

^{*} 广东省自然科学基金(批准号: 8451064101000257)资助的课题.

[†] E-mail: phlyr@scut.edu.cn

器件 A, 直接在热氧化 SiO_2 层表面旋涂 P3HT 聚合物薄膜作为半导体层, 而对于器件 B, 则先在热氧化 SiO_2 层表面旋涂 OTS 稀释液后旋涂 P3HT 聚合物薄膜作为半导体层. 然后, 采用真空镀膜技术通过掩膜版在真空度为 6.67×10^{-3} Pa 条件下蒸发 Au 形成源、漏电极. 最后, 为防止 PTFT 器件在空气环境下退化, 将石蜡固体薄片置于沟道区域, 并将样品加热至 80°C 使石蜡溶解而形成石蜡薄膜形成保护层. 器件 A 和器件 B 的结构如图 1 所示. 测试器件的沟道长度为 $30 \mu\text{m}$, 沟道宽度为 $800 \mu\text{m}$. P3HT 固体 (Aldrich 公司生产) 溶于氯苯溶液作为旋涂沉膜溶液, 其配比为 10 mg/ml . 氧化层厚度采用椭圆偏振法进行测量, 聚合物薄膜厚度采用电子探针法测量确定, PTFT 器件电特性利用 Agilent 4156C 半导体参数分析仪和 CASCAD 探针台测试系统进行测试, P3HT 薄膜成膜形貌采用 AFM 分析, 器件的 $C-V$ 特性利用 Agilent 4284A 进行测试. 为减小寄生效应对器件性能的影响, 用探针分离出沟道区和电极区之外的区域. 器件的制备在超净环境中实现, 器件的电特性测试在室温普通空气环境下完成.

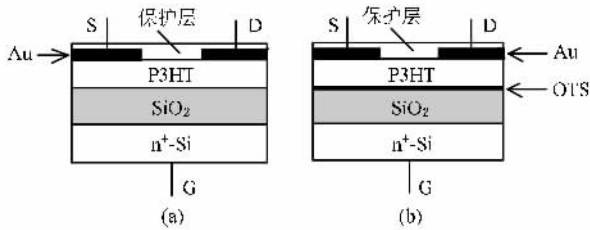


图 1 PTFT 的结构剖面图 (a) 器件 A (b) 器件 B

3. 结果与讨论

采用单层 SiO_2 作为栅绝缘层的器件 A 和采用 SiO_2/OTS 作为栅绝缘层结构的器件 B 的输出特性曲线如图 2 所示. 加负栅压 V_{GS} 表明这两种 PTFT 器件都属于空穴传输型, 即在源、漏间的沟道中传输的载流子为空穴. 从图 2 可以明显看出, 两类器件都具有类似于无机 PMOS 场效应晶体管的输出特性, 且呈现出良好的饱和行为. 对比图 2(a) 和 (b) 还可以看出, 当 $V_{\text{DS}} = -30 \text{ V}$, $V_{\text{GS}} = -15 \text{ V}$ 时, 器件 A 和器件 B 的饱和区漏电流分别为 $1.7 \times 10^{-8} \text{ A}$ 和 $1.84 \times 10^{-6} \text{ A}$. 也就是说, 采用 OTS 对 SiO_2 表面改性处理后的器件 B 的饱和区漏电流比未经 OTS 改

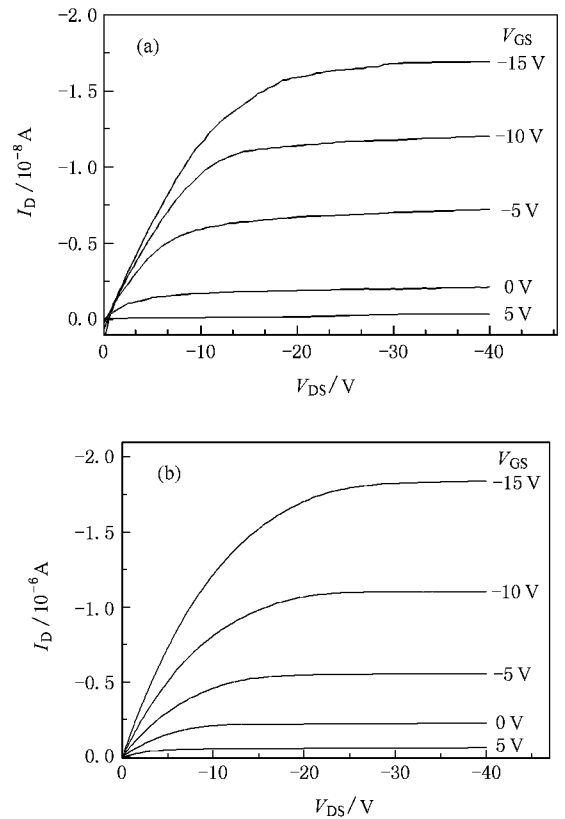


图 2 P3HT-PTFT 器件的输出特性 (a) 器件 A (b) 器件 B

性处理的器件 A 增大了两个数量级. 在饱和区, 源漏之间的饱和电流 I_{Dsat} 可以表示为

$$I_{\text{Dsat}} = \frac{W}{2L} \mu_{\text{eff}} C_{\text{ox}} (V_{\text{GS}} - V_{\text{T}})^2, \quad (1)$$

其中 W 为薄膜晶体管的沟道宽度, L 为薄膜晶体管的沟道长度, μ_{eff} 为薄膜晶体管的有效场效应迁移率, C_{ox} 为单位面积的栅氧化层电容, V_{GS} 栅极偏压, V_{T} 为阈值电压. 因此, 器件的有效场效应迁移率可从 $I_{\text{DS}}^{1/2}$ 与 V_{GS} 变化关系并通过下式求得:

$$\mu_{\text{eff}} = \frac{2LB^2}{WC_{\text{ox}}}, \quad (2)$$

其中 $B = \alpha (I_{\text{DS}})^{1/2} / \partial V_{\text{GS}}$ 是 $I_{\text{DS}}^{1/2}$ 与 V_{GS} 关系中饱和区的曲线斜率.

图 3 为器件 A 和器件 B 的转移特性曲线. 由图 3(a) 和 (b) 可知, 晶体管都具有较明显的开关特性, 当栅偏压加正向电压并且不断增加时, 晶体管进入截止状态, 而当栅偏压加负向电压并不断增加时, 晶体管进入开通状态. 对于器件 A, 在施加 -30 V 的漏电压时, 关态时最小漏电流为 7.1 pA ; 对于器件 B, 关态时最小漏电流为 10.5 pA . 从图 3 还可以看出, 当漏电流达到最小值后栅偏压继续向正方向

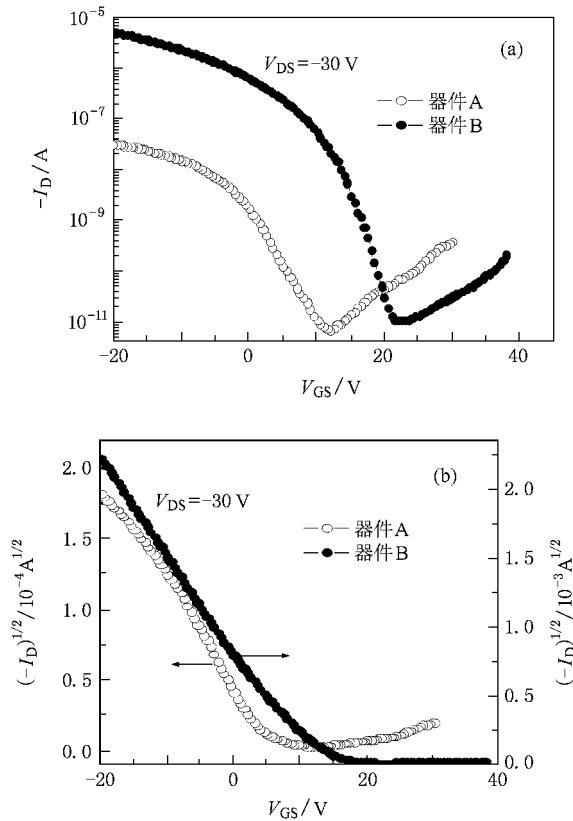


图3 PTFT器件的转移特性 (a) I_D 与 V_{GS} 关系, (b) $I_D^{1/2}$ 与 V_{GS} 关系

增加时,漏电流并没有快速增大.这说明当薄膜晶体管沟道处于反型模式时,尽管此时沟道内多数载流子为电子,但漏电流并没有随栅电压增大而快速增加.这是由于P3HT为p型宽能隙($E_g = 2.14$ eV)聚合物半导体,当源、漏电极都为Au时,金属与半导体间的功函数差为0.3 eV,所以在源极空穴能较好地注入进价带,而在漏极电子需要越过较高的势垒才能注入进导带,从而导致在正栅压下沟道内多数载流子为电子时漏电流较小,此电流取决于沿沟道方向载流子浓度梯度而引起的扩散电流.为了估算器件A和器件B的有效场效应迁移率和阈值电压的大小,图3(b)给出了 $I_{DS}^{1/2}$ 与 V_G 的关系曲线,根据(2)式,由图3(b)曲线可计算出在漏电压为-30 V时器件A和器件B的饱和区载流子有效场效应迁移率分别为 1.65×10^{-4} $\text{cm}^2/(\text{Vs})$ 和 2.04×10^{-2} $\text{cm}^2/(\text{Vs})$,由此可见,通过OTS对 SiO_2 表面修饰使PTFT器件的载流子迁移率提高了两个数量级.对于漏电压为-30 V,在测量范围内($V_G = -20 \sim 30$ V),器件A和器件B的开关电流比 $I_{on/off}$

分别为 4.6×10^3 和 4.86×10^5 ,即采用OTS对 SiO_2 表面修饰使器件的开关电流比亦提高了两个数量级,这一结果比目前文献报道的采用P3HT作半导体层在空气中制作PTFT器件的开关电流比高2—3个数量级^[14,15].表1给出了器件A和器件B所对应的PTFT器件的主要性能参数.从表1中可看出,采用OTS稀释液对栅介质 SiO_2 表面修饰对P3HT-PTFT的器件性能有明显的改善,除迁移率和开关电流比提高两个数量级之外,亚阈值摆幅 S 减小了1/2,但阈值电压却有所增加.从图3(a)可知,器件B的关态电流(10.5 pA)高于器件A的关态电流(7.1 pA),说明采用OTS对栅 SiO_2 表面处理后所沉积的P3HT薄膜本体电导率有所增大,从而导致阈值电压增加.

表1 器件A和器件B的主要性能参数

	$C_{ox}/\text{nF} \cdot \text{cm}^{-2}$	V_T/V	$\mu_{\text{eff}}/\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}$	$I_{\text{on/off}}$	S/V
器件A	28.9	3.8	1.65×10^{-4}	4.6×10^3	4.1
器件B	26.5	10.5	2.04×10^{-2}	4.8×10^5	2.2

为了进一步分析OTS对栅 SiO_2 表面处理改善P3HT-PTFT器件性能的机理,对器件A和器件B所对应的金属-绝缘体-半导体(MIS)结构电容器的电容-电压特性进行测试,结果如图4所示.从图4可明显看出,没有经过OTS处理的器件A,其 $C-V$ 特性曲线存在迟滞现象,且从积累状态到耗尽状态过程存在明显的台阶效应,这表明P3HT聚合物薄膜内部或P3HT半导体层与栅绝缘层之间的界面存在较多的界面陷阱态,从而降低了载流子迁移率.然而,经过OTS处理的器件B,其 $C-V$ 特性曲线未发现迟滞现象,且没有台阶效应,这说明OTS对绝缘

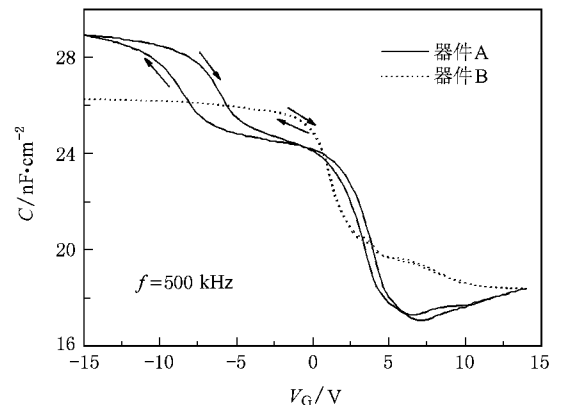


图4 器件A和器件B所对应MIS结构电容的 $C-V$ 特性曲线测试频率为500 kHz

层表面修饰处理大大改善了 P3HT 半导体薄膜与栅

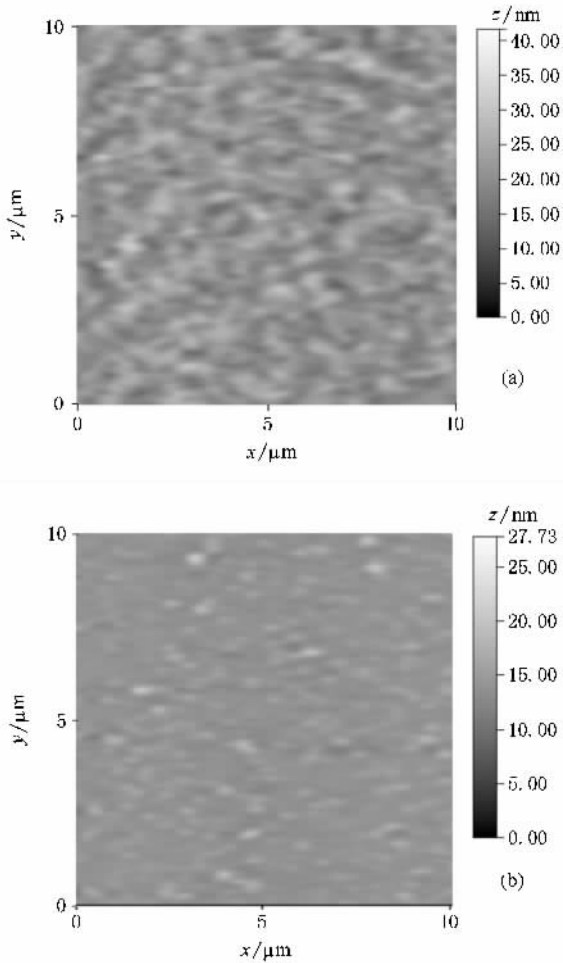


图 5 器件 A 和器件 B 所对应的 P3HT 薄膜的 AFM 形貌图 (a) 未经 OTS 表面处理 (b) 经 OTS 表面处理

介质之间的界面特性,从而有效地提高了 P3HT-PTFT 器件的电性能.另外,与没有经表面处理的器件 A 相比,经 OTS 表面处理的器件 B,其积累区最大电容有少许降低,这是因为 OTS 组装层所引起的串联电容所致.

图 5 为器件 A 和器件 B 所对应的 P3HT 薄膜的 AFM 表面形貌图.从图 5 可明显看出,栅介质 SiO_2 表面没有经 OTS 修饰旋涂所得 P3HT 薄膜的表面较为粗糙,而采用 OTS 修饰后旋涂所得 P3HT 薄膜表面更为平整、光滑、均匀.这说明 OTS 对栅介质表面处理有利于改善 P3HT 薄膜的成膜质量,从而改善 P3HT-PTFT 器件的电特性.

4. 结 论

采用高掺杂 Si 单晶片作为栅电极,热 SiO_2 作为栅介质层,P3HT 薄膜作为半导体活性层,Au 作为源、漏电极,并通过 OTS 稀释液对栅介质表面改性,在空气环境下成功地制备出高性能的 PTFT.通过对有无 OTS 改性处理样品的电特性测试,发现采用 OTS 对栅介质层表面修饰大幅度地改善了 PTFT 的电性能,P3HT-PTFT 器件的有效场效应迁移率和开关电流比提高了两个数量级,分别达到了 $0.02 \text{ cm}^2/(\text{Vs})$ 和 4.86×10^5 .这主要是由于 OTS 对栅介质 SiO_2 表面修饰使 P3HT 薄膜的成膜质量以及栅介质层与聚合物半导体层之间的界面特性都得到了明显改善.

- [1] Ryu G S , Choe K B , Song C K 2006 *Thin Solid Films* **514** 302
- [2] Adhikari B , Majumdar S 2004 *Prog. Polym. Sci.* **29** 699
- [3] Matters M , de Leeuw D M , Vissenberg M J C M , Hart C M , Herwig P T , Geuns T , Mutsaers C M J , Drury C J 1999 *Opt. Mater.* **12** 189
- [4] Schon J H , Kloc C , Batlogg B 2000 *Appl. Phys. Lett.* **77** 3776
- [5] Sundar V C , Zaumseil J , Podzorov V , Menard E , Willett R L , Someya T , Gershenson M E , Rogers J A 2004 *Science* **303** 1644
- [6] Tao C L , Zhang X H , Dong M J , Liu Y Y , Sun S , Ou G P , Zhang F J , Zhang H L 2008 *Chin. Phys. B* **17** 281
- [7] Yuan G C , Xu Z , Zhao S L , Zhang F J , Jiang W W , Huang J Z , Song D D , Zhu H N , Huang J Y , Xu X R 2008 *Acta Phys. Sin.* **57** 5911 (in Chinese) [袁广才、徐征、赵谔玲、张福俊、姜薇薇、黄金昭、宋丹丹、朱海娜、黄金英、徐叙 2008 物理学报 **57** 5911]
- [8] Yuan G C , Xu Z , Zhao S L , Zhang F J , Xu N , Sun Q J , Xu X R 2009 *Acta Phys. Sin.* **58** 4941 (in Chinese) [袁广才、徐征、赵谔玲、张福俊、许娜、孙钦军、徐叙 2009 物理学报 **58** 4941]
- [9] Jurchescu O D , Baas J , Palstra T T M 2004 *Appl. Phys. Lett.* **84** 3061
- [10] Sirringhaus H , Tessler N , Friend R H 1999 *Synth. Met.* **102** 857
- [11] Cho S , Lee K , Yuen J , Wang G M , Moses D , Heeger A J , Surin M , Lazzaroni R 2006 *J. Appl. Phys.* **100** 14503
- [12] Kim J M , Lee J W , Kim J K , Ju B K , Kim J S , Lee Y H , Oh M H 2004 *Appl. Phys. Lett.* **85** 6368
- [13] Hu W , Zhao Y , Hou J Y , Ma C S , Liu S Y 2007 *Microelectro. J.* **38** 632
- [14] Joung M J J , Kim C A , Kang S Y , Baek K H , Kim G H , Ahn S D , You I K , Ahn J H , Suh K S 2005 *Synth. Met.* **149** 73
- [15] Hoshino S , Yoshida M , Uemura S , Kodzasa T , Takada N , Kamata T , Yase K 2004 *J. Appl. Phys.* **95** 5088

High mobility polymer thin-film transistors^{*}

Liu Yu-Rong^{1)†} Wang Zhi-Xin¹⁾ Yu Jia-Le¹⁾ Xu Hai-Hong²⁾

¹ *School of Electronic and Information Engineering, South China University of Technology, Guangzhou 510640, China*

² *Department of Applied Physics, South China University of Technology, Guangzhou 510640, China*

(Received 21 April 2009 ; revised manuscript received 30 April 2009)

Abstract

Polymer-based thin film transistors (PTFs) were successfully fabricated on silicon substrates which was used as gate electrode , thermal silicon dioxide was used as gate insulators and poly(3-hexylthiophene) as semiconducting active layers for the transistors. The fabrication and measurement of the devices were all performed in the clean air. The PTFs with a surface-modified gate insulator show better electric characteristics with the field-effect mobility of $0.02 \text{ cm}^2/(\text{Vs})$ and the on/off ratio higher than 10^5 .

Keywords : polymer thin-film transistor , poly(3-hexylthiophene) , field-effect mobility , surface modification

PACC : 7280L , 7340T , 7360F , 7360R

^{*} Project supported by the Natural Science Foundation of Guangdong Province , China (Grant No. 8451064101000257).

[†] E-mail : phlyr@scut.edu.cn