

基于非平衡 Green 函数理论的峰值掺杂 - 低掺杂漏结构碳纳米管场效应晶体管输运研究*

刘兴辉[†] 张俊松 王绩伟 敖强 王震 马迎 李新 王振世 王瑞玉

(辽宁大学物理学院, 沈阳 110036)

(2011年9月8日收到; 2011年10月23日收到修改稿)

为改善碳纳米管场效应晶体管的性能, 将一种峰值掺杂 - 低掺杂漏 (HALO-LDD) 掺杂结构引入碳纳米管沟道。在量子力学非平衡 Green 函数理论框架内, 通过自洽求解 Poisson 方程和 Schrödinger 方程, 构建了适用于非均匀掺杂的碳纳米管场效应管的输运模型, 该模型可实现场效应晶体管的输运性质与碳纳米管手性指数的对接。利用该模型研究了单 HALO 双 LDD 掺杂结构对碳纳米管场效应晶体管输运特性的影响。对比分析表明, 这种非均匀掺杂结构的场效应管同本征碳纳米管沟道场效应晶体管相比, 具有更低的泄漏电流、更大的电流开关比、更小的亚阈区栅电压摆幅, 表明其具有更好的栅控能力; 具有更小的漏源电导, 更适合应用于模拟集成电路中; 具有更小的阈值电压漂移, 表明更能抑制短沟道效应。同本征沟道碳纳米管场效应晶体管相比, 这种非均匀掺杂碳纳米管场效应晶体管在沟道区靠近源端位置, 电场强度增大, 有利于增大电子的传输速率; 在沟道区靠近漏端位置, 电场强度减小, 更有利于抑制热电子效应。

关键词: 非平衡 Green 函数, 碳纳米管场效应晶体管, 短沟道效应, 热电子

PACS: 73.63.Fg, 85.35.Kt, 73.23.Ad, 73.23.-b

1 引言

随着等比例缩小技术的不断发展, 目前硅基金属 - 氧化物 - 半导体 (MOS) 场效应晶体管的特征尺寸已进入纳米量级, 短沟道效应、热载流子效应等二级效应变得十分显著。为抑制这些不利现象的出现, 人们采用多种方法, 在新结构、新材料、新工艺等方面进行着不断探索。从沟道工程研究角度主要包括两方面: 一是仍采用硅基沟道, 但在沟道的纵向或横向做一定技术处理, 对沟道内的掺杂分布进行特殊设计, 例如采用低掺杂漏 (LDD) 结构来减小或缓解漏端高电场, 以抑制热电子效应, 或采用峰值掺杂 (HALO) 结构来减小漏感应势垒降低 (DIBL) 等短沟道效应; 二是采用新型沟道材料

来替代硅沟道, 碳纳米管 (carbon nanotube, CNT) 的出现使得利用其做沟道去制作碳纳米管场效应晶体管 (CNTFET) 迅速成为近年来的一个研究热点。

CNT 由于具有独特的准一维结构, 按照一定的卷曲手性可具有半导体性质、较好的热力学稳定性及较高的机械强度、纳米级的直径, 使其具备成为新型沟道材料的可能。第一个 CNTFET 已于 1998 年研制成功 [1,2], 近些年来已取得较大进展 [3–8]。已有实例表明 CNTFET 可具有优异的电学特性, 例如高跨导、高电流开关比、高电子迁移率、高 Fermi 电子速度 ($\sim 10^6$ m/s)、可实现弹道输运等 [9–11], CNTFET 在响应速度、频率、电流密度 [12] 等方面具有优于硅器件的性能。为与实验研究相适应, 有关 CNTFET 输运机制的理论研究也成

* 国家自然科学基金 (批准号: 10974075, 21171081)、辽宁省教育厅科学研究基金 (批准号: L2010152) 和辽宁省科技厅自然科学基金 (批准号: 20082050) 资助的课题。

† E-mail: liuxinghuixjtu@sohu.com

为研究人员感兴趣的一个课题^[13–22]. 综合来看, 绝大多数研究^[13–21] 均采用本征 CNT 做沟道, 只有文献[22]计算了具有单 HALO 掺杂结构的 CNTFET 的输运特性. 受硅基横向沟道工程的启发, 我们将 HALO 和 LDD 掺杂结构同时引入 CNTFET 中, 研究该掺杂结构是否类似于可改善硅金属 - 氧化物 - 半导体场效应晶体管 (MOSFET) 性能那样也能改善 CNTFET 的性能, 以加强理论的原始探索和数据积累. 本文采用量子力学非平衡 Green 函数 (NEGF) 理论计算了单 HALO- 双 LDD 掺杂结构的 CNTFET (HLL-CNTFET) 的输出特性、转移特性、电流的开关比、亚阈值摆幅、阈值电压漂移、平行沟道方向电场强度等电学特性, 并与传统的本征 CNTFET 在抑制短沟道效应和热电子效应方面进行了比较.

2 模型结构

计算中所采用的 CNTFET 的结构类似于传统的 MOSFET 结构, 如图 1 所示, 栅只覆盖沟道区, 差别在于前者以锯齿型 CNT(具有半导体性)作为沟道. 本文选取 CNT 的手性指数为 (17, 0), 其直径为 1.33 nm. 源/漏区 (沟道的扩展部分) 的长度各为 25 nm, 均为 N 型掺杂, 其中各有 20 nm 长度区域的浓度为 1/nm, 而在源和漏区内靠近栅极处各有 5 nm 低掺杂 N 型区域, 掺杂浓度为 0.01/nm, 以

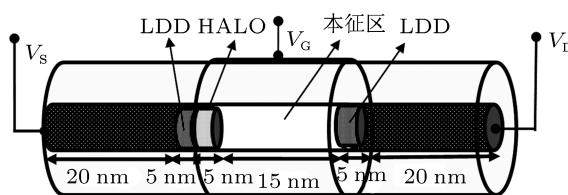


图 1 带有 LDD-HALO 掺杂结构的 CNTFET 示意图

形成对称的 LDD 结构. 沟道区 CNT 长为 20 nm, 其中靠近源区有 5 nm 的 P 型 HALO 区域, 浓度为 0.5/nm, 形成非对称的 HALO 结构. 沟道其他区域为本征 CNT. 栅极采用柱状环绕 CNT 沟道的结构, 栅介质厚度为 2 nm, 选取 HfO₂ 作为栅介质, 相对介电常数为 16.

3 模拟方法

由于环绕栅 CNTFET 的势能和电荷密度具有径向对称性, 因此 Poisson 方程简化为沿管轴方向 (*Z* 方向) 和沿径向 (*r* 方向) 的二维柱坐标方程:

$$\nabla^2 U(r, z_j) = -\frac{\rho(r, z_j)}{\varepsilon_0 \varepsilon_r}, \quad (1)$$

其中 $U(r, z_j)$ 是 CNT 的表面电势, ε_0 是真空介电常数, ε_r 是栅介质层相对介电常数, $\rho(r, z_j)$ 是电荷密度, 具体可表示为

$$\begin{aligned} \rho(r, z_j) &= e [N_D^+(z_j) - N_A^-(z_j) - n(z_j) + p(z_j)], \\ r &= r_{\text{CNT}}, \end{aligned}$$

$$\rho(r, z_j) = 0, \quad r \neq r_{\text{CNT}}, \quad (2)$$

其中, r_{CNT} 是 CNT 的半径, e 是电子电荷量, $N_D^+(z_j)$, $N_A^-(z_j)$ 分别是掺杂施主和受主浓度, $n(z_j)$, $p(z_j)$ 分别为 CNT 表面 z_j 处的电子和空穴浓度, 可利用 NEGF 方法求解 Schrödinger 方程得到.

将 CNTFET 看成是一个电子系统, 描述该系统的 NEGF 可表示为矩阵的形式^[23]:

$$G(E) = [(E + i\eta^+) \mathbf{I} - \mathbf{H} - \boldsymbol{\Sigma}_S - \boldsymbol{\Sigma}_D]^{-1}, \quad (3)$$

其中 E 为能量, i 表示虚部, η^+ 是一个无穷小的正值, \mathbf{I} 是单位矩阵, \mathbf{H} 是 CNT 沟道的 Hamilton 矩阵, $\boldsymbol{\Sigma}_S$ 和 $\boldsymbol{\Sigma}_D$ 分别为 CNTFET 的源、漏自能矩阵. 锯齿型 CNT 的能带结构可基于 $pp\pi$ 紧束缚近似得到, 它与手性 n 有关:

$$E_q(k) = \pm \gamma \sqrt{1 + 4 \cos\left(\frac{3}{2}ka_{cc}\right) \cos\left(\frac{q\pi}{n}\right) + 4 \cos^2\left(\frac{q\pi}{n}\right)}, \quad (4)$$

其中 a_{cc} 为碳 — 碳键长, k 为沿管轴方向的波矢, q 为沿径向的量子化波矢. 在该能带结构

下 CNT 的 Hamilton 矩阵 \mathbf{H} 可表示为三对角矩阵的形式^[18]:

$$\mathbf{H} = \begin{bmatrix} U_1 & b_t & & & \\ b_t & U_2 & \gamma & & 0 \\ & \gamma & U_3 & b_t & \\ & & b_t & U_4 & \gamma \\ & & & \ddots & \ddots \\ & 0 & & \ddots & U_{N-1} & b_t \\ & & & & b_t & U_N \end{bmatrix}_{N \times N}, \quad (5)$$

其中 N 为 CNT 中所含碳环的数量, 对角元 U_j 为第 j 个碳环处的静电势, 可通过求解 Poisson 方程 (1) 得到; $b_t = 2\gamma \cos\left(\frac{t\pi}{n}\right)$, 其中 t 为 q 中最接

近 $2n/3$ 的整数. CNT 六边形晶格原胞中存在两类不同碳原子 A, B, γ 为相临 AB 碳原子波函数的交叠积分.

CNT 中只有第一个碳原子环和最后一个碳原子环分别与源和漏电极耦合, 因此, 源/漏自能均为稀疏矩阵的形式:

$$\boldsymbol{\Sigma}_S = \begin{bmatrix} \boldsymbol{\Sigma}_{11} & 0 & \cdots & 0 \\ 0 & 0 & \cdots & 0 \\ \vdots & \vdots & \ddots & \vdots \\ 0 & 0 & \cdots & 0 \end{bmatrix}_{N \times N}, \quad (6)$$

其中 $\boldsymbol{\Sigma}_{11}$ 表示如下 [18]:

$$\boldsymbol{\Sigma}_{11} = \frac{(E - U_1)^2 + \gamma^2 + b_t^2 \pm \sqrt{[(E - U_1)^2 + \gamma^2 + b_t^2]^2 - 4(E - U_1)^2 \gamma^2}}{2(E - U_1)}, \quad (7)$$

同样, $\boldsymbol{\Sigma}_D$ 中只有最后一个对角元为非零, 其值为将 $\boldsymbol{\Sigma}_{11}$ 式中的 U_1 换成 U_N 求得.

定义源/漏电极的级宽函数 $\Gamma_{S(D)}$ 为

$$\Gamma_{S(D)} = i \left[\boldsymbol{\Sigma}_{S(D)} - \boldsymbol{\Sigma}_{S(D)}^+ \right], \quad (8)$$

其中, $\boldsymbol{\Sigma}^+$ 表示 $\boldsymbol{\Sigma}$ 的共轭矩阵. 源/漏局域状态密度与级宽函数的关系为

$$LDOS_{-S(D)} = \text{Diag}(G\Gamma_{S(D)}G^+). \quad (9)$$

假设源/漏端电子对能级的填充是独立的, 系统不存在统一的 Fermi 能级, 源/漏按各自不同的 Fermi 能级进行填充, 在源端电子以 Fermi 能级 E_{FS} 填充, 在漏端电子以 Fermi 能级 E_{FD} 填充. 由此, 电子及空穴的浓度可分别表示为

$$n(z_j) = \sum_q \frac{2}{\Delta z} \int_{E_N}^{+\infty} \frac{dE}{2\pi} [LDOS_{-S} f(E - E_{FS}) + LDOS_{-D} f(E - E_{FD})], \quad (10a)$$

$$p(z_j) = \sum_q \frac{2}{\Delta z} \int_{-\infty}^{E_N} \frac{dE}{2\pi} [LDOS_{-S} f(E - E_{FS}) + LDOS_{-D} f(E - E_{FD})], \quad (10b)$$

其中, 对 q 求和表示 CNT 能带存在能谷简并, $\Delta z = z_{j+1} - z_j$, 分子中的 2 表示考虑电子自旋, E_N 表示 CNT 禁带中央能级. 电流 - 电压公式为

$$I = \frac{4e}{h} \int_{-\infty}^{+\infty} T(E) [f(E - E_{FS}) - f(E - E_{FD})] dE, \quad (11)$$

其中透射系数 $T(E)$ 为

$$T(E) = \text{Tr} [\Gamma_S G(E) \Gamma_D G^+(E)]. \quad (12)$$

4 结果及讨论

模拟中, CNT 径向和轴向的网格点间距分别取 0.1 nm 和 0.25 nm, η^+ 取为 10^{-16} , a_{cc} 为 0.142 nm, $\gamma = -2.7$ eV^[24], 所模拟温度为 300 K.

图 2 给出了 HLL-CNTFET 的输出特性. 为了便于比较, 图中也给出了传统 CNTFET (C-CNTFET) 以及分别只采用单 HALO 或双 LDD 掺杂结构时的器件输出特性, V_{gs} 取固定值 0.6 V. 由图可见, 在相同的漏电压下 C-CNTFET 的输出电流最大, 而 HLL-CNTFET 的输出电流最小, 反映出 HLL-CNTFET 具有最小的输出电导. 图 3 给出了转移特性曲线, 固定 V_{ds} 为 0.6 V, 在相同的栅电压 V_{gs} 下, C-CNTFET 的漏极电流最大, 而 HLL-CNTFET 的漏极输出电流最小, 反映出 HLL-CNTFET 有更大的阈值电压. 虽然该结构的导通电流小, 但其优点是关态泄漏电流更小, 具有更大的电流开关比. 定义开态及关态电流分别为 $V_{ds} = 0.6$ V, $V_{gs} = 0.6$ V 以及 $V_{ds} = 0.6$ V, $V_{gs} = 0$ V 时的漏极电流, 计算得出 C-CNTFET 的开态和关态电流

分别为 $31.759 \mu\text{A}$ 和 $4.832 \times 10^{-5} \mu\text{A}$, 电流开关比为 6.65×10^6 , 而对于 HLL-CNTFET 的开态和关态电流分别为 $16.610 \mu\text{A}$ 和 $6.515 \times 10^{-7} \mu\text{A}$, 电流开关比超过 2.5×10^7 . HLL-CNTFET 具有更大的电流开关比, 说明其栅控制能力更强.

亚阈区栅电压摆幅定义为亚阈区转移特性的半对数斜率的倒数, 即 $S = \frac{dV_{gs}}{d(\ln I_{sub})}$, S 是反映 MOSFET 亚阈区特性的一个重要参数, 代表亚阈区 V_{gs} 对漏极电流的控制能力. 图 4 给出了亚阈区栅电压摆幅, 由图可见, HLL-CNTFET 栅电压摆幅远小于 C-CNTFET, 反映出该器件结构栅电压对亚阈区电流控制能力明显好于 C-CNTFET; 而从栅电压摆幅与单 HALO 掺杂 CNTFET 相接近的结果来看, 这种栅控能力的增强主要是 HALO 掺杂的作用.

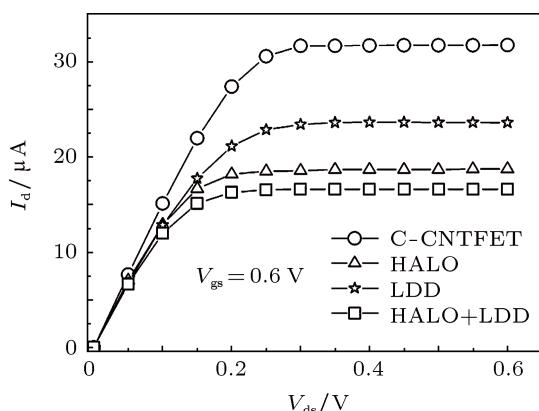


图 2 CNTFET 的输出特性

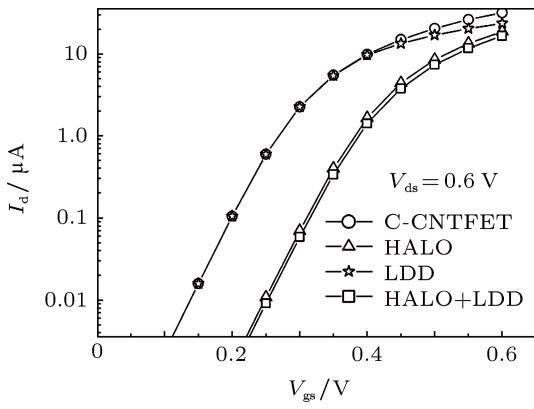


图 3 CNTFET 的转移特性

DIBL 效应是 MOS 器件短沟道效应的重要体现, 为考查 HLL-CNTFET 的 DIBL 效应, 图 5 给出了 HLL-CNTFET 和 C-CNTFET 阈值电压漂

移 ΔV_{th} 情况对比. 阈值电压漂移指的是线性阈值电压(漏极电压取很小值)和饱和阈值电压($V_{ds} = V_{DD}$)的差, 而阈值电压定义为漏极电流达到 $1 \mu\text{A}$ 时需施加的栅电压. 本文 V_{ds} 分别取为 0.05 V 和 1 V . 如图 5 所示, 当 V_{ds} 从 0.05 V 增加到 1 V 时, HLL-CNTFET 的阈值电压减小 8.3 mV , 而 C-CNTFET 的阈值电压减小 9.7 mV , 说明这两种结构的 CNTFET 在抑制阈值电压跌落方面均好于硅短沟道 MOSFET 的情况, 而 HLL-CNTFET 的阈值电压漂移最小, 表明这种结构更能抑制阈值电压跌落, 因而 DIBL 效应是最小的. 其原因可从图 6 的 CNT 沟道表面的电势分布来分析, 由于 HALO 和 LDD 掺杂结构的存在, 使得这些区域具有更低的电子浓度, 因而具有更低的电荷密度, 导致沟道掺杂区域的电势较 C-CNTFET 的更低, 总体沟道表面电势呈阶梯状, 当漏极所施加电压变化时, 电势台阶的高度变化很小, 即饱和后漏源电压的改变对漏极电流的影响很小, 即转移特性曲线变化不大, 因而漏极电压变化时, 阈值电压变化最小.

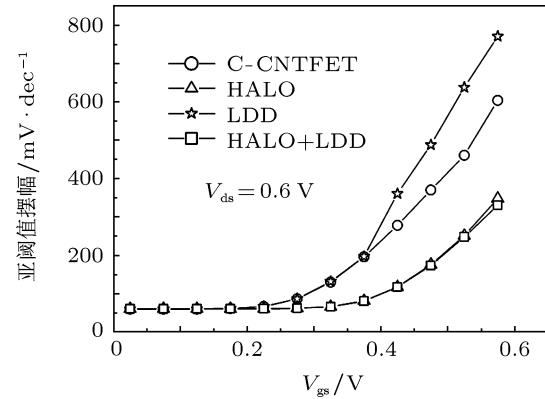


图 4 亚阈区栅电压摆幅

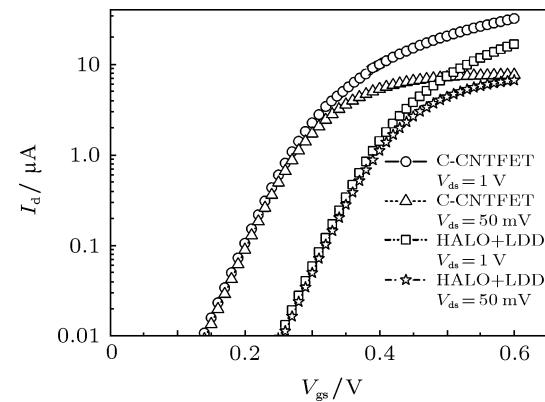


图 5 阈值电压漂移

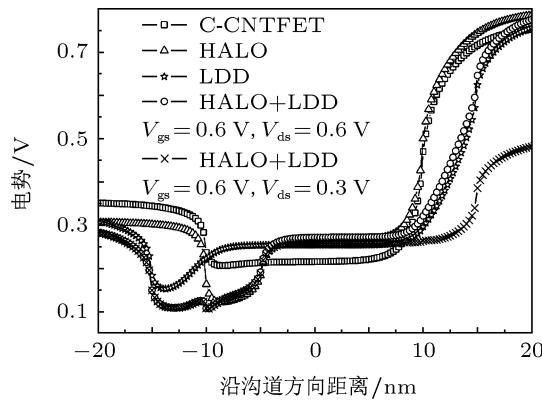


图 6 CNT 沟道表面电势 (其中沟道的位置为 $x = -10\text{--}10\text{ nm}$, 为了讨论问题, 也画出了部分源/漏区, 图 7—9 类似)

图 7 给出了沿沟道方向的电场强度, 与 C-CNTFET 相比, HLL-CNTFET 在源区和沟道区交界处的反向电场 (从源指向漏方向) 减小, 从 0.12 V/nm 减小到 0.03 V/nm , 这个极窄区域内反向电场的减小将有利于电子从源到漏的传输, 反向电场减小的原因在于源 LDD 的引入, 减缓了源区和沟道交界附近 (即图 6 中的 -10 nm 附近) 电势的急剧变化, 电势分布变得更平缓. 另外, 由于沟道中 HALO 结构的引入, 使 HALO 区和本征沟道交界附近的电势产生了较急剧的变化, 导致在 $x = -5\text{ nm}$ 附近产生了一个 0.1 V/nm 左右的正向峰值电场, 该电场有利于源极电子向漏极的传输, 导致电子传输速率较 C-CNTFET 更大, 如图 8 所示.

HLL-CNTFET 更大的优势体现在沟道和漏交界 ($x = 10\text{ nm}$) 附近, 与 C-CNTFET 相比, 交界处电场从 0.23 V/nm 减小到 0.04 V/nm , 这将极大地抑制热电子效应的出现. 电场的急剧减小是由于漏区中 LDD 结构的引入, 该结构中的低电子浓度导致

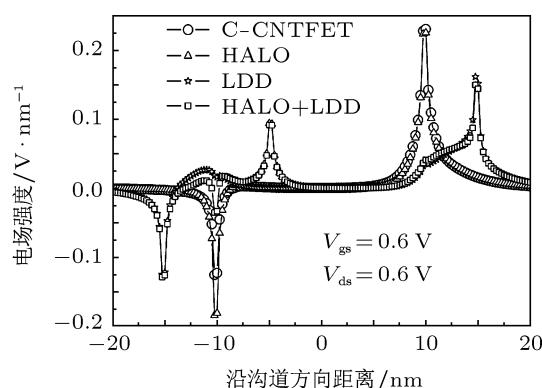


图 7 沿沟道方向电场强度

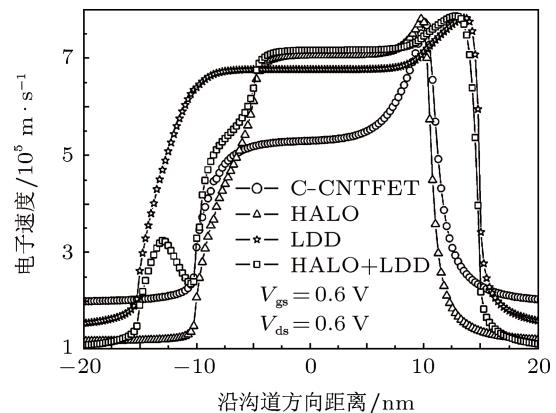


图 8 沿沟道方向电子平均速率

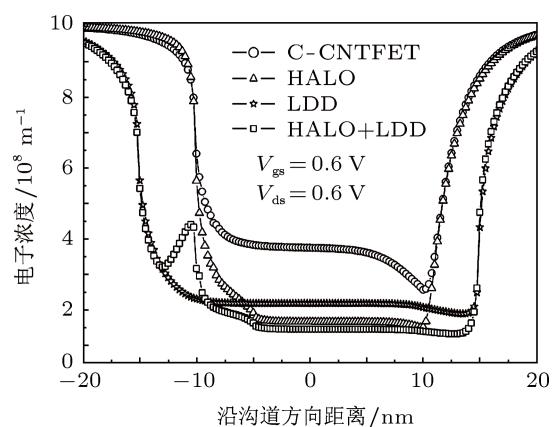


图 9 沿沟道方向电子浓度分布

电势更多地降落到 LDD 区域内, 使沟道边界附近的电势下降, 以及电势的变化更趋平缓; 另外漏极附近的 LDD 区域的低电子浓度和漏区的高电子浓度交界处 ($x = 15\text{ nm}$) 附近会产生峰值电场, 该峰值电场同 C-CNTFET 的 $x = 10\text{ nm}$ 附近的峰值电场相比, 一是峰值电场数值减小, 二是峰值向漏区深处推进, 即使产生热电子, 也不会对栅极造成太大影响.

需要说明的是, 由于 LDD 结构和 HALO 结构的引入, 导致 HLL-CNTFET 沟道区的电子浓度降低, 如图 9 所示. 因此, 虽然 HLL-CNTFET 沟道电子有更高的平均速率, 但由于漏极电子电流 $I = nevS$, 是由电子浓度和电子速率综合作用的结果, 这也就解释了为什么图 2 中的 HLL-CNTFET 有较低的漏极电子电流及漏源电导.

5 结 论

采用量子力学理论, 构建了可模拟 HLLCNT-

FET 输运的模型。利用 Poisson 方程求解电场和电势, 利用 Schrödinger 方程求解电荷、电流分布等, 而 Schrödinger 方程通过非平衡 Green 函数方法求解, 通过将 Poisson 方程和 Schrödinger 方程自洽求解以求得最后的电学参数。该模型可实现 CNTFET 的输运性质与 CNT 手性指数的对接。

通过计算锯齿型 (17, 0) CNT 做沟道的 HLL-CNTFET 的输出特性、转移特性、电流的开关比、亚阈值摆幅、阈值电压漂移、沿沟道方向电场强度等电学特性, 首次研究了 HALO-LDD 组合掺杂对 CNTFET 输运特性的影响。

HLL-CNTFET 与 C-CNTFET 相比, 具有更低

的泄漏电流、更大的电流开关比、更小的亚阈区栅电压摆幅, 表明该器件比 C-CNTFET 具有更好的栅控能力; 具有更小的漏源电导, 更适合应用在模拟集成电路中; 具有更小的阈值电压漂移, 表明该结构更能抑制 DIBL 效应; 在器件源端, 电场强度增大, 有利于增大电子的传输速率, 在器件漏端, 电场强度减小, 有利于抑制热电子效应。总之, HLL-CNTFET 表现出更好的器件性能和抑制短沟道效应、热电子效应的能力。本研究对加深碳纳米管场效应晶体管工作机制的理解、拓展其应用有积极意义。

- [1] Tans S J, Verschueren A R M, Dekker C 1998 *Nature* **393** 49
- [2] Martel R, Schmidt T, Shea H R, Hertel T, Avouris P 1998 *Appl. Phys. Lett.* **73** 2447
- [3] Yang W C, Yang T Y, Yew T R 2007 *Carbon* **45** 1679
- [4] Chen C X, Zhang Y F 2005 *Sci. China Ser E* **35** 1156 (in Chinese)
[陈长鑫, 张亚非 2005 中国科学 E **35** 1156]
- [5] Zhang Z Y, Wang S, Liang X L, Chen Q 2006 *Chin. J. Vac. Sci. Technol.* **26** 353 (in Chinese) [张振宇, 王胜, 梁学磊, 陈清 2006 真空科学与技术学报 **26** 353]
- [6] Wang X F, Huang R, Fu Y Y, Zhang X 2004 *J. Func. Mater. Dev.* **10** 273 (in Chinese) [王晓峰, 黄如, 傅云义, 张兴 2004 功能材料与器件学报 **10** 273]
- [7] Zhou H L, Chi Y Q, Zhang M X, Fang L 2010 *Acta Phys. Sin.* **59** 8104 (in Chinese) [周海亮, 池雅庆, 张民选, 方粮 2010 物理学报 **59** 8104]
- [8] Zhou H L, Zhang M X, Fang L 2010 *Acta Phys. Sin.* **59** 5010 (in Chinese) [周海亮, 张民选, 方粮 2010 物理学报 **59** 5010]
- [9] Liang W, Bozovic D, Hafner J H, Tinkham M, Park H 2001 *Nature* **411** 665
- [10] Durkop T, Getty S A, Cobas E, Fuhrer M S 2004 *Nano Lett.* **4** 35
- [11] Javey A, Guo J, Wang Q, Lundstrom M, Dai H 2003 *Nature* **424** 654
- [12] Yao Z, Kane C L, Dekker C 2000 *Phys. Rev. Lett.* **84** 2491
- [13] Chen P Y, Shao Y L, Cheng K W 2007 *Comput. Phys. Commun.* **177** 683
- [14] Pourfath M, Kosina H, Selberherr S 2008 *Math. Comput. Simul.* **79** 1051
- [15] Pourfath M, Kosina H, Selberherr S 2007 *Solid State Electron* **51** 1565
- [16] Zou J P, Zhang Q, Marzari N 2008 *Phys. Lett. A* **372** 6940
- [17] Zahra A, Ali A O 2009 *Microelectron. J.* **40** 5
- [18] Ali A O, Zahra A 2009 *Physica E* **41** 552
- [19] Chen C X, Zhang W, Zhao B, Zhang Y F 2009 *Phys. Lett. A* **374** 309
- [20] Guo J, Datta S, Anantram M P, Lundstrom M 2004 *J. Comput. Electron.* **3** 373
- [21] Liu H, Yin H J, Xia S N 2009 *Acta Phys. Sin.* **58** 8489 [刘红, 印海建, 夏树宁 2009 物理学报 **58** 8489]
- [22] Zahra A, Ali A O 2008 *Physica E* **41** 196
- [23] Datta S 1995 *Electronic Transport in Mesoscopic Systems* (Cambridge: Cambridge University Press)
- [24] Ouyang M, Huang J L, Cheung C L, Lieber C M 2001 *Science* **292** 702

Study on transport characteristics of CNTFET with HALO-LDD doping structure based on NEGF quantum theory*

Liu Xing-Hui[†] Zhang Jun-Song Wang Ji-Wei Ao Qiang Wang Zhen
Ma Ying Li Xin Wang Zhen-Shi Wang Rui-Yu

(College of Physics, Liaoning University, Shenyang 110036, China)

(Received 8 September 2011; revised manuscript received 23 October 2011)

Abstract

A transport model of CNTFET is built by solving the Poisson equation and Schrödinger equation within the non-equilibrium Green's function theory. The simulation method can relate the CNTFET transport properties directly with the chiral index of CNT. For the first time, the influences of single HALO and double LDD (HLL) doping structures on the CNTFET are investigated. The results show that under the same gate-source and drain-source voltages, HLL-CNTFET reduces significantly the leakage current and the subthreshold swing and increases on-off current ratio as compared with conventional CNTFET, indicating that this new structure has better gate control ability than conventional CNTFET. HLL-CNTFET possesses a smaller drain-source conductance so that it is more suitable for analog integrated circuits application, and has a smaller threshold voltage shift so that it can better suppress DIBL effect. The increase of channel electric field strength near the source is beneficial to the increase of the electron transport rate; and the reduction in electric field near the drain is more conducive to the suppression of hot electron effects. This study is helpful for understanding the working mechanism and exploring new features of CNTFET.

Keywords: non-equilibrium Green's function, carbon nanotube field effect transistor, short-channel effects, hot electron

PACS: 73.63.Fg, 85.35.Kt, 73.23.Ad, 73.23.-b

* Project supported by the National Natural Science Foundation of China (Grant Nos. 10974075, 21171081), the Liaoning Province Education Department Research Project, China (Grant No. L2010152), the Natural Science Foundation of Liaoning Province, China (Grant No. 20082050).

† E-mail: liuxinghui@jtu.sohu.com