

采用 Al/TaN 叠层电极提高 Si 基 Ge PIN 光电探测器的性能*

吴政 王尘 严光明 刘冠洲 李成[†] 黄巍 赖虹凯 陈松岩

(厦门大学物理系半导体光子学研究中心, 厦门 361005)

(2012 年 6 月 2 日收到; 2012 年 6 月 19 日收到修改稿)

金属与 Ge 材料接触由于存在强烈的费米钉扎效应, 导致金属电极与 n 型 Ge 接触引入较大的接触电阻, 限制了 Si 基 Ge 探测器响应带宽. 本文报道了在 SOI 衬底上外延 Ge 单晶薄膜并制备了不同台面尺度的 Ge PIN 光电探测器. 对比了电极分别为金属 Al 和 Al/TaN 叠层的具有相同器件结构的 SOI 基 Ge PIN 光电探测器的暗电流、响应度以及响应带宽等参数. 发现在 Al 与 Ge 之间增加一薄层 TaN 可有效减小 n 型 Ge 的接触电阻, 将台面直径为 24 μm 的探测器在 1.55 μm 的波长和 -1 V 偏压下的 3 dB 响应带宽提高了 4 倍. 同时, 器件暗电流减小一个数量级, 而响应度提高了 2 倍. 结果表明, 采用 TaN 薄层制作金属与 Ge 接触电极, 可有效钝化金属与 Ge 界面, 减轻费米钉扎效应, 降低金属与 n-Ge 接触的势垒高度, 因而减小接触电阻和界面复合电流, 提高探测器的光电性能.

关键词: Al/TaN, 接触电阻, Ge PIN 光电探测器, 高频特性

PACS: 61.82.Bg, 73.40.Cg, 85.60.Gz, 62.25.Fg

1 引言

Si 和 Ge 同属于 IV 族元素, Ge 材料比 Si 具有更高的载流子迁移率, 在近红外波段 (1300—1500 nm) 具有大的吸收系数, 同时 Ge 可以直接外延在 Si 衬底上, 与 Si CMOS 工艺相兼容, 所以 Si 基 Ge 材料非常适合于制备用于光通信和光互连的近红外光波段光电探测器. 近年来, 对 Si 基 Ge 光电探测器的研究已经取得了很大的进展^[1], 但是由于 Ge 表面态密度较高, 金属与 Ge 接触存在强烈的费米钉扎效应^[2], 导致金属与 n 型 Ge 的接触势垒高度大, 接触电阻大. 而串联电阻严重限制了探测器性能的提高. 目前减少金属与 n 型 Ge 接触电阻有两个途径: 一是提高 n 型 Ge 的掺杂浓度; 另一种是降低金属与 n 型 Ge 接触的势垒高度. 然而, 由于掺杂元素 (如 P) 在 Ge 中固溶度受到限制且在 Ge 中扩散比较严重, 特别是在高浓度掺杂情况下, 杂质扩

散系数与掺杂浓度相关, 所以不论原位掺杂还是离子注入方法形成的掺杂区, n 型 Ge 的掺杂浓度都受到一定的限制, 此外, 离子注入会引入缺陷, 增加器件的暗电流^[3]. 第二种途径近些年发展出两种方法: 1) 采用在金属和 n-Ge 之间插入超薄的绝缘层 (如 Al_2O_3 ^[4], SiN ^[5], GeO_x ^[6], TiO_2 ^[7] 等) 以降低势垒高度, 但是介电物质会引入较大的串联电阻^[8]; 2) 直接采用化合物金属 (比如: TiN ^[9], TaN ^[10]) 与 n-Ge 接触, 虽然化合物金属比单质金属的电阻率大得一些, 但是其引入的串联电阻相对于第一种方法却小得多.

在 2010 年, 我们发现纳米级金属 TaN 作为中间层, 可以有效调节 Al/n-Ge 的势垒高度^[10]: 当 TaN 的厚度小于 10 nm 时, Al/TaN/n-Ge 的势垒高度随着 TaN 厚度的增大, 势垒高度从 Al/n-Ge 接触的势垒高度 (0.61 eV) 降低到 TaN/n-Ge 的势垒高度 (0.44 eV); 而当 TaN 的厚度大于 10 nm 后, Al/TaN/n-Ge 的势垒高度保持不变, 约 0.44 eV. 其

* 国家重点基础研究发展计划 (批准号: 2012CB933503)、国家自然科学基金 (批准号: 61036003, 61176092)、中央高校基本科研业务费 (批准号: 2010121056) 和教育部博士项目基金 (批准号: 20110121110025) 资助的课题.

[†] E-mail: lich@xmu.edu.cn

原因是 TaN 与 n-Ge 接触, 由于 Ta 和 N 电负性的差异, 在界面处形成了偶极子层, 引入一个方向相反的电势差, 降低了势垒高度; 另一方面, TaN 钝化了 Ge 表面, 在溅射沉积 TaN 的过程中, 界面处的 n-Ge 的悬挂键被 N 离子钝化, 降低界面态密度. 因此, 若采用 TaN 作电极, 预计可以有效减少器件的接触电阻, 从而有可能提高探测器的 3 dB 带宽, 减小暗电流.

本文将 Al/TaN (15 nm) 电极用于制备 Si 基 Ge PIN 光电探测器, 将它与用 Al 作电极的 Si 基 Ge PIN 光电探测器的性能做对比. 分析了 Al/TaN 电极与 n⁺Ge 的接触电阻, 及其对探测器暗电流, 响应度以及响应带宽的影响, 讨论了 TaN 对金属与锗界面的钝化和接触势垒高度的调制机理.

2 实验

在超高真空化学气相沉积系统 (UHV/CVD) 中采用低温 Ge 缓冲技术在 SOI 衬底上外延生长了约 1 μm 厚的 Ge 薄膜. 具体生长过程为: 先将 SOI 基衬底清洗干净, 放入 UHV/CVD 中, 在 900 °C 下恒温 30 min 以去除衬底中的水汽和表面氧、碳等杂质原子形成清洁的生长表面. 然后在 310 °C 下, 通入源气体纯 GeH₄ 生长约 90 nm 厚的低温 Ge 缓冲层. 再将温度提高到 600 °C, 生长出约 800 nm 的本征 Ge 层. 随后, 采用 BH₃ (H₂ 稀释至 0.5%) 进行 p 型掺杂. 得到厚约 200 nm, 掺杂浓度约为 10¹⁸ cm⁻³ 的 p 型层. 最后在 600 °C 下, 生长了约 2 nm 的 Si 作为表面钝化层. Ge 薄膜的 X 射线衍射 (XRD) 峰值半高宽为 112", 且由于 Si 和 Ge 的热失配引入了约 0.16% 的张应力. Ge 外延层位错密度约为 4 × 10⁷ cm⁻².

SOI 基 Ge PIN 光电探测器的截面示意图见图 1. 台面图形为圆形, 采取双台面结构以减少寄生电容. 为了更好体现出电极对于 3 dB 带宽的影响, 减少 Ge 缓冲层中的位错对于 3 dB 带宽的影响, 上台面的刻蚀深度设计成约为 750 nm. 用 CF₄ 气体刻蚀出上下台面后, 再用等离子体增强化学气相沉积 (PECVD) 方法沉积约 370 nm 的 SiO₂ 作为钝化层. 然后利用标准的光刻和氧化物腐蚀工艺打开上、下台面的接触窗口. 对上、下台面分别进行了 B 离子 (注入能量为 40 keV, 剂量为 4 × 10¹⁵ cm⁻²) 和 P 离子的注入 (注入能量

为 33 keV, 剂量为 2 × 10¹⁵ cm⁻²) 以获得较好的金属与 p 型和 n 型 Ge 的欧姆接触. 离子注入后在 650 °C 下退火 15 s 以激活掺杂. 将注入后的样品分成相同的两份, 利用磁控溅射机分别溅射 Al (200 nm) 和 Al (200 nm)/TaN (15 nm) 做探测器的接触电极. 下面将采用 Al 电极的 PIN 光电探测器称为 Al PIN 光电探测器, 采用 Al/TaN 电极的 PIN 光电探测器为 Al/TaN PIN 光电探测器.

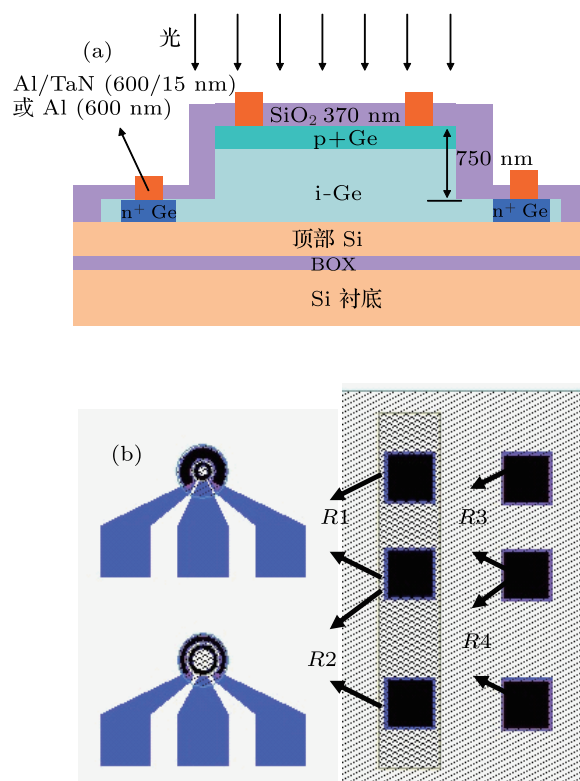


图 1 (a) SOI 基 Ge PIN 光电探测器的横截面示意图; (b) 探测器光刻版图, 左边为探测器版图, 右边为测试接触电阻用的版图

3 结果与讨论

3.1 接触电阻测试

测试金属与 Ge 接触的接触电阻的光刻版图见图 1(b). 虽然图形间距只有两个数值, 计算所得的接触电阻和比接触电阻率的数值的精确度不高^[11], 但是仍然可以用于对比两种电极的接触情况. 不同间距电极之间的电流电压特性 (*I-V*) 示于图 2 中.

根据图 2 给出的不同间距电极间的电流电压特性, 我们计算了金属与锗的接触电阻和比接触电阻率如表 1 所示^[11]. 从表 1 中可以看出, Al/p⁺Ge 具有较小的接触电阻. 由于 Ge 表面态的电中性能

级位于 Ge 价带以上约 0.1 eV 处^[2], 因此 Al 与 p-Ge 接触具有较小的空穴势垒, 获得了较好的欧姆接触. 然而, 由于 Al 与 n-Ge 接触的电子肖特基势垒较大 (约为 0.61 eV), 因此虽然进行了较高浓度的掺杂, 所得到的 Al/n⁺Ge 的接触电阻依然很大, 其比接触电阻率比 Al/p⁺Ge 接触的大了约四个数量级. 当采用 Al/TaN 叠层电极后, 由于 Al/TaN (15 nm)/n-Ge 接触的电子肖特基势垒降低到约 0.44 eV, 其比接触电阻率比 Al/n⁺Ge 的降低了约二个数量级.

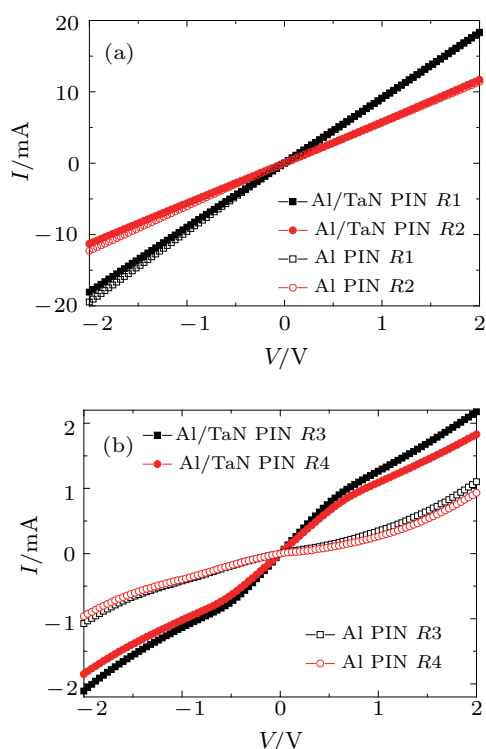


图 2 Al 和 Al/TaN 与 Ge 接触不同间距电极间的电流电压特性 (a) 为与 p⁺Ge 接触; (b) 为与 n⁺Ge 接触

表 1 Al PIN 和 Al/TaN PIN 光电探测器的接触电阻和比接触电阻率的提取结果

样品	Al PIN		Al/TaN PIN	
	Al/p ⁺ Ge	Al/n ⁺ Ge	Al/p ⁺ Ge	Al/TaN/n ⁺ Ge
R_c/Ω	9.47	1387.2	8.89	229.0
$\rho_c/\Omega\cdot\text{cm}^2$	1.98×10^{-4}	3.35	1.66×10^{-4}	6.02×10^{-2}

3.2 暗电流特性

图 3 给出典型的台面直径为 24 μm 的两种探测器的 I - V 特性, 电流测试是在无光照的条件下进行的. 可以看出, 采用 Al/TaN 作 n⁺Ge 的电极, PIN 探测器的整流比有较大的提高, 正向电流在 +1 V 下提高了一个数量级以上. 进一步表明采用 Al/TaN

电极有效减小了探测器的串联电阻. 在反向偏压下, 采用 Al/TaN 电极的 PIN 探测器的暗电流有明显的减小. 在 -1 V 的情况下, Al 电极 PIN 探测器的暗电流密度为 280 mA/cm², 而 Al/TaN 电极 PIN 探测器的暗电流密度减小了约 4 倍, 约为 76 mA/cm².

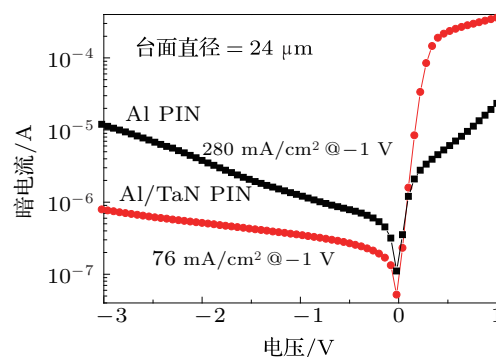


图 3 台面直径为 24 μm 的 Al PIN (a) 和 Al/TaN PIN; (b) 光电探测器的暗电流和电压的关系图

一般的 PIN 光电探测器的暗电流是由体暗电流和表面暗电流构成的, 可以用下式表达^[12]:

$$J_{\text{surf}} \times 2\pi r + J_{\text{bulk}} \times \pi r^2 = I_{\text{total}}, \quad (1)$$

其中 J_{surf} 为表面暗电流密度, J_{bulk} 为体暗电流密度和 I_{total} 为总的暗电流. 为了了解暗电流的来源, 我们给出了不同半径台面的探测器暗电流与台面半径的关系. 图 4 给出探测器在 -1 V 电压下的暗电流与台面半径的关系.

根据 (1) 式对图 4 进行曲线拟合可以得到 Al PIN 探测器的体暗电流密度和表面暗电流密度分别为 72.5 mA/cm² 和 90.5 $\mu\text{A}/\text{cm}$. Al/TaN PIN 探测器的体暗电流密度和表面暗电流密度分别为 66.5 mA/cm² 和 50.2 $\mu\text{A}/\text{cm}$. Al/TaN PIN 探测器的暗电流密度和 Al PIN 探测器的暗电流密度相比, 体暗电流密度相差不大, 其值主要是由 Si 基 Ge 探测器有源层结晶质量、位错密度以及离子注入引起的损伤等造成的.

然而, Al/TaN PIN 探测器表面暗电流相对小得多, 表明采用 TaN 薄膜做电极可抑制表面暗电流的产生. 我们之前的研究表明^[10], 当 Al/TaN 中的 TaN 厚度大于 10 nm 时, Al 不会扩散到 TaN/n-Ge 之间的界面, 所以 Al/TaN (15 nm)/n-Ge 接触的界面只需要考虑 TaN/n-Ge 接触的界面. 而表面暗电流的减少, 表明在溅射 TaN 的过程中, N 离子部分饱和 Ge 表面的悬挂键, 起到钝化 Ge 表面的作用. 因而减小界面态密度, 对降低 TaN/n-Ge 电子势垒高度也有

一定的贡献.

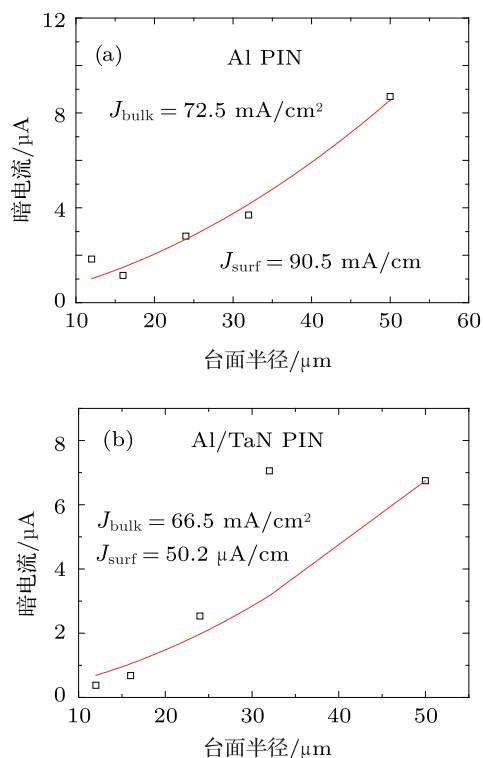


图4 在 -1 V 偏压下, Al PIN (a) 和 Al/TaN PIN (b) 光电探测器的台面半径和暗电流的关系

3.3 响应度

在波长为 $1.55\ \mu\text{m}$ 和入射光功率为 $6.5\ \text{mW}$ 的光照下, 相同台面大小的 Al PIN 和 Al/TaN PIN 光电探测器的响应度与反向偏压的关系如图 5 所示, 其中响应度的计算未考虑入射光反射和耦合的损耗. 在 $-1\ \text{V}$ 偏压下, Al PIN 和 Al/TaN PIN 光电探测器的光响应度分别为 $0.18\ \text{A/W}$ 和 $0.35\ \text{A/W}$, 对应的外量子效率分别为 14% 和 28% . Al/TaN PIN 光电探测器的光响应度比 Al PIN 光电探测器高了约 2 倍.

因为 Al/TaN PIN 和 Al PIN 的器件结构完全相同, 只是电极不同. 所以 Al/TaN PIN 探测器的响应度的提高与 Al/TaN/ n^+ Ge 接触的界面性质有关. 当光生载流子经过高掺杂的 n^+ 层与金属接触界面时, 由于 Al/TaN/ n -Ge 的电子肖特基势垒高度比 Al/ n -Ge 低, 所以流经 Al/TaN/ n^+ Ge 界面的光生载流子要比 Al/ n^+ Ge 的多. 此外, 如前所述, TaN 可有效钝化 Ge 接触界面, 探测器的暗电流降低了约一个数量级, 因而提高了 Al/TaN PIN 光电探测器的响应度.

3.4 频率特性

我们测试了 Al/TaN PIN 和 Al PIN 光电探测器的 3 dB 带宽. 图 6 给出台面直径为 $24\ \mu\text{m}$ 的两个器件在 $1.55\ \mu\text{m}$ 波长下的频率特性. 可以看出, 器件的响应频率随反向偏压的增加略有增加. 在 $-1\ \text{V}$ 偏压下, Al PIN 探测器的 3 dB 带宽约为 $1.4\ \text{GHz}$, 而 Al/TaN PIN 探测器的 3 dB 带宽达到 $6\ \text{GHz}$. 由于两个探测器的结构和器件面积完全相同, 采用 Al/TaN 电极减小了器件的串联电阻是提高其 3 dB 带宽的主要原因.

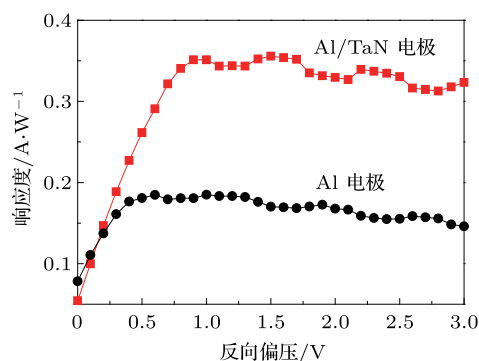


图5 $1.55\ \mu\text{m}$ 波长入射光下, Al PIN 和 Al/TaN PIN 光电探测器的响应度随偏压变化的关系

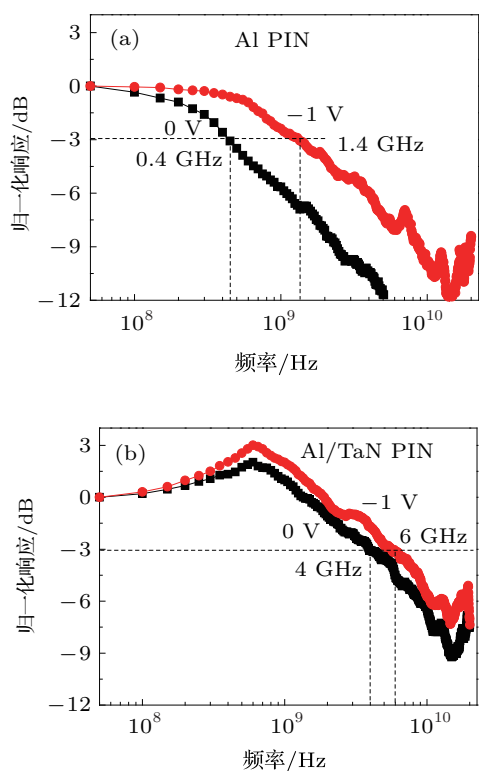


图6 在 $1.55\ \mu\text{m}$ 波长下, 台面直径为 $24\ \mu\text{m}$ 的 Al PIN (a) 和 Al/TaN PIN (b) 探测器在不同偏压下的高频特性测试结果

虽然我们初步制作的 Si 基 Ge PIN 光电探测器还远未达到最佳性能,但是通过采用不同电极的探测器性能的比较,首次验证了采用 Al/TaN 作电极,可有效降低金属与 Ge 接触界面态密度,特别是降低金属与 n⁺Ge 接触的接触电阻(势垒高度),减小探测器总的串联电阻,在较大程度上降低了探测器的表面暗电流密度,提高了探测器的高频特性和光响应度.

4 结论

本文研究了 Al/TaN 双层金属作为 n 型 Ge 接触电极对 SOI 基 Ge PIN 光电探测器性能的影响.

发现采用 Al/TaN 双层金属电极可以有效降低金属与 n-Ge 的接触电阻,将台面直径为 24 μm 的探测器在 1.55 μm 的波长和 -1 V 偏压下的 3 dB 响应带宽提高了 4 倍,从 1.4 GHz 提高到 6 GHz. 同时,器件暗电流减小一个数量级,而响应度提高了 2 倍. 结果表明采用金属性 TaN 薄层制作 Ge 的接触,可以有效钝化金属与 Ge 界面态,减轻费米钉扎效应,降低金属与 n-Ge 接触的势垒高度,因而减小接触电阻和界面复合电流,提高了 Si 基 Ge 探测器的性能.

感谢中国科学院半导体研究所光电子研究发展中心的谢亮研究员和刘宇博士在高频测试以及杨晓红博士在光响应谱测试方面给予的帮助.

-
- [1] Michel J, Liu J F, Kimerling L C 2010 *Nature Photonics* **4** 527
- [2] Dimoulas A, Tsipas P, Sotiropoulos A, Evangelou E K 2006 *Appl. Phys. Lett.* **89** 252110
- [3] Chao Y L, Woo J C S 2010 *IEEE Trans. Electron. Devices* **57** 665
- [4] Zhou Y, Ogawa M, Han X H, Wang K L 2008 *Appl. Phys. Lett.* **93** 202105
- [5] Kobayashi M, Kinoshita A, Saraswat K, Wong H S P, Nishi Y 2008 *Dig. Tech. Pap.-Symp. VLSI. Technol.* **54**
- [6] Nishimura T, Kita K, Toriumi A 2008 *Appl. Phys. Express* **1** 051406
- [7] Jason Lin J Y, Roy A M, Nainani A, Sun Y, Saraswat K C 2011 *Appl. Phys. Lett.* **98** 092113
- [8] Roy A M, Jason Lin J Y, Saraswat K C 2010 *IEEE Electron Device Lett.* **31** 10
- [9] Iyota M, Yamamoto K, Wang D, Yang H G, Nakashima H 2011 *Appl. Phys. Lett.* **98** 192108
- [10] Wu Z, Huang W, Li C, Lai H K, Chen S Y 2012 *IEEE Trans. Electron. Devices* **59** 1328
- [11] Schroder D K 2008 *Semiconductor Material and Device Characterization* (1st Ed.) (Dalian: Dalian University of Technology press) p108 (in Chinese) [施罗德 2008 半导体材料与器件表征技术(第一版)(大连:大连理工大学出版社)第 108 页]
- [12] Giovane L M, Luan H C, Agarwal A M, Kimerling L C 2001 *Appl. Phys. Lett.* **78** 541

Improvement on performance of Si-based Ge PIN photodetector with Al/TaN electrode for n-type Ge contact*

Wu Zheng Wang Chen Yan Guang-Ming Liu Guan-Zhou Li Cheng[†]
Huang Wei Lai Hong-Kai Chen Song-Yan

(Department of Physics, Semiconductor Photonics Research Center, Xiamen University, Xiamen 361005, China)

(Received 2 June 2012; revised manuscript received 19 June 2012)

Abstract

Large contact resistance due to Fermi level pinning effect at the interface between metal and Ge strongly restricts the 3 dB bandwidth of Ge photodetectors. In this paper, the Ge PIN photodetectors fabricated on silicon-on-insulator substrates, respectively, with Al and Al/TaN electrodes are comparatively studied. It is found that 3 dB bandwidth of photodetector with 24 μm mesa diameter using an Al/TaN stack electrode is improved by four times more than that of the same structure Ge PIN photodetector using an Al electrode under -1 V bias at 1.55 μm . In addition, the dark current is reduced by one order of magnitude, and optical responsivity is enhanced by two times. These results suggest that a thin metallic TaN layer as an electrode can effectively passivate the Ge surface and alleviate the Fermi-level pinning effect, thus reducing the contact resistance and the recombination current at the interface. TaN can be considered as a promising electrode material for Ge device applications.

Keywords: Al/TaN, contact resistance, Ge PIN photodetector, high frequency

PACS: 61.82.Bg, 73.40.Cg, 85.60.Gz, 62.25.Fg

* Project supported by the National Basic Research Program of China (Grant No. 2012CB933503), the National Natural Science Foundation of China (Grant Nos. 61036003, 61176092), the Fundamental Research Funds for the Central Universities of Ministry of Education of China (Grant No. 2010121056), and Ph. D. Programs Foundation of Ministry of Education of China (Grant No. 20110121110025).

[†] E-mail: lich@xmu.edu.cn