

异质界面对 $\text{Ca}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3/\text{CaTiO}_3$ 叠层薄膜结构和介电性能的影响*

周静 刘存金 李儒 陈文†

(武汉理工大学材料复合新技术国家重点实验室, 材料科学与工程学院, 武汉 430070)

(2011年5月7日收到; 2011年7月31日收到修改稿)

采用异质叠层方式制备出一定厚度的 $\text{Ca}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3/\text{CaTiO}_3$ (CMN/CT) 叠层薄膜, 研究了异质界面对薄膜结构、微观形貌及介电性能的影响及其规律. 根据实验测试结果, 提出 CMN/CT 叠层薄膜的模拟等效电路, 建立介电常数和介电损耗的理论计算公式. 结果表明: CMN/CT 异质叠层薄膜具有完全正交钙钛矿结构, 结构致密, 厚度均匀, 薄膜中存在独立的 CMN 和 CT 相. 异质界面处存在过渡层, 随着薄膜中异质界面个数增加, 介电常数增大, 介电损耗减小. 减小界面过渡层的厚度, 有利于提高 CMN/CT 叠层薄膜的介电性能.

关键词: 异质界面, CMN/CT 叠层薄膜, 介电性能, 等效电路

PACS: 68.35.-p, 74.78.Fk, 77.22.-d, 61.50.Ah

1 引言

通信及微电子技术的快速发展要求更小的芯片尺寸和更低的集成电路成本, 低维化薄膜材料取代块体材料已成为趋势. 为了提高薄膜单位面积的存储密度, 人们采用变换基板、成分掺杂和异质复合等不同手段来改善薄膜的电学性能^[1-3]. 其中异质复合叠层薄膜材料由于比相应的均质体系材料具有更好的机械和电学性能, 能满足介质材料实用化要求而备受人们关注^[4-6]. Erbil 等^[7]将铁电相 PbTiO_3 和顺电相 $\text{Pb}_{1-x}\text{La}_x\text{TiO}_3$ 材料外延生长获得 $\text{PbTiO}_3/\text{Pb}_{0.72}\text{La}_{0.28}\text{TiO}_3$ 异质结构薄膜, 发现其介电常数在 1 kHz 时高达 420000. Tabata 等^[8]研究发现 $\text{BaTiO}_3/\text{SrTiO}_3$ 叠层铁电超晶格薄膜由于 BaTiO_3 和 SrTiO_3 晶格常数不完全匹配, 导致 BaTiO_3 的 c/a 比值变大, 使得复合薄膜介电常数增大, 其介电常数在 10 KHz 时达到 900. Zheng 等^[9]研究发现, 由于异质界面处准同型相界的形成, $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ 六方/四方相异质叠层薄膜的介电性能较均质薄膜得到了提高, 而且随着叠层中异质界面个数增多, 介电常数明显增大, 介电损耗减小. 本课题组现有研究发现,

$\text{Ca}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3/\text{CaTiO}_3$ (CMN/CT) 异质叠层薄膜具有稳定的钙钛矿结构和好的介电性能, 薄膜中异质界面的存在可以消除粗糙度累积效应, 改善薄膜的介电性能^[10]. 可见异质界面层在改善多层薄膜介电性能上起着重要作用, 但是关于多层薄膜中异质界面个数多少对其介电性能影响规律的研究鲜有报道. 本文在控制薄膜总厚度一定的情况下, 通过改变异质薄膜叠层模式, 研究异质界面个数对 CMN/CT 叠层薄膜的显微结构和介电性能的影响及其规律.

为了定量分析异质界面个数对异质叠层薄膜介电性能的影响及其规律, 本文采用 Dube 等^[11]提出的研究方法, 在合适的频率范围, 利用纯电阻和电容等电路元件进行简单拓扑连接, 模拟出 CMN/CT 叠层薄膜等效电路, 建立异质界面个数和介电参数的定量关系, 计算出不同异质界面数 CMN/CT 叠层薄膜的介电性能, 从理论上解释异质界面个数对薄膜介电性能的影响规律.

2 实验

采用高纯的 $4\text{MgCO}_3 \cdot \text{Mg}(\text{OH})_2 \cdot 5\text{H}_2\text{O}$ ($\geq 99\%$),

* 国家自然科学基金重点项目 (批准号: 50932004)、国家自然科学基金 (批准号: 51072148)、教育部科学技术研究重大项目 (批准号: 109111)、教育部新世纪优秀人才支持计划 (批准号: NCET-09-0628) 和中央高校基本科研业务费专项资金 (批准号: 2010-II-009) 资助的课题.

† E-mail: chenw@whut.edu.cn

CaCO_3 ($\geq 99\%$), Nb_2O_5 ($\geq 99.5\%$) 及 $\text{Ti}(\text{OC}_4\text{H}_9)_4$ ($\geq 98\%$) 为原料, 以柠檬酸 ($\geq 99.5\%$) 和氨水等作为化学反应试剂, 制备出前驱体溶液 CMN 和 CT, 其浓度均为 0.1 mol/L [12]. 为了制备一定层数、不同异质界面数的薄膜样品, 本文设计出如图 1 所示的叠层模式. 根据样品中异质界面个数不同, 对

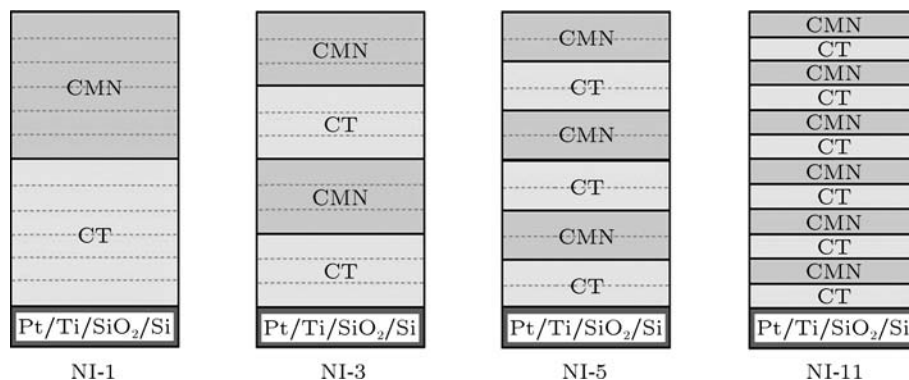


图 1 CMN/CT 异质薄膜叠层方式

CMN/CT 叠层薄膜的相组成通过薄膜 X 射线衍射法 (XRD), 用 PANalytical 公司的 X'Pert Pro 型 X 射线仪测得; 薄膜的断面形貌及厚度利用场发射扫描电镜 (FESEM, JEOL-6700F 型) 获得. 为了测量薄膜的介电性能, 在样品的表面磁控溅射直径为 0.35 mm 、厚度为 200 nm 的圆形 Pt 电极, 得到 Pt-CMN/CT-Pt 电容器结构, 如图 2 所示, 在 973 K 下进行 3—5 min 的热处理以保证顶电极和样品接触良好. 使用 HP4294 型阻抗分析仪在振幅为 $V_{\text{pp}} = 100 \text{ mV}$ 的交流信号下测得样品的介电性能.

3 结果与讨论

3.1 薄膜的相结构和断面形貌

图 3(a) 所示为 CMN 和 CT 前驱体溶液在 1173 K 煅烧后粉末的 XRD 图谱. 可以看出, CMN 和 CT 粉末样品衍射峰均与 CaTiO_3 标准图谱 (PCPDF#82-0228) 符合, 说明 CMN 和 CT 前驱体具有单一钙钛矿结构. 由 31.5° — 33.5° 之间放大的 XRD 图可清楚地看到, 与 CT 相比, CMN 的衍射峰向小角度偏移. 这是由于 Mg^{2+} (1.00 \AA ($1 \text{ \AA} = 0.1 \text{ nm}$)) 和 Nb^{5+} (0.68 \AA) 的离子半径比 Ti^{4+} (0.605 \AA) 大引起的.

图 3(b) 所示为不同异质界面数的 CMN/CT 叠层薄膜 XRD 图谱. 可以看出, 所有薄膜样品均具有完全正交钙钛矿结构, 在 (110), (112), (220) 和 (204)

应样品分别标记为 NI-1, NI-3, NI-5 和 NI-11. 按照图 1 的叠层模式, 将所制得的前驱体溶液依次旋涂在 Pt(111)/Ti/SiO₂/Si(100) 基板上, 每次涂敷后在 393 K 温度下干燥 3 min , 然后在氧气气氛 973 K 温度下快速热处理 4.5 min , 如此重复 12 次, 即可获得一定厚度的 CMN/CT 异质叠层薄膜.

晶面位置, 即衍射角为 $2\theta = 23^\circ, 33^\circ, 47^\circ$ 及 58° 附近峰形宽化, 并在 (112) 晶面附近存在明显的双峰. 由图 3(a) 可知, 应分别对应于 CMN 和 CT 的衍射峰.

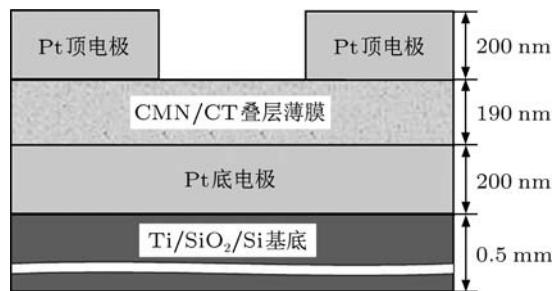


图 2 Pt-CMN/CT-Pt 电容器断面示意图

比较图 3(a) 和 (b) 可以看出, 随着薄膜中异质界面个数增多, CMN 和 CT 的衍射峰向大角度偏移. 这是由于相界扩散 [13] 引起的 CMN 与 CT 层异质接触形成了界面过渡层所致. 在热处理过程中, CMN 和 CT 离子晶体接触面处将会有大量的肖特基缺陷出现, 获得较大能量的表面层原子将越过晶格势垒, 离开原来格点位置, 进入对方新的格点位置或者间隙处, 原位置留下的空位被晶格深处的原子或对方漂移过来的原子填入, 异质接触面上的空位逐渐推进到双方内部去. 由于每层晶化的温度适中, 时间较短, 结果在异质界面处形成双方原子的互扩散界面过渡薄层. 界面过渡层的存在, 导致叠层后 CMN/CT 复合薄膜的晶格参数略有减小, 对应的峰位向大角度微弱偏移. 同时由于

每层的制备工艺条件相同,因此 CMN/CT 叠层薄膜中 CMN 或 CT 单层的厚度相同,单个异质界面过渡层的厚度也相近,所以随着异质界面个数增加,互扩散的部分越多,衍射峰偏移越多.该结果与 Yoon 等^[14]认为较小的 Ti^{4+} 进入 $(Li_{1/4}Nb_{3/4})^{4+}$ 位置使 $Ca(Li_{1/4}Nb_{3/4})O_3-CaTiO_3$ 复合体系的晶格参数减小的结果类似.

图 4 所示为不同异质界面数四个样品的自由断面 FESEM 图像.可以看到,CMN/CT 叠层薄膜的

结构致密,无裂纹,晶粒分布均匀,层与层间结合良好.这可能是由于 CMN/CT 叠层薄膜中的界面层起到了缓冲层的作用.一方面可以松弛晶粒收缩带来的内应力;另一方面,可以为晶格弛豫提供通道,从而使整个薄膜材料的结构致密稳定.薄膜厚度均匀,约为 190 ± 3 nm,薄膜中 CMN 或 CT 单层平均厚度约为 16 nm.由图 4 还可以看到薄膜与底电极 Pt 层间清晰的界面层,其可能是由于薄膜涂层与基底复合材料热膨胀系数不匹配,在冷却过程中形成的.

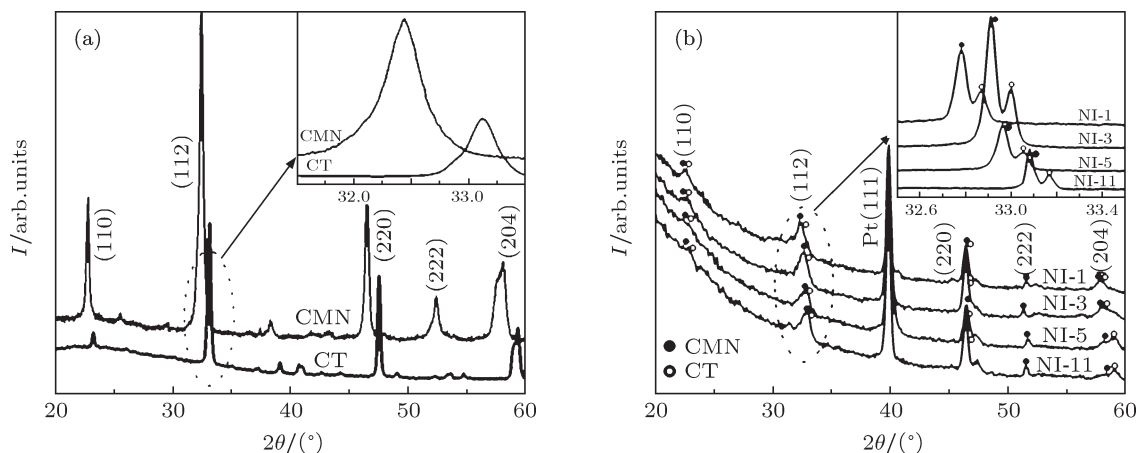


图 3 CMN, CT 溶液 1173K 煅烧产物和不同异质界面数 CMN/CT 叠层薄膜 XRD 图谱 (a) CMN 和 CT 先驱体溶液煅烧产物; (b) 不同异质界面数 CMN/CT 叠层薄膜; 内插图为局部放大图

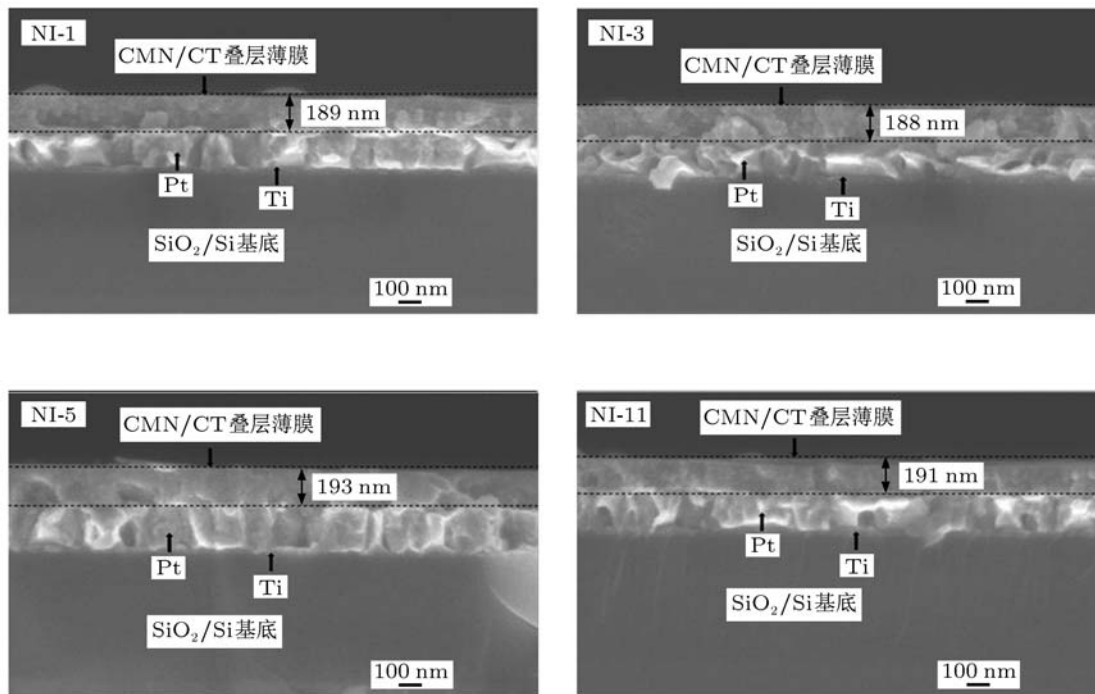


图 4 不同异质界面数 CMN/CT 叠层薄膜自由断面 FESEM 图像

3.2 CMN/CT 叠层薄膜模拟等效电路及介电性能

由于 CMN/CT 叠层薄膜中 CMN 或 CT 单层的厚度只有十几纳米, 因此异质界面过渡层的厚度只有几纳米, 甚至更小. 所以该处的晶粒小, 晶界多, 原子的配位数远远偏离完整的晶体结构, 是一种准平衡态结构. 晶界对电子有散射作用, 晶界越多, 晶界的散射作用越强, 对传导电流的阻碍作用越大, 因此在相同的外电场作用下, 异质界面数越多的样品, 由传导电流引起的介电损耗越小. 已知 CMN 和 CT 介质层对交频外场的极化响应是以正、负离子相对位移的弛豫极化为主, 而异质界面过渡层由于成分不均匀, 缺陷多, 积聚大量的空间电荷导致其在交频电场作用下, 以空间电荷极化为主, 因此异质界面过渡层和 CMN 或 CT 层中的极化响应机理不同. 根据麦克斯韦位移电流假设, 异质界面过渡层和 CMN 层或 CT 层中的位移电流不相等. 因此交替间隔的异质界面层和 CMN 或 CT 层的等效电容之间是并联连接, 以符合电流连续性定律^[15]. 又因为薄膜中的传导电流相等, 因此所有的层电阻是串联连接.

另一方面, 电极注入的电子 (或空穴) 在靠近薄膜侧感应出与之成镜面对称的正电荷 (或负电荷), 同时能够在靠近电极侧的 CMN 或 CT 层内感生出等量的正电荷 (或负电荷), 从而在金属 Pt 电极与薄膜接触面处形成一个电极界面层, 当把电极界面层等效为一个电容时, 它与薄膜样品总电容构成串联关系^[16].

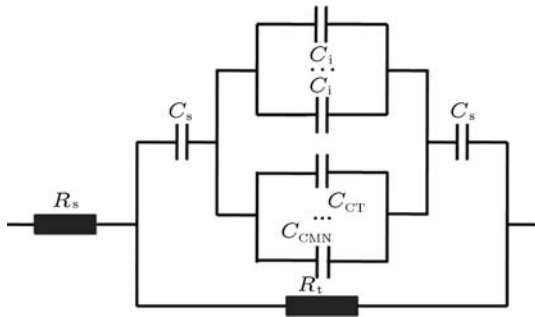


图5 CMN/CT 叠层薄膜模拟等效电路图

因为 CMN/CT 叠层薄膜中既有漏导电流引起的损耗, 又有在交变电场作用下反复极化所产生的损耗, 因此根据电介质损耗机理, 在 CMN/CT 叠层薄膜等效电路中既有电阻与电容的并联, 又有电阻与电容的串联.

基于以上分析, 如果把电极界面层、CMN/CT 叠层薄膜中的异质界面层及 CMN 或 CT 层用理想

电容来表示, 其电容分别记为 $C_s, C_i, C_{CMN}, C_{CT}$, 把电极电阻、夹具与电极的接触电阻和传输线电阻等在内的衍生电阻记为 R_s , 整个薄膜样品等效总电阻记为 R_t , 可模拟出图 5 所示的 CMN/CT 叠层薄膜等效电路.

根据等效电路图, 得到 CMN/CT 叠层薄膜的介电常数计算公式如下:

$$\begin{aligned} \epsilon_r &= \frac{dC_s(C_t + nC_i)}{A\epsilon_0(2C_t + 2nC_i + C_s)} \\ &= \frac{dC_s}{A\epsilon_0[2 + C_s/(C_t + nC_i)]}, \end{aligned} \quad (1)$$

$$C_t = 6(C_{CMN} + C_{CT}), \quad (2)$$

n 为异质界面的个数, d 为样品厚度, A 为电极面积, ϵ_0 为真空介电常数.

CMN/CT 叠层薄膜电容器的总损耗 $\tan \delta_z$ 公式^[17] 如下:

$$\begin{aligned} \tan \delta_z &= \frac{R_s}{X_t} + \tan \delta_t \left(1 + \frac{R_s}{R_t}\right) \\ &= \frac{\omega R_s C_s}{2 + C_s/(C_t + nC_i)} \\ &\quad + \tan \delta_t \left(1 + \frac{R_s}{R_t}\right), \end{aligned} \quad (3)$$

$$R_t = nR_i + 6(R_{CMN} + R_{CT}), \quad (4)$$

其中 X_t 是薄膜的容抗, R_s/X_t 为衍生电阻的损耗, ω 为外加交变电场的频率. 因为薄膜等效总电阻 R_t 远大于衍生电阻 R_s , 故 (3) 式可简化为

$$\tan \delta_z = \frac{\omega R_s C_s}{2 + C_s/(C_t + nC_i)} + \tan \delta_t. \quad (5)$$

根据并联等效电路的损耗机理, 可得薄膜介电损耗 $\tan \delta_t$ 计算公式:

$$\begin{aligned} \tan \delta_t &= \frac{2(C_t + nC_i) + C_s}{\omega R_t C_s (C_t + nC_i)} \\ &= \frac{2 + C_s/(C_t + nC_i)}{\omega R_t C_s}. \end{aligned} \quad (6)$$

由于每层是在相同工艺条件下获得, 因此异质薄膜中所含的 CMN 和 CT 单层厚度相同, 每个样品所含的 CMN 和 CT 层数对应相等, 均为 6 层, 故由 (2) 式可得, 四个样品中 CMN 和 CT 层的等效总电容 C_t 相等. 样品的厚度 d 和电极面积 A 是定值, ϵ_0 是常数. 因此由 (1) 和 (6) 式可知, 当 C_t, C_s 和 C_i 等参数不变时, 随着 n 增大, 薄膜的介电常数增大, 介电损耗减小. 所以在薄膜厚度、电极面积、电极界面层电容及叠层薄膜中异质组分含量等不变的条件, 增加 CMN/CT 叠层薄膜中异质界面的个数, 能有效地提高薄膜的介电性能.

同时由 (1) 和 (6) 式可见, 当 C_t, C_s 和 n 等参数不变时, 增大异质界面层电容 C_i , 可以提高薄膜的介电常数, 减小薄膜的介电损耗. 已知对于给定介质材料, 可以通过减小其厚度提高电容, 因此可以通过减小 CMN/CT 叠层薄膜异质界面层的厚度来改善薄膜的介电性能.

从 (1) 和 (6) 式也可以分析得出, 当其他参数不变时, 增大金属 Pt 电极与薄膜接触处电极界面层电容 C_s , 即减小电极界面层厚度, 可以提高薄膜的介电常数, 减小介电损耗. 可见 C_s 也是影响 CMN/CT 叠层薄膜介电性能的一个重要因素. 这与 Stengel 等 [16] 通过电子结构理论计算证明电极界面层电容影响薄膜电容器介电性能的结果一致.

根据上面的理论公式, 可以计算出异质界面个数 $n = 1, 3, 5$ 和 11 时薄膜的介电常数与介电损耗 (见图 6 中实线), 并将其与实验测试结果比较 (见图 6 中虚线), 测试与计算频率 ω 均为 $1-1000$ kHz. 可以看出, 理论计算结果与实验测试结果符合, 说明提出的薄膜模拟等效电路和理论计算公式是可行的. 图 (6) 中 1 MHz 时, NI-1, NI-3, NI-5 和 NI-11 四个样品及 CMN 和 CT 均质薄膜对应的介电常数和介电损耗的计算值和实验值如表 1 所示. CMN/CT 异质叠层薄膜的介电常数值按 NI-1, NI-3, NI-5 和 NI-11 的顺序增加, 介电损耗值依次减小. 可见随着薄膜中异质界面个数增加, 薄膜的介电性能增强. 异质薄膜的介电常数计算值略大于实测值, 其原因可能是将层电容等效成不受频率影响的纯电容所致. 比较 (5) 和 (6) 式可见, 计算异质叠层薄膜介电损耗时, 略去了衍生电阻 R_s 对损耗的影响, 所以介电损耗的计算值均比相应的测量值低.

表 1 1 MHz 时不同异质界面数 CMN/CT 叠层薄膜及 CMN 和 CT 均质薄膜的介电性能数据

样品	测量值		计算值	
	ϵ_r	$\tan \delta$ (%)	ϵ_r	$\tan \delta$ (%)
CMN	23.0	3.87	23.0	3.44
NI-1	64.2	2.02	65.2	1.87
NI-3	65.7	1.75	66.4	1.64
NI-5	66.8	1.55	67.5	1.45
NI-11	67.7	1.36	68.1	1.22
CT	157.0	0.95	157.0	0.89

如果将两种体积含量分别为 y_1 和 y_2 , 介电常数为 ϵ_1 和 ϵ_2 的不同成分介质复合, 当这两种介质完全独立时, 满足 Lichtenecker-Rother 混合对数定律 [18]:

$$\lg \epsilon_r = y_1 \lg \epsilon_1 + y_2 \lg \epsilon_2. \quad (7)$$

由表 1 可知 $\epsilon_1 = 157, \epsilon_2 = 23$; NI-1, NI-3, NI-5 和 NI-11 四个样品的 $y_1 = y_2 = 1/2$, 可算

得 $\epsilon_r = 60.1$, 即四种异质复合薄膜应具有相同的介电常数, 与实验结果不同. 其原因是在利用 (7) 式计算介电常数时, 只是简单地将两种材料物理加和, 没有考虑 CMN/CT 叠层薄膜电容器中异质界面层和电极界面层的存在对薄膜介电性能产生的影响. 表 1 中 CMN/CT 异质叠层薄膜的介电常数值均大于 (7) 式计算的结果, 进一步说明薄膜中的异质界面层有利于提高薄膜的介电性能.

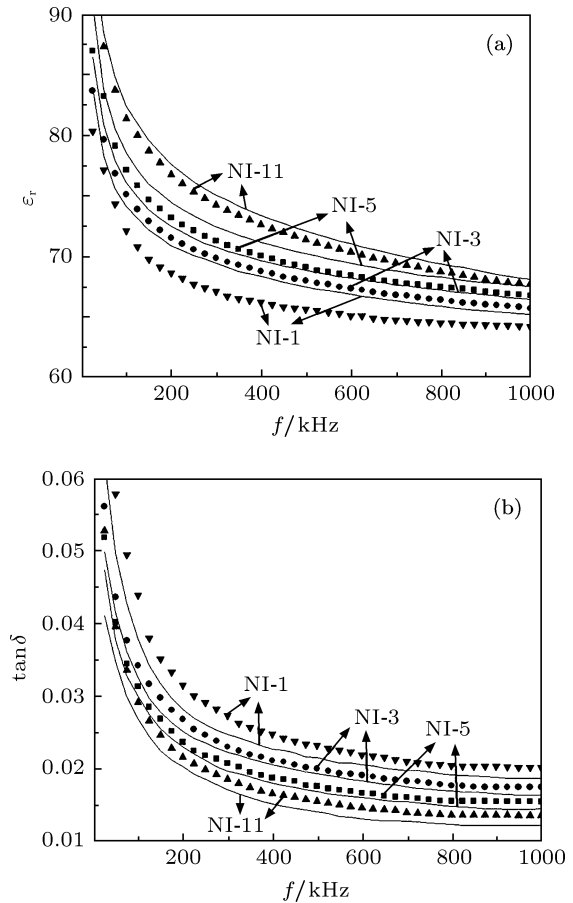


图 6 不同异质界面数 CMN/CT 叠层薄膜介电性能频谱图 (a) 介电常数; (b) 介电损耗 实线为模拟曲线

4 结论

通过异质叠层方法制备四种不同异质界面个数的 CMN/CT 叠层薄膜, 并分析四种薄膜的结构和介电性能. 根据 CMN/CT 异质薄膜叠层方式和交变电场中的薄膜介质损耗机理, 提出 CMN/CT 叠层薄膜等效电路与计算公式. 理论研究发现, 随异质界面个数增加, CMN/CT 叠层薄膜的介电常数增大, 介电损耗减小, 异质界面层的存在有利于改善叠层薄膜的介电性能, 电极界面层对薄膜的介电性能也产生一定的影响, 减小异质界面层和电极界面层厚度可以有效地提高薄膜的介电性能. 这与实验结果相符合.

- [1] Kanno I, Hayashi S, Takayama R, Hirao T 1996 *Appl. Phys. Lett.* **68** 328
- [2] Zhou J P, He H C, Shi Z, Nan C W 2006 *Appl. Phys. Lett.* **88** 013111-1
- [3] Qu B D, Evstigneev M, Johnson D J, Prince R H 1998 *Appl. Phys. Lett.* **72** 1394
- [4] O'Neill D, Bowman R M, Gregg J M 2000 *Appl. Phys. Lett.* **77** 1520
- [5] Schmidt R, Eerenstein W, Winiecki T, Morrison F D, Midgley P A 2007 *Phys. Rev. B* **75** 245111-1
- [6] Zheng F G, Chen J P, Li X W 2006 *Acta Phys. Sin.* **55** 3069 (in Chinese) [郑分刚, 陈建平, 李新婉 2006 物理学报 **55** 3069]
- [7] Erbil A, Kim Y, Gerhardt R A 1996 *Phys. Rev. Lett.* **77** 1629
- [8] Tabata H, Tanka H, Kawai T 1994 *Appl. Phys. Lett.* **65** 1971
- [9] Zheng F G, Chen J P, Li X W, Shen M R 2006 *Mater. Lett.* **60** 2735
- [10] Shen J, Zhou J, Lei Q, Ou G, Chen W 2010 *J. Chin. Ceram. Soc.* **38** 10 (in Chinese) [沈杰, 周静, 雷琼, 欧刚, 陈文 2010 硅酸盐学报 **38** 10]
- [11] Dube D C, Baborowski J, Murali P, Setter N 1999 *Appl. Phys. Lett.* **74** 3547
- [12] Zhu J, Zhou J, Xu L S, Shen J, Yang X Y, Chen W 2008 *Synth. React. Inorg. M.* **38** 168
- [13] Wang S Q, Ye H Q 2006 *Curr. Opin. Solid State Mater. Sci.* **10** 27
- [14] Yoon S O, Kim D M, Shim S H, Park J K, Kang K S 2006 *J. Eur. Ceram. Soc.* **26** 2025
- [15] Chen Y S 2005 *Physics* (1st Ed.) (Tianjin: Tianjin University Press) pp337-339 (in Chinese) [陈宜生 2005 物理学 (第一版) (天津: 天津大学出版社) 第 337—339 页]
- [16] Stengel M, Spaldin N A 2006 *Nature* **443** 679
- [17] Campbell D S, Hayes J A 1994 *Capacitive and Resistive Electronic Components* (Gordon and Breach, Yverdon) p122
- [18] Cheng L H, Zheng L Y, Li G R, Zeng J T, Yin Q G 2008 *Physica B* **403** 2588

Effects of heterogeneous interfaces on microstructure and dielectric properties of $\text{Ca}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3/\text{CaTiO}_3$ multilayered thin films*

Zhou Jing Liu Cun-Jin Li Ru Chen Wen[†]

(State Key Laboratory of Advanced Technology for Material Synthesis and Processing, School of Materials Science and Engineering, Wuhan University of Technology, Wuhan 430070, China)

(Received 7 May 2011; revised manuscript received 31 July 2011)

Abstract

The effects of heterogeneous interfaces on the microstructure, the morphology and the dielectric properties of $\text{Ca}(\text{Mg}_{1/3}\text{Nb}_{2/3})\text{O}_3/\text{CaTiO}_3$ (CMN/CT) multilayered (ML) thin film prepared in the layer-by-layer mode with a certain thickness are investigated. According to the experimental results, an equivalent circuit of CMN/CT ML thin film is simulated, and the theoretical formulae of the dielectric constant and loss of thin film are established. The results indicate that CMN/CT ML thin film, in which CT and CMN phases can exist independently, possesses a pure orthorhombic perovskite structure, dense smooth surfaces and intermediate layers at the heterogeneous interfaces, and that the dielectric constant increases and the dielectric loss decreases with the increase in the number of heterogeneous interfaces, and reducing the thickness of the interfacial transition layer is useful to improve the dielectric properties of CMN/CT multilayered thin film.

Keywords: heterogeneous interface, CMN/CT multilayered thin films, dielectric properties, equivalent circuit

PACS: 68.35.-p, 74.78.Fk, 77.22.-d, 61.50.Ah

* Project supported by the Key Program of the Natural Science Foundation of China (Grant No. 50932004), the National Natural Science Foundation of China (Grant No. 51072148), the Foundation for Key Program of Ministry of Education, China (Grant No. 109111), the Program for New Century Excellent Talents in University of Ministry of Education of China (Grant No. NCET-09-0628), and the Fundamental Research Funds for the Central Universities of Ministry of Education of China (Grant No. 2010-II-009).

[†] E-mail: chenw@whut.edu.cn