

# 总剂量辐射环境中的静态随机存储器 功能失效模式研究

郑齐文<sup>1)2)3)</sup> 余学峰<sup>1)2)†</sup> 崔江维<sup>1)2)</sup> 郭旗<sup>1)2)</sup> 任迪远<sup>1)2)</sup> 丛忠超<sup>1)2)3)</sup>

1) (中国科学院新疆理化技术研究所, 乌鲁木齐 830011)

2) (新疆电子信息材料与器件重点实验室, 乌鲁木齐 830011)

3) (中国科学院大学, 北京 100049)

(2012年12月30日收到; 2013年1月30日收到修改稿)

本文对静态随机存储器 (SRAM) 总剂量辐射引起的功能失效进行了六种不同测试图形下的测试. 利用不同测试图形覆盖的出错模式不同, 通过对比一定累积剂量下同一器件不同测试图形测试结果的差异, 以及对失效存储单元单独进行测试, 研究了总剂量辐照引起的 SRAM 器件功能失效模式. 研究表明: 器件的功能失效模式为数据保存错误 (Data retention fault) 且数据保存时间具有离散性, 引起数据保存错误的 SRAM 功能模块为存储单元. 通过对存储单元建立简化的等效电路图, 分析了造成存储单元数据保存错误以及保存时间离散性的原因, 并讨论了该失效模式对 SRAM 总剂量辐射功能测试方法的影响.

**关键词:** 静态随机存储器, 功能失效, 测试图形, 数据保存错误

**PACS:** 61.80.Ed, 61.82.Fk, 85.30.Tv, 07.85.-m      **DOI:** 10.7498/aps.62.116101

## 1 引言

静态随机存储器是数字处理、信息处理、自动控制设备中重要组成部件, 被广泛应用到航天器和卫星的控制系统中<sup>[1]</sup>. 空间辐射环境中的带电粒子 (如电子、质子与带电重粒子) 和宇宙射线会对 SRAM 器件造成辐射损伤, 引起诸如数据存取速率、噪声容限、功耗电流等特性参数的剧烈变化, 甚至造成数据错误或功能完全失效, 严重威胁航天器工作的可靠性和安全性<sup>[2]</sup>. 因此, 研究 SRAM 器件的辐射效应具有重要现实意义和必要性.

自上世纪 70 年代起, 国内外针对 SRAM 的总剂量辐射效应开展了大量研究<sup>[3-9]</sup>. 目前关于 SRAM 总剂量辐射损伤机理的基本认识是: 辐射在栅氧化物和隔离氧化物中引入的氧化物陷阱电荷及界面陷阱电荷引起晶体管阈值电压漂移及漏电, 积累到一定程度造成 SRAM 功能失效, 在参数测试

上表现为随着总剂量辐射静态功耗电流增加, 累积到一定剂量器件功能失效<sup>[3]</sup>.

目前关于 SRAM 总剂量功能失效的研究大部分集中在物理层面, 少有在电路级别关于失效模式的探讨, 且对不同工艺及电路结构的器件采用不同的实验方法得出了不同的结论<sup>[10-12]</sup>.

实际上, 由于 SRAM 器件内部电路结构复杂, 宏观电参数的测试结果很难体现器件内部的损伤信息, 使得目前对总剂量辐照引起的 SRAM 功能失效模式的认识依然不是十分清晰. 首先 SRAM 功能失效模式可为存储单元固定错误 (Stuck-at fault), 存储单元转变错误 (Transition fault), 多个存储单元的耦合错误 (Coupling fault), 以及译码器错误 (Address fault) 等<sup>[13]</sup>. 目前在 SRAM 的总剂量辐射效应测试中, 多数实验通过遍历地址写入读取固定数据的功能测试方法来判断 SRAM 功能是否正常<sup>[4-9]</sup>, 但写入读取固定数据的功能测试只能覆盖存储单元固定错误以及部分的转变和耦合错误且

† 通讯作者. E-mail: yuxf@ms.xjb.ac.cn

需要假设译码器正常工作, 如果 SRAM 的功能失效模式不在其覆盖范围内, 则该器件的抗总剂量辐照水平会被高估. 例如总剂量辐照引起 SRAM 译码器错误, 由于写入读取固定数据的功能测试对所有地址写入的数据相同, 因此即便是辐照引起了译码器失效, 器件仍可通过该功能测试. 其次在相同的功能失效模式下, SRAM 功能失效可以是存储单元失效和外围电路失效, 外围电路失效又可分为译码器失效、写驱动电路失效、灵敏放大器失效、数据 IO 失效等<sup>[13]</sup>. 研究确定 SRAM 的总剂量辐照功能失效模块, 对 SRAM 器件的抗总剂量辐射加固及评估具有一定的指导意义. 如果可以确定 SRAM 的失效模块, 我们可以只针对该模块进行工艺或设计加固来提高 SRAM 器件的抗总剂量辐照水平, 进而减小整体加固所需要的成本; 在辐射损伤评估中, 则可有针对性地加强相关性能的检测, 提高评估精度.

本文对 SRAM 器件总剂量辐射引起的功能失效进行了六种不同测试图形下的测试. 利用不同测试图形覆盖的出错模式不同, 通过对比一定累积剂量下同一器件不同测试图形测试结果的差异, 以及对失效存储单元单独进行测试, 研究了总剂量辐照引起的静态随机存储器 (SRAM) 功能失效模式.

## 2 辐照实验及测试方法

本次实验 SRAM 参数的测试在 Verigy 93000 上进行, 辐照前后对 SRAM 进行了六种不同测试图形的功能测试. 如表 1 所示, 复杂的测试图形覆盖较多的失效模式, 简单的测试图形覆盖较少的失效模式<sup>[13]</sup>. 其中固定数据 (Solid) 测试图形即为遍历地址写入读取固定数据的功能测试. 在对 SRAM 进行功能测试的同时也对静态功耗电流, 读延迟时间等直流和交流参数进行了测试.

表 1 实验应用测试图形以及其覆盖的静态随机存储器出错模式

测试图形	覆盖的失效模式
固定数据 (Solid)	存储单元固定错误 (Stuck-at fault) (译码器正常工作的情况下) 部分译码器错误 (Address fault) 部分存储单元转移错误 (Transition fault) 和耦合错误 (Coupling fault)
棋盘格 (Checkerboard)	存储单元固定错误 (Stuck-at fault) (译码器正常工作的情况下) 部分译码器错误 (Address fault) 部分存储单元转移错误 (Transition fault) 和耦合错误 (Coupling fault)
行进 (March_6N)	存储单元固定错误 (Stuck-at fault) 译码器错误 (Address fault)
列简化奔跳 (Galcol)	定位存储单元固定错误 (Stuck-at fault) 定位存储单元转移错误 (Transition fault) 定位大部分译码器错误 (Address fault) 定位一部分存储单元耦合错误 (Coupling fault)
行简化奔跳 (Galrow)	定位存储单元固定错误 (Stuck-at fault) 定位存储单元转移错误 (Transition fault) 定位大部分译码器错误 (Address fault) 定位一部分存储单元耦合错误 (Coupling fault)
奔跳 (Galpat)	定位存储单元固定错误 (Stuck-at fault) 定位存储单元转移错误 (Transition fault) 定位译码器错误 (Address fault) 定位存储单元耦合错误 (Coupling fault) 灵敏放大器读恢复错误 (Slow sense amplifier recovery fault)

实验器件采用 IDT 公司  $0.5\ \mu\text{m}$  互补金属氧化物半导体 (CMOS) 工艺的 16 kbit SRAM, 器件型号为 IDT6116SA. 辐照实验在中国科学院新疆理化技术研究所  $60\text{Co-}\gamma$  射线源上进行, 剂量率为  $0.51\ \text{Gy}(\text{Si})/\text{s}$ . 选取 3 片同一批次的器件, 分别编号为 A, B, C, 器件 A 辐照到总剂量 150 Gy, 器件 B 辐照到总剂量 200 Gy, 器件 C 辐照到总剂量 300 Gy. 器件在辐照期间, 除了  $V_{\text{SS}}$  管脚接地外, 其他所有管脚接 5 V 高电平, 使得器件处于静态状态.

### 3 实验结果及讨论

#### 3.1 实验结果

如表 2 所示, 器件 A 在辐照到总剂量 150 Gy 后, 进行不同测试图形的功能测试, SRAM 可以通过 Solid, Checkerboard, March\_6N 和 Galpat 的功能测试, 但无法通过 Galrow, Galcol 的功能测试. 器件在进行 Galrow 和 Galcol 测试时, 地址 (96, 11, 0) 的存储单元发生 0 到 1 的翻转 (我们用  $(x, y, d)$  表示存储单元的地址,  $x$  为地址线 A0—A6 的 10 进制表示,  $y$  为地址线 A7—A10 的 10 进制表示,  $d$  代表一个字 (word) 的第  $d$  个位 (bit)). 器件 B 和 C 分别辐照到总剂量 200 Gy 和 300 Gy 后, 无法通过所有测试图形的功能测试.

表 2 器件 A, B, C 不同测试图形功能测试结果

测试图形	器件 A (150 Gy)	器件 B (200 Gy)	器件 C (300 Gy)
固定数据 (Solid)	通过	失效	失效
棋盘格 (Checkerboard)	通过	失效	失效
行进 (March_6N)	通过	失效	失效
列简化奔跳 (Galcol)	失效	失效	失效
行简化奔跳 (Galrow)	失效	失效	失效
奔跳 (Galpat)	通过	失效	失效

IDT6116SA 的存储单元结构为四晶体管多晶硅电阻负载 (4T-2R) 结构, 如图 1 所示. 4T-2R 结构的存储单元可以最大限度上节省硅片上的面积, 商用器件大多会选择这种存储单元结构. 同六晶体管结构 (6T) 存储单元一样, 4T-2R 结构存储单元通过左右两侧的正反馈来稳定存储数据, 只是多晶硅电阻取代 p 型金属氧化物半导体晶体管 (PMOSFET) 成为上拉负载. 为了限制存储单元上的漏电流, 多

#### 3.2 结果讨论

##### 3.2.1 数据保存错误

在本次试验应用的六种测试图形中, Galpat 覆盖最多的失效模式且包含其他五种测试图形覆盖的失效模式. 器件 A 在 150 Gy 处可以通过 Galpat 的测试, 则说明该器件未出现其覆盖的失效模式, 但器件 A 无法通过 Galrow 以及 Galcol 的测试, 表明该器件表现出了新的失效模式, 且该失效模式不在表 1 所列范围内. 器件 A 地址为 (96, 11, 0) 的存储单元在 Galrow 和 Galcol 的测试中发生 0 到 1 的翻转, 而在其他测试图形中并未翻转, 说明该存储单元的翻转需要一定的条件. 我们对该存储单元单独进行了写读操作, 该存储单元在写操作之后直接读取数据始终正确, 但写操作之后使器件置于静态一段时间, 当这段时间大于  $0.15\ \text{ms}$  时, 读取数据该存储单元发生 0 到 1 的翻转, 上述实验现象表明器件的功能失效模式为数据保存错误 (Data retention fault), 数据保存错误是指存储单元只能正确存储数据一定时间, 一定时间后存储数据向相反方向翻转<sup>[10]</sup>. 对失效存储单元写操作之后直接读取数据功能正确表明器件的写读功能模块并未失效, 且器件 A 在 150 Gy 只有一个存储单元发生翻转, 外围电路失效一般会使得大量存储单元发生翻转, 根据以上分析我们认为器件功能失效初期的失效模块为存储单元.

晶硅电阻的阻值一般较大, 这就造成其上拉驱动能力远小于 PMOSFET. 当存储数据 0 时, 晶体管 Q3 和 Q4 处于关闭状态, Q1 处于开启状态, 存储节点 A 存储低电平, Q2 处于关闭状态, 存储节点 B 存储高电平.

IDT6116SA 是  $0.5\ \mu\text{m}$  CMOS 工艺的器件, 栅氧化物较厚, 总剂量辐照在栅氧产生的氧化物陷阱电荷会引起晶体管阈值电压负向漂移<sup>[2]</sup>. 处于关闭状

态 n 型金属氧化物半导体晶体管 (NMOSFET) 的驱动能力与阈值电压直接相关, 阈值电压越小关态漏电流越大, 进而驱动能力越强. 总剂量辐照会使得晶体管 Q1 和 Q2 的驱动能力增强, 对于辐照期间存储数据为 1 的情况, 处于开启状态的 Q2 阈值电压负向漂移大于处于关闭状态的 Q1<sup>[2]</sup>, 即辐照后 Q2 的驱动能力要大于 Q1. 当总剂量辐照使得 Q2 的驱动能力大于  $R_L$  时, 对该存储单元写入数据 0 后, Q2 使存储节点 B 的分压小于  $1/2 V_{dd}$ , 晶体管 Q1 关闭, Q1 关闭促使节点 A 电压上升, 进一步提高 Q2 的驱动能力, 形成正反馈, 最终导致存储单元翻转. 如果节点 B 的分压大于  $1/2 V_{dd}$ , 则不足以关闭晶体管 Q1 引起正反馈, 存储单元也不会发生数据的翻转, 也就是说晶体管 Q2 的阈值电压负向漂移到一定的值, 才会发生存储单元数据翻转<sup>[14,15]</sup>. 图 2(a) 为器件 C 辐照前上电直接读取 00h 的位图 (bitmap), 浅色的点代表存储数据 0 的存储单元, 深色的点代表存储数据 1 的存储单元, 由于辐照期间未对器件写入数据, 上电直接读取的数据即为辐照本底数据. 图 2(b) 为辐照 300 Gy 后, 对器件进行写读数据 00h 的功能测试 bitmap, 结果显示辐照期间处于 1 状态的存储单元多数发生 0 到 1 的翻转.

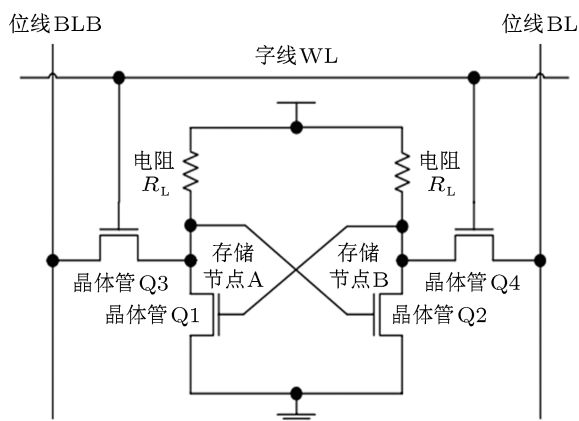


图 1 四晶体管多晶硅电阻负载的静态随机存储器存储单元结构图

对器件 A 存储单元 (96, 11, 0) 进行写读操作的实验结果表明, 存储单元向相反的方向翻转前可以保持正确存储数据一段时间. 图 3 为存储节点 B 一侧的等效电路图, 如图 3 所示, 把晶体管 Q2 等效为电阻  $R_{Q2}$ , 该阻值代表晶体管 Q2 的驱动能力, 与其阈值电压直接相关, 电容  $C$  为存储节点 B 的寄生电容, 该电容存储的电荷代表存储节点 B 存储的数

据. 对存储单元节点 B 一侧建立基尔霍夫方程为

$$V_{dd} = U_R(t) + U_C(t), \quad (1)$$

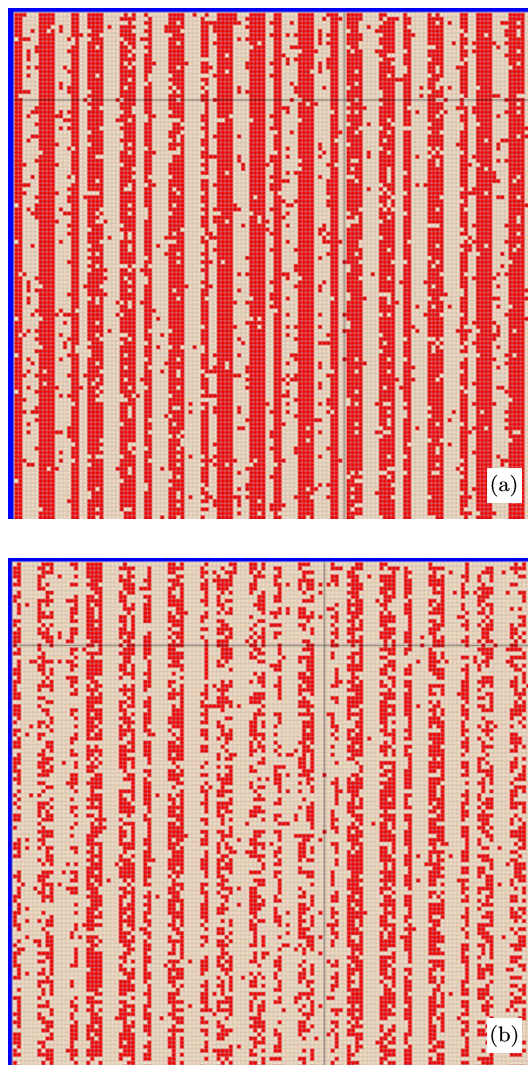


图 2 (a) 器件 C 辐照前上电直接读取 00h; (b) 器件 C 辐照 300 Gy 后, 写读 00h 功能的位图测试的位图

其中  $U_C(t)$  为寄生电容  $C$  两端的电压, 把各元件的电阻电容特性应用到上式, 化简得微分方程

$$U_C(t) + \frac{R_L R_{Q2} C}{R_L + R_{Q2}} \frac{dU_C(t)}{dt} = \frac{V_{dd} R_{Q2}}{R_L + R_{Q2}}. \quad (2)$$

对存储单元进行写 0 操作时, 字线 WL 处于高电平使得存取晶体管处于导通状态, 位线 BLB 处于低状态, BL 处于高状态. 通过存取晶体管 Q4, 位线 BL 对节点寄生电容充电, 使其维持在高电平状态  $V_{dd}$ , 写操作结束后字线 WL 处于低电平使得存取晶体管断开, 此时寄生电容的电压为  $V_{dd}$ , 即微分



方程 (2) 的初始条件为

$$U_C(t_0) = V_{dd}. \quad (3)$$

根据初始条件解微分方程 (2) 得

$$U_C(t) = \frac{R_L V_{dd}}{R_L + R_{Q2}} e^{-\frac{R_L + R_{Q2}}{R_L R_{Q2} C}(t-t_0)} + \frac{V_{dd} R_{Q2}}{R_L + R_{Q2}}. \quad (4)$$

由 (4) 式可知, 对存储单元进行写操作之后, 晶体管 Q2 对节点电容的电荷进行放电, 经过一定时间节点电压进入一个稳定状态, 稳定电压  $U_C = \frac{V_{dd} R_{Q2}}{R_L + R_{Q2}}$ . 当该电压值小于存储单元翻转阈值  $1/2V_{dd}$ , 即 Q2 的等效电阻  $R_{Q2}$  小于  $R_L$  时, 存储单元数据翻转. 寄生电容的电压由  $V_{dd}$  衰减到  $V_{dd}/2$  需要一定时间, 在这段时间内对存储单元进行读操作, 可读出正确数据, 即存储单元向相反的方向翻转前可以保持正确存储数据一段时间. 综合以上分析, 总剂量辐照引起存储单元晶体管 Q1 和 Q2 的阈值电压负向漂移是 SRAM 数据保存错误的直接原因.

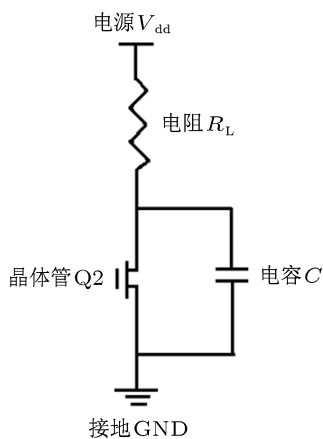


图3 存储节点B一侧的等效电路图

在我们进行的所有测试图形的功能测试中, 都没有覆盖数据保存错误, 所以器件 A 在 150 Gy 处可以通过覆盖失效模式最多的 Galpat 测试图形. 由于器件 A 无法通过写读操作间隔时间较长的 Galrow 和 Galcol 测试图形, 我们测试到了该器件的数据保存错误. 在更小的剂量下, 存储单元的数据保存时间可能大于 Galrow 和 Galcol 的写读操作间隔, 这时器件便可以通过所有测试图形的功能测试, 判定器件功能正常, 进而会高估器件的抗总剂量辐照水平. 由于工业标准的测试图形没有覆盖数据保存

错误, 为了准确评估 SRAM 器件抗总剂量辐照水平, 我们需要设计测试图形去覆盖该失效模式, 例如可以通过在测试图形 March\_6N 写操作结束后置器件于静态一定时间再进行读操作来检测.

### 3.2.2 数据保存时间的离散性

图 4 为器件 B 在 200 Gy 处不同测试图形的出错存储单元个数, 如图 4 所示器件 B 的出错存储单元数目在不同测试图形测试中有较大的区别. 通过对不同测试图形读写操作的分析, 我们发现存储单元的出错数与对存储单元写操作和读操作之间的时间间隔直接相关, 测试图形写读操作时间间隔越长, 出错存储单元越多. 对于出错存储单元数最大的 Galrow 测试图形, 大部分存储单元有最大的写读操作的间隔时间. 虽然 Galpat 是测试时间最长且最为复杂的测试图形, 但写读操作间隔相对于 Galrow 和 Galcol 相对较小, 所以出错数远小于以上两个测试图形. 写读操作间隔时间最少且相等的测试图形 Solid 和 Checkerboard 出错数相当且在所有测试图形中最少. 以上实验结果表明存储单元的数据保存时间具有离散性即不同存储单元的数据保存时间不同, 测试图形写读操作时间间隔越长其覆盖的存储单元数据保存时间范围越大, 进而出错存储单元越多.

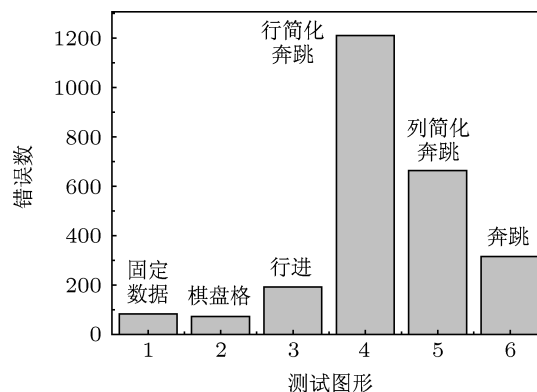


图4 器件 B 在 200 Gy 处不同测试图形的出错存储单元个数

存储节点电压由  $V_{dd}$  衰减到  $V_{dd}/2$  的时间即为存储单元的数据保存时间. 由方程 (4) 可知参数  $\frac{R_L + R_{Q2}}{R_L R_{Q2} C}$  决定了存储节点电压的衰减速度. 在半导体制造工艺中, 沟道掺杂、氧化物厚度、快界面态、多晶硅栅掺杂等条件的不同会引起同一硅片上的晶体管阈值电压不同, 目前的研究表明沟道掺杂浓度的不同是造成同一硅片上晶体管阈值电压不同的最重要原因, 沟道掺杂浓度的不同主要来源

于阈值调整离子注入 (threshold adjust implant)<sup>[15]</sup>, 虽然半导体工艺线上的离子注入机经过严格的校正, 但仍不能保证相邻晶体管沟道会有完全相同的离子掺杂浓度, 文献 [16] 报道典型工艺条件下的阈值调整离子注入会使晶体管阈值电压由 0.25 V 上升到 0.7 V. 文献 [17] 中, Oldham 等分析认为对于拥有几百万晶体管的集成电路来说, 整个器件上的晶体管阈值电压的偏差可达到  $\pm 60$  mV. 文献 [18] 报道 4T-2R 结构存储单元的多晶硅负载阻值约为  $3 \times 10^{12} \Omega$  到  $10^{13} \Omega$ , 存储单元工作在 5 V 电压, 多晶硅负载电阻可以提供的驱动电流为 1 pA 左右, 当 Q1 或 Q2 的关态漏电流大于 1 pA 时, 存储单元便会发生数据保存错误. 对于典型 0.5  $\mu\text{m}$  NMOS-FET 的转移特性曲线, 当晶体管栅压为 100 mV 时, 漏电流便可达到 1 pA, 所以 60 mV 的阈值电压偏差会对存储单元的数据保存错误产生重要影响<sup>[18]</sup>. 总剂量辐射损伤对半导体器件的影响是均匀的, 辐照后器件晶体管阈值电压同样存在离散性, 且该离散性主要来源于初始阈值电压的离散性.

图 5 为晶体管 Q2 不同阈值电压下存储节点电压与时间的关系图, 如图 5 所示, 根据方程 (4) 得到晶体管 Q2 在不同阈值电压下寄生电容电压随时间的变化关系, 其中  $V_{t1} > V_{t2} > V_{t3}$ ,  $V_{t2}$  为寄生电容稳定电压为  $V_{\text{dd}}/2$  的晶体管阈值电压. 晶体管阈值电压为  $V_{t1}$  时, 寄生电容稳定电压大于  $V_{\text{dd}}/2$ , 存储单元不会发生数据保存错误. 当晶体管阈值电压为  $V_{t3}$  时, 存储单元数据保存时间  $(t_1 - t_0) < (t_2 - t_0)$ . 以上结果表明存储单元中晶体管阈值电压漂移到一定值才会发生数据保存错误, 且阈值电压越小, 数据保存时间越短.

根据以上分析, 我们认为由于半导体工艺造成的不同晶体管阈值电压的离散性可能是存储单元

数据保存时间的离散性的直接原因.

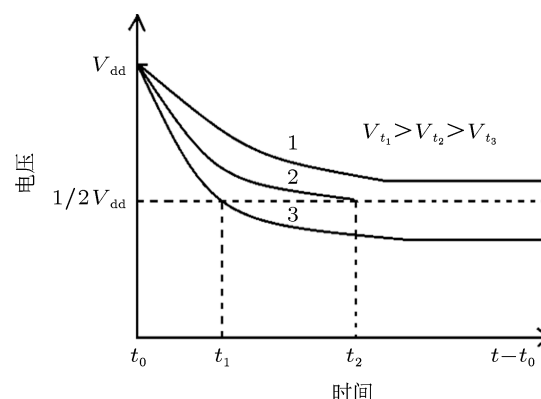


图 5 晶体管 Q2 不同阈值电压下存储节点电压与时间的示意图

## 4 结论

本文利用六种不同测试图形的功能测试, 研究了 SRAM 器件的总剂量辐射功能失效. 对比 SRAM 功能失效时不同测试图形的测试结果, 以及对失效存储单元单独进行测试, 分析认为器件的功能失效模式为数据保存错误且数据保存时间具有离散性, 引起数据保存错误的 SRAM 功能模块为存储单元. 4T-2R 结构的存储单元, 多晶硅负载电阻驱动能力较小, 当总剂量辐照使得存储单元中 NMOSFET 驱动能力大于多晶硅负载电阻时, 存储单元发生数据保存错误. 由于半导体工艺的偏差, 使得同一器件上的不同晶体管阈值电压具有离散性, 直接导致存储单元的数据保存时间具有离散性. 4T-2R 结构的存储单元对总剂量辐照非常敏感, 在抗辐照 SRAM 的设计中不适合应用. 数据保存错误要求我们进行覆盖更多失效模式的功能测试, 才能准确判断辐照后 SRAM 器件功能是否正常.

- [1] Lu H, Yin F, Gao J 2005 *Microprocessors* **5** 6 (in Chinese) [陆虹, 尹放, 高杰 2005 微机处理 **5** 6]
- [2] Oldham T R, McLean F B 2003 *IEEE Trans. Nucl. Sci.* **50** 483
- [3] Francis P, Flandre D, Colinge J P 1995 *IEEE Trans. Nucl. Sci.* **42** 83
- [4] Aivars J L, Steven R M, Oldham T R, Robertson D N 1996 *IEEE Trans. Nucl. Sci.* **43** 3103
- [5] Robin H P, Joel J C, Robert L R, Keith W G 1986 *IEEE Trans. Nucl. Sci.* **NS-33** 1535
- [6] Li M, Yu X F, Xue Y G, Lu J, Cui J W, Gao B 2012 *Acta Phys. Sin.* **61** 106103 (in Chinese) [李明, 余学峰, 薛耀国, 卢健, 崔江维, 高博 2012 物理学报 **61** 106103]
- [7] Li M, Yu X F, Xu F Y, Li M S, Gao B, Cui J W, Zhou D, Xi S B, Wang

- F 2012 *Atomic Energy Science and Technology* **46** 507 (in Chinese) [李明, 余学峰, 许发月, 李茂顺, 高博, 崔江维, 周东, 席善斌, 王飞 2012 原子能科学技术 **46** 507]
- [8] He C H, Geng B, He B P, Yao Y J, Li Y H, Peng H L, Lin D S, Zhou H, Chen Y S 2004 *Acta Phys. Sin.* **53** 194 (in Chinese) [贺朝会, 耿斌, 何宝平, 姚育娟, 李永宏, 彭宏论, 林东生, 周辉, 陈雨生 2004 物理学报 **53** 194]
- [9] Li M, Yu X F, Lu J, Gao B, Cui J W, Zhou D, Xu F Y, Xi S B, Wang F 2011 *Nuclear Techniques* **34** 452 (in Chinese) [李明, 余学峰, 卢健, 高博, 崔江维, 周东, 许发月, 席善斌, 王飞 2011 核技术 **34** 452]
- [10] Chumakov A I, Yanenko A V 1996 *IEEE Trans. Nucl. Sci.* **43**(6) 3109
- [11] Schwank J R, Dodd P E, Shanefelt M R 2004 *IEEE Trans. Nucl. Sci.*

- 51 3692  
[12] Schwank J R, Shaneyfelt M R, Felix J A 2006 *IEEE Trans. Nucl. Sci.* **53** 1772  
[13] Jha N K, Gupta S *Testing of Digital Systems* (New York: Cambridge University Press)  
[14] Dilillo L, Patrick G, Serge P 2005 *VLSI Test Symposium, Proceedings. 23rd IEEE Palm Springs California* May 1–5 183  
[15] Oldham T R, McGamty J M, Lelis A J, Terrell J M 1992 *Reliability Physics of VLSI Microelectronic Devices Harry Diamond Laboratories Report HDL-TR- 2203*  
[16] Huff H, Shimura F 1985 *Silicon Material Criteria for VLSI Electronics Sol. St. Technology* 103  
[17] Oldham T R, Bennett K W 1993 *IEEE Trans. Nucl. Sci.* **40** 1820  
[18] Toshihiko H, Hirotsuda K, Shuji M 1990 *IEEE Journal of Solid-State Circuits* **25** 1068

## Research on SRAM functional failure mode induced by total ionizing dose irradiation

Zheng Qi-Wen<sup>1)2)3)</sup> Yu Xue-Feng<sup>1)2)†</sup> Cui Jiang-Wei<sup>1)2)</sup> Guo Qi<sup>1)2)</sup>  
Ren Di-Yuan<sup>1)2)</sup> Cong Zhong-Chao<sup>1)2)3)</sup>

1) (Xinjiang Technical Institute of Physics & Chemistry, CAS, Urumuqi 830011, China)

2) (Xinjiang Key Laboratory of Electric Information Materials and Devices, Urumuqi 830011, China)

3) (Graduate University of Chinese Academy of Sciences, Beijing 100049, China)

( Received 30 December 2012; revised manuscript received 30 January 2013 )

### Abstract

In the present paper, function test of different test pattern was used to investigate function failure of static random access memory (SRAM) induced by the total dose effect. By comparing the function test results of different test pattern and single error bit, it is shown that the failure mode of the device is data retention fault, and different storage cell had diverse data retention time, the fault module of device is the storage cell. We discussed the reason for these phenomena in detail using simple circuit model of storage cell, and also analyzed the influence of these phenomena on test method to evaluate the total dose radiation damage of SRAM.

**Keywords:** SRAM, function failure, test pattern, data retention fault

**PACS:** 61.80.Ed, 61.82.Fk, 85.30.Tv, 07.85.—m

**DOI:** 10.7498/aps.62.116101

† Corresponding author. E-mail: yuxf@ms.xjb.ac.cn