

非晶硅界面缓冲层对非晶硅锗电池性能的影响*

刘伯飞 白立沙 张德坤 魏长春 孙建 侯国付 赵颖 张晓丹†

(南开大学光电子薄膜器件与技术研究所, 光电子薄膜器件与技术天津市重点实验室, 光电信息技术科学教育部重点实验室, 天津 300071)

(2013年7月30日收到; 2013年8月31日收到修改稿)

针对非晶硅锗电池本征层高锗含量时界面带隙失配以及高界面缺陷密度造成电池开路电压和填充因子下降的问题, 通过在PI界面插入具有合适带隙的非晶硅缓冲层, 不仅有效缓和了带隙失配, 降低界面复合, 同时也通过降低界面缺陷密度改善内建电场分布, 从而提高了电池的收集效率. 进一步引入IN界面缓冲层以及对非晶硅锗本征层进行能带梯度设计, 在仅采用Al背电极时, 单结非晶硅锗电池转换效率达8.72%.

关键词: 非晶硅缓冲层, 非晶硅锗薄膜太阳电池, 带隙, 界面

PACS: 88.40.hj, 88.40.jp, 68.55.-a, 61.43.Dq

DOI: 10.7498/aps.62.248801

1 引言

通过改变锗含量, 非晶硅锗合金材料的光学带隙可在1.1—1.8 eV范围内调变^[1], 因而可以有效调制其光吸收波段范围. 相对于非晶硅更高的长波吸收系数和可调变的光学带隙, 非晶硅锗合金材料非常适用于硅基薄膜叠层电池中. 近年来, 非晶硅锗材料被广泛应用于硅基叠层电池中的中间电池和底电池^[2-4], 与微晶硅电池用作叠层底电池以拓展光谱吸收范围相比^[5,6], 其可以获得更高的开路电压.

为了使a-SiGe:H单结电池获得更高的长波响应, 需要提高本征层的锗含量以降低光学带隙. 但是随着光学带隙的下降, 会造成a-SiGe:H本征层材料质量以及对应的器件结构发生变化. 从材料的角度来看, 光学带隙的下降会造成本征层内缺陷密度、无序度以及结构因子的提高^[1]. 而从器件的角度, 由于PIN型a-SiGe:H的P层和N层采用更高带隙的掺杂层, 导致这些层的导带和价带存在失配, 故而形成带隙失配^[7]. 同时, 在PI和IN界面处存在的高密度缺陷会对器件内部电场造成负面影响. 由于带隙失配和界面高缺陷, 载流子更加难以收集,

进而严重影响电池的开路电压和填充因子^[8].

为解决在采用低带隙非晶硅锗本征层时所存在的界面问题, 缓解界面复合对电池性能的限制, 本文对非晶硅锗电池PI界面非晶硅缓冲层带隙对电池性能的影响进行研究.

2 实验

本实验中所采用的非晶硅锗本征层以及其他膜层都在辐射型多功能薄膜沉积系统(cluster CVD)中制备, 实验腔室的本底真空保持 10^{-6} 量级; 电池的非晶硅锗本征层和掺杂层是在不同的腔室中制备获得; 本征层采用锗烷(GeH_4)、乙硅烷(Si_2H_6)以及氢气(H_2)混合制备, 沉积气压为1.6 Torr (1 Torr = 1.33322×10^2 Pa), 功率为4—8 W, 在高氢稀释下($R_H = 200$)制备, 衬底温度为200—250 °C.

电池的非晶硅缓冲层和本征层在同一腔室中进行制备, 其制备不需要引入锗烷, 制备工艺与本征层相同. 电池的衬底采用溅射后腐蚀的ZnO:Al衬底, 在稀释度为0.5%的稀盐酸中腐蚀30 s, 从而获得具有合适横向和纵向尺寸的表面形貌. 基于这样的衬底, 随后生长不同的膜层. 电池的基本结

* 国家重点基础研究发展计划 (批准号: 2011CBA00706, 2011CBA00707)、国家高技术研究发展计划 (批准号: 2013AA050302)、天津市科技支撑项目 (批准号: 12ZCZDGX03600)、天津市重大科技支撑计划项目 (批准号: 11TXSYGX22100) 和高等学校博士学科点专项科研基金 (批准号: 20120031110039) 资助的课题.

† 通讯作者. E-mail: xdzhang@nankai.edu.cn

构为 glass/ZnO:Al/(P)nc-Si:H/buffer (a-Si:H)/a-SiGe:H/(N)a-Si:H/Al, 电池面积为 0.253 cm^2 .

本征层锗含量在 Panalytical PW2403 全自动 X 射线荧光光谱 (XRF) 仪上测试获得. 采用 UV-VIS-NIR 分光光度计 (Cary 5000) 测试获得材料的透过谱, 通过采用无条件优化拟合法获得材料的吸收系数, 对其采用 Tauc 公式进行拟合从而获得材料的光学带隙.

电池进行了光态 I - V , 量子效率 (QE) 测试以及正反偏压 QE 测试, 光态 I - V 测试在 25°C 下进行, 采用光谱为 AM1.5. 对光态 J - V 曲线采用 Crandall 均匀电场模型进行拟合计算^[9], 在已知厚度的条件下, 获得本征层材料的 $\mu\tau$ 积参数, 以此作为本征层材料质量的表征^[10]. 在电池的开路点 (OCP) 测试电池的量子效率, 从而获得其平均内建电场强度^[11].

3 结果与讨论

图 1 所示为非晶硅锗电池 P, I, N 层的带隙结构, 其中横向宽度代表各层的示意宽度, 纵向代表光学带隙宽度.

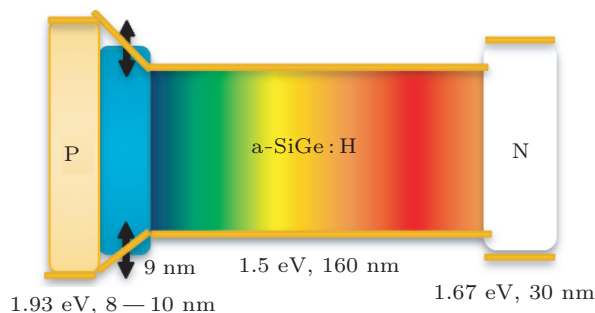


图 1 非晶硅锗电池结构示意图

如图 1 所示, P 层采用具有宽带隙的纳米硅 (P-nc-Si:H), 其厚度约 8—10 nm. 该 P-nc-Si:H 层在高氢稀释 ($\text{H}_2/\text{SiH}_4 = 100$)、高功率密度 (250 mW/cm^2) 的工艺下制备, 其材料结构为非晶网络中嵌入相互隔离的纳米晶粒^[12]. 由于该结构而导致的量子尺寸限制效应^[12], 使之具有宽的光学带隙, 保证窗口层具有良好的光透过率.

非晶硅锗本征层在制备的过程中带隙保持不变, 其光学带隙约为 1.5 eV, 厚度约为 160 nm, 锗含量约为 37%. 在生长完成本征层后, 继续生长一层约 20 nm 厚, 带隙约为 1.67 eV 的 n-a-Si:H 层. 可

以看到, 在非晶硅锗和 P-nc-Si:H 窗口层之间存在着约 0.43 eV 的带隙差. 为了缓和 PI 之间的带隙失配, 需要在非晶硅锗本征层和 P-nc-Si:H 层之间插入一层 a-Si:H 缓冲层, 其厚度约为 9 nm, 该厚度通过制备缓冲层厚度系列取得优化厚度. 由于非晶硅可以通过其氢含量在约 1.7—1.85 eV 较窄的范围内进行调控, 为能在 PI 界面处插入具有合适带隙的缓冲层, 首先需要通过工艺条件对非晶硅缓冲层带隙进行有效控制. 因此, 在 Eagle2000 衬底上通过改变制备薄膜的氢稀释度来控制非晶硅薄膜中的氢含量, 进而有效调控其带隙. 通过调控该 a-Si:H 缓冲层的乙硅烷流量, 获得了具有不同光学带隙宽度的缓冲层材料. 在制备该缓冲层时, 除了改变乙硅烷流量, 其他工艺保持不变. 其光学带隙随着乙硅烷流量的变化如图 2 所示.

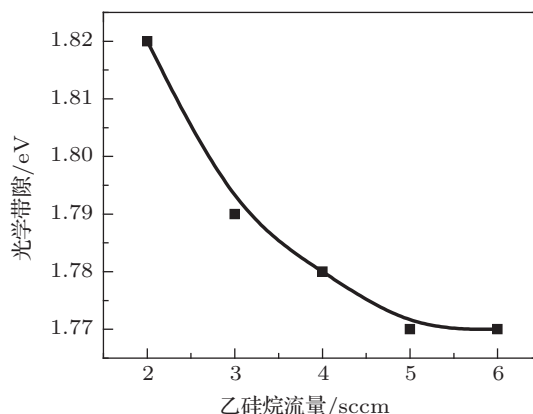


图 2 非晶硅材料光学带隙随着乙硅烷流量的变化

从图 2 可以看到, 随着乙硅烷流量的逐渐降低, a-Si:H 层的光学带隙在逐渐增大, 从 1.77 eV 逐渐提升到了 1.82 eV, 这是通过改变本征层内的氢含量来调控的. 对于使用更低流量的乙硅烷制备的样品, 由于高氢稀释率 ($R_H = 200$), 其已经开始进行非晶相到微晶相的转变, 纵向结构存在的不均匀性使得无法用透过反射谱获得准确的光学带隙信息, 故而在图 2 中未列出.

通过制备非晶硅材料, 获得了调控非晶硅缓冲层带隙的工艺手段. 为了研究 PI 界面处的 a-Si:H 缓冲层光学带隙对非晶硅锗性能的调控作用, 我们将具有不同光学带隙的非晶硅缓冲层插入图 1 的 a-SiGe:H 结构 PI 界面. 表 1 列出了具有不同 PI 缓冲层带隙的非晶硅锗电池的 I - V 特性参数.

表 1 界面采用不同带隙的非晶硅缓冲层的非晶硅锗电池特性参数

样品	PI 界面带隙/eV	V_{oc}/mV	FF/%	$J_{sc}/mA \cdot cm^{-2}$	转换效率/%
S0	1.50	720.3	48.23	14.13	4.91
S1	1.77	769.7	56.84	14.33	6.27
S2	1.79	782.5	59.59	14.63	6.82
S3	1.82	780.0	61.16	14.90	7.10

如表 1 所示, S0 样品代表没有插入缓冲层的非晶硅锗单结电池. 由图 2 可以看到, 当乙硅烷流量为 4—6 sccm (1 sccm = 1 mL/min) 时, 其流量降低, 几乎不会造成光学带隙的变化. 因此我们代表性选择了乙硅烷流量为 5, 3 以及 2 sccm 的工艺条件制备了 S1—S3 样品, 其光学带隙分别为 1.77, 1.79 和 1.82 eV. 对比 S0 和 S1, 没有在 PI 界面处插入缓冲层的非晶硅锗电池, 其开路电压 V_{oc} , 填充因子 FF 都要比插入缓冲层的样品低; 在插入缓冲层后, 电池的转换效率从 4.91% 提升到了 6.27%. 而对比 S1—S3, 随着缓冲层带隙逐渐展宽, 非晶硅锗的开路电压和填充因子都在逐渐上升, 而开路电压在缓冲层带隙提升到 1.79 eV 以后逐渐饱和, 保持在 780 mV 左右. 同时也发现, 随着本征层光学带隙的展宽, 通过对在短路点 (SCP) 测试的外量子效率曲线 (EQE) 进行积分获得的短路电流密度也在逐渐提升. 相对于没有插入缓冲层相比, 该短路电流密度提升了 $0.77 mA/cm^2$. 因此, 通过非晶硅锗电池的 PI 界面插入 a-Si:H 缓冲层, 可以有效提升电池的电学性能.

为探究具有不同缓冲层光学带隙的非晶硅缓冲层对非晶硅锗电池性能调制的内在机制, 首先对电池施加 0.5 和 -1 V 的外加偏压下进行外量子效率的测试. 对电池施加正偏压, 降低电池的内建电场对载流子运输的辅助作用, 可以观察受限载流子 (空穴) 以及势垒的存在对载流子运输的影响^[13]. 图 3 给出了不同缓冲层带隙对应的非晶硅锗电池的正偏压谱, 其通过计算 EQE (0.5 V) 和 EQE (0 V) 的比值获得.

从图 3 可以看到, 随着缓冲层带隙的逐渐增大, 电池的正偏压谱在 350—600 nm 范围内逐渐提升. 小于 350 nm 处由于作为前电极的透明导电膜以及 P 层窗口层的寄生吸收, 导致正偏压谱在此处存在较大的误差, 不予考虑. 当带隙逐渐展宽时, 短波段的载流子运输受外加正偏压的影响越弱. 根据图 1 示意结构, 由于在 PI 界面附近存在带隙失配 (导带失配和价带失配), 故而存在电子和空穴的输运势

垒, 在 PI 界面处的电场可以辅助具有合适能量的空穴跃过势垒从而被收集. 然而外加正向电场对内建电场的减弱使得界面处电场的辅助作用减弱, 更多载流子会由于能量不足以跃过势垒而堆积在其附近. 因而我们可以看到, 1.82 eV 的带隙宽度相对于其他带隙宽度, 更有效地降低了势垒高度, 使得具有相比拟能量的载流子 (与正偏压下其他两种缓冲带隙的非晶硅锗电池相比) 可以跃过势垒从而被有效收集. 三个样品的正偏压谱在长波段的差别则体现出 IN 界面处电场、材料质量以及势垒的限制.

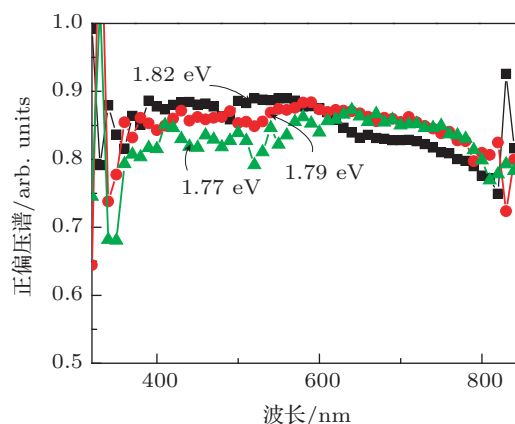


图 3 PI 界面采用不同缓冲层带隙的非晶硅锗电池对应的正偏压谱

由于势垒的阻挡作用而导致载流子在 PI 界面附近堆积的现象也可以通过反偏压谱看出. 图 4 给出了不同带隙对应的电池反偏压谱, 其通过 EQE (-1 V)/EQE (0 V) 获得. 对电池施加反偏压, 可以增强内建电场对载流子运输的辅助作用, 辅助载流子运输或者跃过势垒, 从而使得在短路条件下本应复合的载流子在外加场的辅助作用下被收集, 故而可以表征电池内的复合程度^[13].

从图 4 可以看到, 电池的主要复合区域发生在 350—600 nm 的短波范围内. 这与图 3 中正偏压谱的区域相近, 对于高锗含量的非晶硅锗电池, 由于其高吸收系数 α 而导致光的穿透深度 α^{-1} 降低, 故而该波段对应的复合区域为 PI 界面附近. 反偏压谱证明, 随着非晶硅缓冲层的带隙逐渐展宽, 其在 PI 界面附近的载流子复合率在逐渐下降. 根据图 3 展示的正偏压谱结果, 采用 1.82 eV 带隙宽度的电池有利于低能量的载流子运输. 因此可以推断, 对于 1.77 eV 带隙的电池, 由于 PI 界面处存在相对更高的势垒而导致空穴发生堆积, 并与在 PI 界面产生的光生电子发生复合, 从而表现出最大的反偏压比 (约 6%—10%). 而 1.82 eV 带隙的非晶硅锗电池则

相对较小 (2%—4%). 其实, 此处的复合率也与带隙失配导致缺陷密度增大有关^[14].

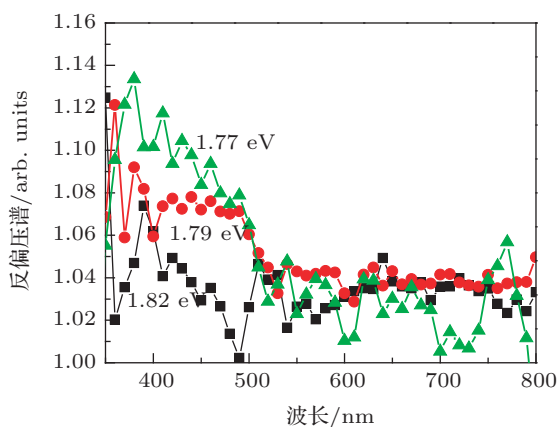


图4 PI界面插入具有不同缓冲层带隙的非晶硅锗电池的反偏压谱

由表1中也可发现, 随着缓冲层带隙宽度逐渐增大, 电池的短路电流密度在逐渐增大. 这也是在PI界面处复合率降低从而导致收集效率增大, 更多的载流子被收集.

根据上述分析可以得出结论: 合适的缓冲层带隙可以有效地缓和宽带隙窗口层和窄带隙本征层之间的带隙失配, 从而更有效地收集载流子.

为解释缓冲层的插入对非晶硅锗开路电压的影响, 我们也对电池的光态 I - V 曲线进行分析, 探究 V_{oc} 逐渐提升的原因. 对于PIN型电池, 其光照下的电池 I - V 特性可以使用均匀电场模型^[9]进行拟合. 而电池的开路电压 V_{oc} 则可以用以下公式来近似表示:

$$V_{oc} = \frac{nKT}{q} \ln \left(\frac{J_{sc}}{J_0} + 1 \right),$$

其中, n 代表光态品质因子, 与暗态品质因子不同的是, 其体复合主要是由光生电子空穴产生的额外复合来决定, 由于光照下体复合一直存在, 因此在界面缺陷较小的情况下, 该值约为2^[15]; 而 J_0 代表的是光态反向饱和电流密度, 与电池本征层材料密切相关. 表2列出了不同样品器件对应的光态反向饱和电流密度 J_0 以及光态二极管品质因子 n .

表2 具有不同缓冲层带隙的非晶硅锗电池的光态反向饱和、电路密度和品质因子

样品	PI界面带隙/eV	$J_0^{(light)}/\text{mA}\cdot\text{cm}^{-2}$	$n^{(light)}/\text{arb. units}$
S0	1.50	8.43×10^{-9}	1.44
S1	1.77	7.67×10^{-8}	1.62
S2	1.79	2.49×10^{-7}	1.75
S3	1.82	4.65×10^{-7}	1.75

随着带隙的逐渐增大, 电池的反向饱和电流密度在逐渐增大, 同时电池的二极管品质因子也在逐渐升高. 如果二极管品质因子在1.5附近, 则其主要由界面复合决定, 而当其逐渐趋近于2, 则体复合逐渐占主导^[15]. 因此由表2可知, 在没有插入缓冲层时, 电池主要是界面复合占主导; 随着缓冲层带隙的逐渐展宽, 则体复合逐渐占主导. 这一结果也验证了根据正偏压谱和反偏压谱得到的结论, 合适的光学带隙有效地降低了PI界面的复合.

电池的反向饱和电流密度 J_0 的增大与反偏压下载流子的收集有关. 我们认为, 对于PI界面势垒较高的S0和S1样品, 由于势垒较高, 热载流子即使在负偏压下也无法完全克服势垒从而被抽取, 表现出深能级缺陷的行为, 故而其反向饱和电流密度相对较小; 而当通过插入合适带隙的缓冲层时, 热载流子也可以更有效地被反向电场抽取, 故而其反向饱和电流密度较小.

同时也发现, 没有插入缓冲层以及插入1.77 eV带隙的非晶硅锗样品, 其光态反向饱和电流密度 J_0 的数量级甚至与a-Si:H电池相当. 而当界面带隙被缓冲后, 其光态反向饱和电流密度 J_0 恢复到该光学带隙下的非晶硅锗电池平均量级^[11]. 同时, 光态反向饱和电流密度 J_0 随着带隙增大而逐渐增大的现象也与a-Si:H电池插入缓冲层的规律相反^[16]. 我们认为, J_0 的变化与缓冲层匹配的带隙失配大小有关. 对于低带隙非晶硅锗本征层和宽带隙P-nc-Si:H窗口层, 其带隙差达0.42 eV, 远远高于非晶硅电池的带隙差 (典型值为0.18 eV). 在较小的带隙差下, 光态反向饱和电流密度 J_0 会由于界面复合水平的降低而降低.

因此, 由于高界面势垒的存在, 降低了电池的反向饱和电流密度, 同时也由于阻挡载流子收集而使得界面处的复合增强. 通过具有合适带隙的缓冲层来缓和PI界面的带隙失配, 虽然同时提高了电池的反向饱和电路密度, 但是由于对载流子输运的增强而使得界面处复合减弱. 根据(1)式, 电池的 V_{oc} 与 $\ln(J_{sc}/J_0)$ 成反比关系, 而与 n 成正比关系, 两者的作用使得电池的开路电压逐渐增强. 同时, 根据电池的开路电压逐渐增强的趋势, 我们认为由于合适的带隙匹配疏导载流子传输, 降低界面处载流子复合的机制, 对开路电压的提升起到了非常重要的作用.

我们同时需要关注电池的填充因子的变化, 了解界面带隙匹配对填充因子提升的内在机理. 表3

中列出了在 OCP 测试外量子效率所获得的平均电场强度以及通过对光态曲线进行拟合获得的空穴迁移率-寿命积 μT_p , 它们分别代表了内部电场辅助作用、材料质量的好坏以及内部势垒的高低对载流子牵引长度的贡献.

表 3 PI 界面具有不同缓冲层光学带隙的非晶硅锗电池的平均电场、空穴迁移率-寿命积以及串联电阻

样品	带隙/eV	平均电场/ $10^4 \text{ V}\cdot\text{cm}^{-1}$	μT_p / $10^{-9} \text{ cm}^2\cdot\text{V}^{-1}$	串联电 阻/ $\Omega\cdot\text{cm}^2$
S0	1.50	3.45	1.43	7.82
S1	1.77	4.09	2.95	7.39
S2	1.79	4.20	3.96	5.68
S3	1.82	4.37	4.18	4.60

缓冲层插入与否对电池的平均电场影响显著. 相对于 S0, S1 样品表现出更强的内建电场. 同时, 随着缓冲层带隙的增大, 平均电场强度也在逐渐增大. 这主要是由于非晶硅锗中锗含量的提高会造成本征层内缺陷密度的显著增大^[1], 故而在 PI 和 IN 界面附近会形成大量的缺陷. 该缺陷是由于 P 层和 N 层的空穴电子注入而形成 D^+ 和 D^- 电荷层, 从而造成内建电场的变形, 造成 U 型电场分布^[8]. 通过插入非晶缓冲层, 其缺陷密度远低于非晶硅锗^[7], 故而有效降低了界面缺陷. 这样一方面降低了界面复合, 另一方面也降低了 D^+ 电荷层对内建电场的屏蔽作用^[8] 而造成体电场的减弱, 因而 S1 样品相对于 S0 显著增强. 而界面处氢稀释的逐渐增强, 也有利于 a-Si:H 缺陷密度的降低, 因此其平均电场进一步增强.

通过空穴迁移率-寿命积, 我们可以看到合适带隙的缓冲层插入也有效提升了受限载流子(空穴)的寿命, 这是通过降低界面复合来实现的. 同时电池的串联电阻也在进一步减小, 这说明由于 PI 界面带隙失配而造成的接触电阻也在逐渐减小. 正是由于体电场的增强以及空穴迁移率-寿命积的提升, 使得更有利于主要限制电池性能的空穴的输运, 从而显著提高了电池的填充因子, 故而界面处合适带隙缓冲层的选择不仅通过缓冲势垒来改善界面载流子的输运, 也可以通过增强体电场来改善体载流子的输运.

图 5 给出了电池收集效率的偏压关系, 以此来表征合适带隙的选择对电池收集效率的改善作用.

由图 5 中可以看到, 随着带隙的逐渐增大, 电

池的收集效率逐渐提高. 在低偏压时, 电池的收集效率提升并不显著. 其主要改善表现在高正偏压时, 可以看到在接近开路电压附近, 电池的收集效率最为显著, 这主要体现在串联电阻的下降上(如表 3 所示), 表现为界面接触电阻的改善. 可见, PI 界面的 a-Si:H 缓冲层可以有效改善非晶硅锗电池性能, 而且合适的带隙选择可以更有效地提升非晶硅锗电池的电学特性, 降低由于界面限制而造成的性能下降.

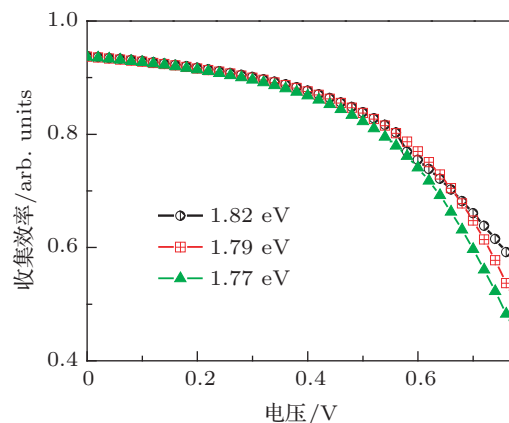


图 5 PI 界面具有不同缓冲层带隙的非晶硅锗电池收集效率的偏压关系

除了对 PI 界面的 a-Si:H 缓冲层的研究外, 从表 2 中可见, 二极管品质因子在 1.75 时达到饱和, 也表明依然存在着界面复合的限制. 我们将之归因于 IN 界面处的限制, 因此也需要在 IN 界面插入合适的缓冲层以对电池进行进一步的优化. 同时, 由于本征层采用恒定带隙, 为兼顾非晶硅锗电池的光学吸收和电学输运, 也对非晶硅锗本征层带隙梯度分布进行设计, 以进一步降低本征层的复合率. 电池能带结构如图 6 所示.

由图 6 可见, 电池的本征层带隙逐渐从 1.42 eV 提升到了 1.55 eV, 其厚度为 160 nm. 与图 1 所展示的 1.5 eV 恒定带隙结构相比, 其 PI 界面处锗含量更高, 使得更多的长波光在靠近 PI 界面附近吸收以利于收集, 而 IN 界面处锗含量较低, 从 PI 界面附近到 IN 界面, 其带隙逐渐线性展宽. 通过在玻璃衬底上制备不同锗含量的非晶硅锗材料, 测试透射反射谱来获得不同锗含量的带隙. 同时, IN 界面处插入工艺条件与 PI 界面相同的非晶硅缓冲层, 其厚度约 20 nm. 表 4 列出了插入 IN 界面缓冲层以及本征层进行带隙梯度设计以后电池性能的对比.

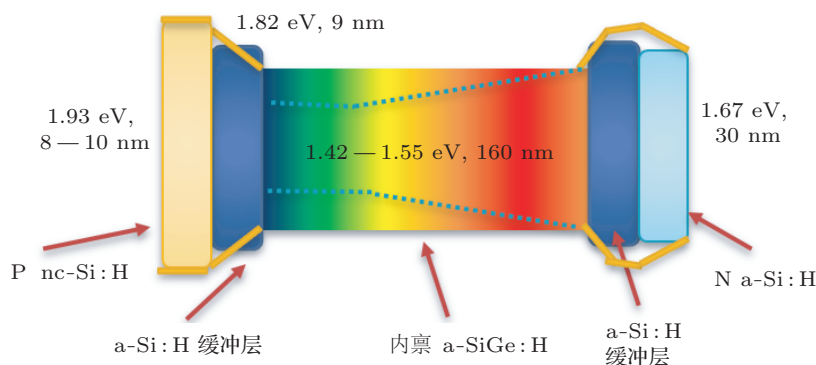


图6 插入IN界面非晶硅缓冲层以及本征层进行带隙梯度设计的非晶硅锗电池结构

表4 采用两种结构所制备的非晶硅锗电池的性能对比

电池结构	V_{oc}/mV	FF/%	$J_{sc}/\text{mA}\cdot\text{cm}^{-2}$	转换效率/%
结构1(图1)	780.0	61.16	14.90	7.10
结构2(图6)	788.6	66.81	16.55	8.72

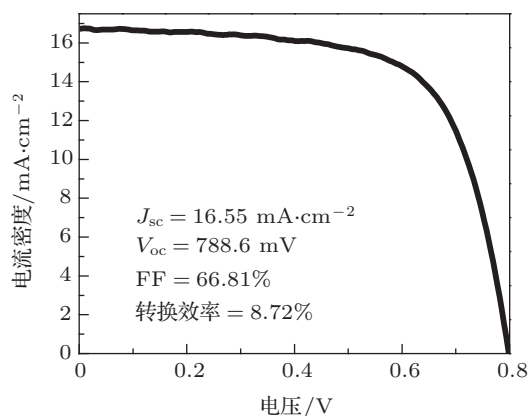


图7 转换效率达8.72%的非晶硅锗单结电池I-V特性曲线(采用Al背电极)

如表4所示,在对PI界面缓冲层进行优化的基

础上,引入IN界面缓冲层以及本征层带隙梯度设计,电池的性能得到显著提升,转换效率从7.1%提高到8.72%,电池的开路电压、填充因子以及短路电流密度都有显著提升.图7给出了图6能带结构设计对应的电池I-V特性曲线.

4 结论

非晶硅锗电池在锗含量较高时,会造成PI和IN界面失配以及高的界面缺陷密度,进而造成开路电压和填充因子的下降.针对这一问题,本文通过插入非晶硅缓冲层,并选取具有合适带隙宽度的缓冲层来缓和PI界面的带隙失配,有效降低了PI界面处的复合.实验证明,合适带隙的PI界面非晶硅缓冲层不仅可以缓和界面失配,降低界面复合,同时由于降低了界面缺陷密度,从而降低了对内建电场的屏蔽,提高了空穴的输运能力,对电池的界面和体区都有改善作用.进一步对IN界面缓冲层以及本征层带隙梯度结构进行优化设计,在仅使用Al背电极时,非晶硅锗单结电池转换效率达8.72%.

- [1] Mackenzie K D, Eggert J R, Leopold D J, Li Y M, Lin S, Paul W 1985 *Phys. Rev. B* **31** 2198
- [2] Yang J, Yan B, Guha S 2005 *Thin Solid Films* **487** 162
- [3] Deng X, Liao X, Han S, Povolny H, Agarwal P 2000 *Solar Energy Materials and Solar Cells* **62** 89
- [4] Yan B, Yue G, Sivec L, Yang J, Guha S, Jiang C 2011 *Appl. Phys. Lett.* **99** 113512
- [5] Zheng X X, Zhang X D, Yang S S, Wang G H, Xu S Z, Wei C C, Sun J, Geng X H, Xiong S Z, Zhao Y 2011 *Acta Phys. Sin.* **60** 068801 (in Chinese) [郑新霞, 张晓丹, 杨素素, 王光红, 许盛之, 魏长春, 孙建, 耿新华, 熊绍珍, 赵颖 2011 物理学报 **60** 068801]
- [6] Zhang X D, Zheng X X, Xu S Z, Lin Q, Wei C C, Sun J, Geng X H, Zhao Y 2011 *Chin. Phys. B* **20** 108801
- [7] Lundszen D, Finger F, Wagner H 2002 *Solar Energy Materials and Solar Cells* **74** 365

- [8] Zimmer J, Stiebig H, Wagner H 1998 *J. Appl. Phys.* **84** 611
- [9] Crandall R S 1983 *J. Appl. Phys.* **54** 7176
- [10] Okamoto H, Kida H, Nonomura S, Fukumoto K, Hamakawa Y 1983 *J. Appl. Phys.* **54** 3236
- [11] Hegedus S S 1997 *Prog. Photovolt.: Res. Appl.* **5** 151
- [12] Deng X 2005 *Photovoltaic Specialists Conference, Conference Record of the Thirty-first IEEE Lake Buena Vista, USA, January 3–7, 2005* 1365
- [13] Arya R R, Bennett M S, Rajan K, Catalano A 1989 *Appl. Phys. Lett.* **55** 1894
- [14] Jimenez Z R, Rubinelli F A, Rath J K, Schropp R E I 2002 *J. Non-Cryst. Solids* **299** 1131
- [15] Hegedus S S, Salzman N, Fagen E 1988 *J. Appl. Phys.* **63** 5126
- [16] Merten J, Voz C, Munoz A, Asensi J M, Andreu J 1999 *Solar Energy Materials and Solar Cells* **57** 153

Effect of a-Si : H interface buffer layer on the performance of hydrogenated amorphous silicon germanium thin film solar cell*

Liu Bo-Fei Bai Li-Sha Zhang De-Kun Wei Chang-Chun Sun Jian
Hou Guo-Fu Zhao Ying Zhang Xiao-Dan[†]

(Key Laboratory of Photo-Electronic Thin Film Devices and Technology, Key Laboratory of Optoelectronic Information Technology of Ministry of Education,
Institute of Photo Electronics Thin Film Devices and Technology of Nankai University, Tianjin 300071, China)

(Received 30 July 2013; revised manuscript received 31 August 2013)

Abstract

In the light of the open circuit voltage and fill factor reduction resulting from band gap discontinuities and high defect densities at interfaces when more germanium is mixed into the intrinsic layer of hydrogenated amorphous silicon germanium solar cell, the insertion of a-Si : H buffer layer with proper band gap into PI interface not only mitigates band gap discontinuities and interface recombination, but also improves the electric field distribution by reducing the defect densities at PI interface, thus the collection efficiency of a-SiGe : H solar cell is enhanced. By inserting a-Si : H buffer layer into IN interface and designing band gap profile along the a-SiGe : H intrinsic layer further, the 8.72% conversion efficiency of single junction a-SiGe : H solar cell is achieved when only Al back reflector is added as back contact.

Keywords: a-Si : H buffer layer, hydrogenated amorphous silicon germanium solar cell, band gap, interface

PACS: 88.40.hj, 88.40.jp, 68.55.-a, 61.43.Dq

DOI: 10.7498/aps.62.248801

* Project supported by the National Basic Research Program of China (Grant Nos. 2011CBA00706, 2011CBA00707), the National High Technology Research and Development Program of China (Grant No. 2013AA050302), the Science and Technology Program of Tianjin, China (Grant No. 12ZCZDZX03600), the Major Science and Technology Project of Tianjin, China (Grant No. 11TXSYGX22100), and the Specialized Research Fund for the Doctoral Program of Higher Education of China (Grant No. 20120031110039).

[†] Corresponding author. E-mail: xdzhang@nankai.edu.cn