

溶胶凝胶法制备高性能锆铝氧化物作为绝缘层的薄膜晶体管*

高娅娜 李喜峰[†] 张建华

(上海大学, 新型显示技术与应用集成教育部重点实验室, 上海 200072)

(2014年1月2日收到; 2014年2月25日收到修改稿)

本文采用溶胶凝胶法制备了锆掺杂铝氧化物(锆铝氧化物)和铪铟锌氧化物薄膜, 并用于制造薄膜晶体管的绝缘层和有源层. 锆铝氧化物绝缘层具有较高的介电常数, 其相对介电常数为19.67, 且薄膜表面光滑, 致密, 其表面粗糙度仅为0.31 nm. 获得的薄膜晶体管具备良好的器件性能, 当器件宽长比为5时, 器件的饱和迁移率为 $21.3 \text{ cm}^2/\text{V}\cdot\text{s}$, 阈值电压为0.3 V, 开关比可以达到 4.3×10^7 , 亚阈值摆幅仅有0.32 V/dec.

关键词: 薄膜晶体管, 锆铝氧化物, 迁移率

PACS: 85.30.Tv, 81.05.Gc, 77.22.Ch

DOI: 10.7498/aps.63.118502

1 引言

近年来, 非晶氧化物薄膜晶体管(TFT)由于具有良好光学透过率、较高场效应迁移率、大面积的均匀性等优点, 而在平板显示产业得到广泛的应用^[1,2]. 传统的制备非晶氧化物的方法大多需要真空工艺^[3], 制造成本高. 溶胶凝胶法无需真空, 设备简单, 工艺简单, 生产成本低, 从而引起了人们广泛研究^[4]. 随着显示器件的分辨率越来越高, 对TFT器件提出了更高的要求, 即器件越来越小, 栅绝缘层的单位电容必须进一步提高. 通常通过降低绝缘层厚度和高介电常数(k)绝缘层来提高单位电容. 在保持相同电容的情况下, 高介电常数(k)材料的绝缘层相对较厚, 能够有效的降低漏电流引起的结构缺陷和隧穿电流^[5,6]. 因此高 k 材料如 ZrO_2 , HfO_2 , Ta_2O_5 , Y_2O_3 等^[7]吸引研究人员的注意. 然而, 目前常用的高 k 材料仍存在问题, 如多晶结构^[8-10], 表面较粗糙, 这极大地降低了它们的可靠性, 此外, 与传统的 SiO_2 相比, 其禁带较窄(小于6 eV), 进一步导致了低击穿电压和高漏电

流^[11]. 为了解决上述问题, 提出高 k 材料和宽禁带材料相结合的介电材料^[12]. ZrO_2 具有较高的介电常数(25), 而 Al_2O_3 是一种典型的宽禁带(8.9 eV)材料^[13]. 我们将 Al_2O_3 掺杂与 ZrO_2 中形成新的锆铝氧化物(AZO)介电材料. 并通过溶胶凝胶技术制备了AZO薄膜, 并用作TFT器件的绝缘层, 有源层采用铪铟锌氧化物(HIZO)薄膜, 其中Hf的加入可以有效的抑制载流子浓度, 降低关态电流和减小亚阈值摆幅^[14]. 文中还研究了不同沟道宽长比(W/L)对AZO TFT器件性能的影响.

2 实验

本文采用溶胶凝胶法制备的AZO薄膜和HIZO薄膜分别作为TFT器件的绝缘层和有源层. 通过将三仲丁氧基铝和氧氯化锆按2:1的比例溶解于乙二醇甲醚中获得AZO前驱体溶液. 将氯化铪, 硝酸铟和醋酸锌按0.3:3:2的比例溶解在乙二醇甲醚中配制HIZO前驱体溶液. 所配制的溶液均老化2天, 接着在 $200 \text{ mm} \times 200 \text{ mm}$ 的玻璃上旋涂AZO和HIZO薄膜, 转速为3000 r/min, 时间为

* 国家自然科学基金(批准号: 61006005)和上海科学技术委员会项目(批准号:13520500200)资助的课题.

[†] 通讯作者. E-mail: lixifeng@shu.edu.cn

50 s, 旋涂结束后, 薄膜经过 30 min 的 300 °C 退火处理坚固成膜, 多次重复此工艺达到理想厚度.

所制备的 AZO TFT 为底栅底接触结构, 其结构如图 1 插图所示, 其中左侧插图为结构示意图, 右侧插图为器件沟道处的 SEM 断面图. 基板使用 Corning EXG 玻璃, 首先直流磁控溅射一层厚度约为 100 nm 的透明 ITO 作为栅极. 然后通过旋涂工艺制备厚度约为 110 nm 的绝缘层. 接着溅射约为 50 nm 厚的 ITO 作为源漏电极. 最后, 利用旋涂工艺制备约 30 nm 厚的有源层. 所有层的图案化处理过程都采用传统光刻工艺, 器件的沟道长度 L 均为 6 μm .

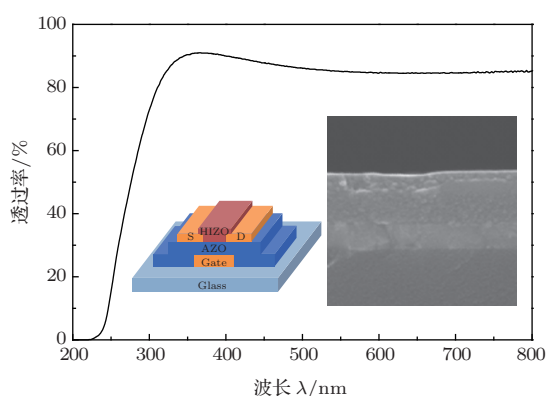


图 1 AZO 薄膜的光学透射率 (左侧插图为 AZO TFT 的结构示意图, 右侧插图为 AZO TFT 部分沟道区的 SEM 断面图)

采用热重-差热 (TA Instruments, TGA-Q600) 技术分析前驱体溶液的整个反应过程. 原子力显微镜 (AFM, Nanonavi SPI-400) 用来分析薄膜表面形貌, 采用扫描电镜 (SEM, Hitachi, S-4800) 观察薄膜厚度和断面形貌, 薄膜的透射率采用紫外分光光度计 (Hitachi, H-3900) 进行测量. 另外, 采用 Agilent E4980A 阻抗分析仪和 Agilent 4155C 精密半导体参数测量仪分别测量电容和 TFT 的电学性能.

3 结果与分析

图 1 所示为 AZO 薄膜 (包含玻璃基板) 的在 200—800 nm 波长范围内的光学透射率. 薄膜在可见光区域的平均透射率超过 80%, 透光性好, 满足制备透明 TFT 器件的需求.

图 2 所示为 HIZO 和 AZO 溶胶的 TG-DTA 曲线. 从 HIZO 溶胶的 TG-DTA 曲线可以看出, 在

25—120 °C 范围存在较大失重, 并伴随着较强的吸热峰, 这主要是由前驱体的分解和水解反应引起 [4]. 在 200—214 °C 处有少量失重, 主要由残余有机物的分解有关 (如稳定剂单乙醇胺), 400 °C 后重量基本保持不变. 而 214 °C 处的放热峰则与 M(OH) 脱羟基形成氧化物的过程有关. 550 °C 以后的宽放热峰可能与 HIZO 的晶化有关 [4,15,16]. 从 AZO 的 TG-DTA 曲线可以看出, 在 25—100 °C 范围内存在较大的失重, 在失重的同时伴随着一个较大的吸热峰, 失重主要是溶剂的蒸发引起, 吸热峰则主要是由前驱体的分解和水解反应引起. 在 100 °C 到 400 °C 范围内存在一些小的放热峰, 与残余有机物的分解和氧化物的形成有关, 在 700 °C 以内, 没有观察到与 AZO 晶化相对应的放热峰, 表明 AZO 没有结晶. 而对于 ZrO_2 的结晶温度为 350—400 °C [8], 这进一步表明 Al_2O_3 的掺杂, 能够有效地抑制结晶, 有利于改善栅极漏电流.

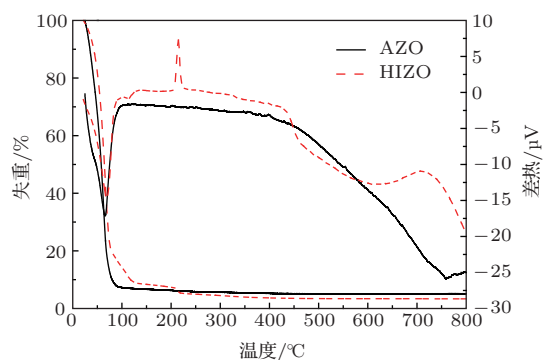


图 2 HIZO 溶胶和 AZO 溶胶的热重-差热曲线

图 3 (a)—(c) 所示为不同温度退火 (300 °C, 400 °C, 500 °C) 后的 AZO 薄膜的 SEM 断面图. 从图中可以看出 300 °C 退火后的薄膜厚度大于 400 °C 和 500 °C 退火后薄膜厚度, 这与 TGA 曲线的结果相一致, 即在 400 °C 后未发生明显失重. 同时较高温度的退火使薄膜变得更加致密, 改善器件不同膜层之间界面态 [17], 这有利于器件性能的提高. 从 TFT 器件沟道处的 SEM 断面图 (图 1 右侧插图) 中也可以看出各膜层连续致密, 没有裂纹和晶粒的存在, 各膜层之间融合性好, 没有明显间隙, 这说明绝缘层 AZO 和有源层 HIZO 的界面结合性好, 这有利于减少界面缺陷, 提高器件性能包括提高稳定性和降低亚阈值摆幅 [18]. 同时, AZO 良好的表面也是这种好的界面性能的原因之一 [19].

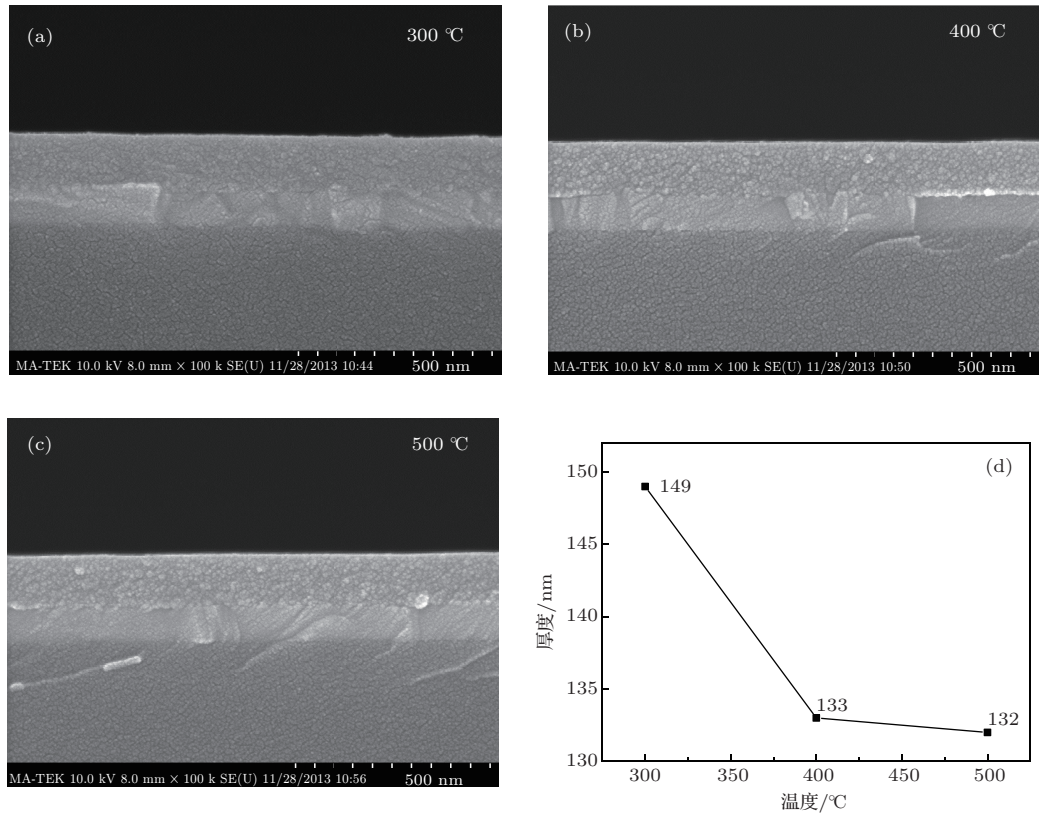


图3 (a)—(c) AZO 薄膜经不同温度退火 (300—500 °C) 的 SEM 断面图; (d) AZO 薄膜经不同温度退火的厚度变化

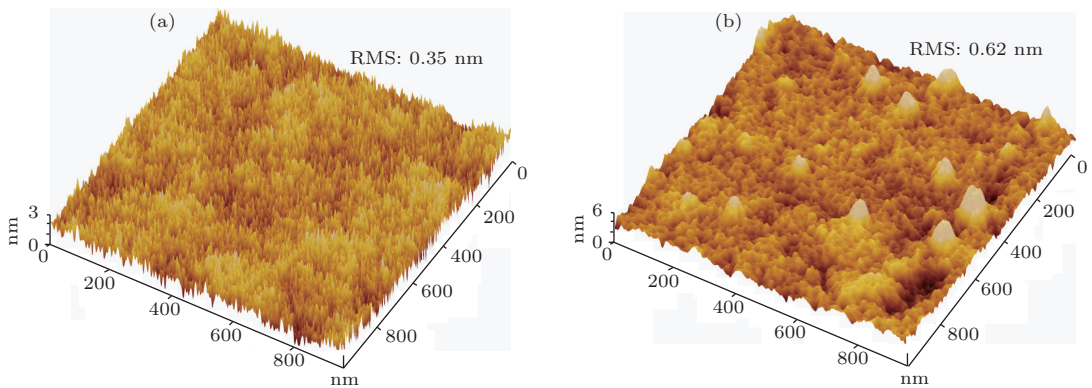


图4 400 °C 退火后 (a)AZO 薄膜和 (b) 旋涂于 AZO 薄膜上的 HIZO 薄膜的 AFM 图像

图4(a)是AZO薄膜400 °C退火后的AFM图像. 薄膜表面十分光滑, 其均方根粗糙度只有大约0.35 nm, 优于ZrO₂的粗糙度(~1 nm)^[8]. 由于Al₂O₃具有更好地化学稳定性和低界面态密度^[20], 因此Al的加入可能有利于形成更好的表面, 光滑的绝缘层表面有利于形成绝缘层和有源层之间良好的界面^[21], 从而提高器件的电学性能. 图4(b)所示是在AZO薄膜上旋涂的HIZO薄膜的AFM图像, 薄膜的表面粗糙度虽然略有增加, 但仍小于1 nm, 仅为0.62 nm. 这表明薄膜表面仍具有高度

的平整性, 进一步证实有源层和绝缘层之间结合较好.

图5(a)所示的是W/L分别为1, 5, 10的400 °C退火的AZO TFT器件的转移特性曲线. 其中源漏之间电压(V_{DS})为1 V. 从图中可以看出器件的开态电流随着W/L的增大而增大, 这和下式相一致:

$$I_{DS} = \left(\frac{C_i \mu_{sat} W}{2L} \right) (V_{GS} - V_T)^2, \quad V_{DS} > V_{GS} - V_T, \quad (1)$$

式中 W 是沟道宽度, L 是沟道长度, I_{DS} 是漏极到源极的电流, V_{GS} 是栅极电压, V_T 是阈值电压, C_i 是栅绝缘层的单位面积电容, AZO 绝缘层介电常数通过金属-绝缘层-金属 (MIM) 电容结构测试, 计算得到为 19.67, 其等效氧化硅厚度为 26.4 nm.

以 $I_{DS} = 1$ nA 时的栅极电压定义为阈值电压, 结合图 5 和 (1) 式, 通过计算可以提取出饱和和迁移率, 亚阈值摆幅, 开关比等参数, 结果列于表 1. 结果显示器件的宽长比与器件的性能有着紧密的联系, 开关比随宽长比的增加而增加, 饱和迁移率和亚阈值摆幅随沟道宽长比随沟道宽长比的增大而减小. 一方面固定沟道长度, 沟道宽度的变化会影响到沟道电阻的大小, 从而影响器件的传输性能. 另一方面, 有源层的表面会吸附空气中的氧气和水分从而引起电子向表面的移动. 表面缺陷占据引发的表面能级会使半导体中的能带发生弯曲. 沟道宽度变小, 这种能带效应尤为明显 [22]. 因此沟道宽度的减少可能会引起器件性能的改变, 导致亚阈值摆幅的增大和开关比的降低. 总体来说, 表 1 显示制备的器件拥有良好的器件性能, 包括高迁移率、高开关比、低阈值电压和低亚阈值摆幅等. 这些性能一方面与 AZO 绝缘层有关, 其兼具高介电常数和宽禁带两个特性, 而且 Al 的加入有利于改善界面性能, 这减小了关态电流和亚阈值摆幅. 另一方面也与 HIZO 有源层的使用有关, Hf 的加入起到了抑制载流子浓度的作用, 降低了关态电流, 器件表现为更高的开关比.

图 5(a) 中插图所示为 $W/L = 5$, $L = 6 \mu\text{m}$ 的 TFT 器件 (400 °C 退火) 的 V_{GS} 正反向扫描测试的转移特性曲线. 从图中可以看出, 在进行正向和反向扫描后, 器件的转移特性曲线表现有逆时针滞后现象, 这可能有以下原因导致. 在反向扫描的时候, 在 AZO 绝缘层中的少数残余羟基基团会导致额外的电荷积累, 而一些可移动的正负离子会导致电荷的产生和复合延迟, 这使得他们对栅压的反应速度较慢, 这些都会导致逆时针滞后现象 [15,23].

图 5(b) 给出了 $W/L = 5$ 的 400 °C 退火的 TFT 器件的输出特性曲线. 从输出结果来看, 器件在正向偏压下正常开启, 表现为 n 型增强模式. 在 V_{DS} 较低的情况下, I_{DS} 随 V_{DS} 增加而线性增加, 没有观察到电流阻塞现象, 这表明源漏电极和有源层 HIZO 之间存在良好的欧姆接触 [24]. 随漏极电压增加, 器件表现有很好的夹断特性; 在漏极电压较高

的情况下, 电流趋于饱和. 考虑到当前工业应用对器件尺寸的要求及器件性能, W/L 为 5 的 TFT 器件存在着应用于实际的可能性.

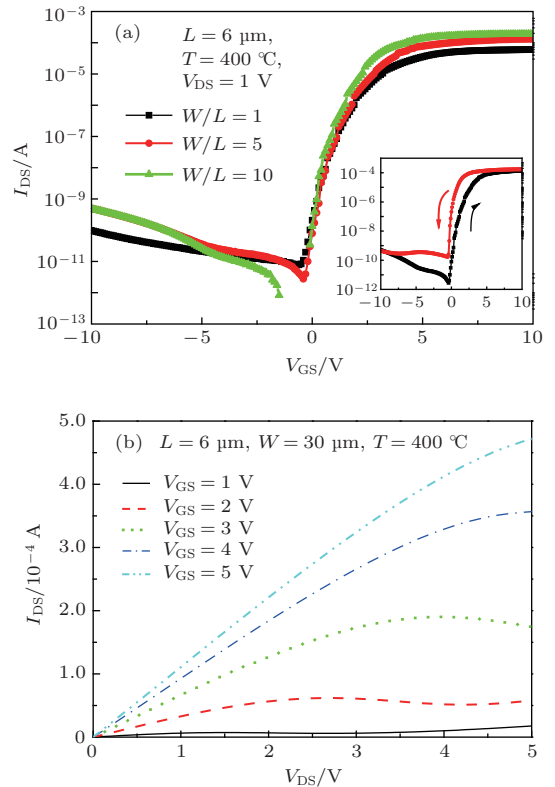


图 5 (网刊彩色) (a) 不同 W/L 的 TFT 器件的转移特性曲线 (插图为 $W/L = 5$ 的 TFT 器件的 V_{GS} 正反向扫描测试的转移特性); (b) $W/L = 5$ 的 TFT 器件的输出特性曲线

表 1 不同沟道 W/L 的 TFT 器件的电学性能参数对比

W/L	V_T/V	$S.S/V\cdot\text{dec}^{-1}$	$I_{on/off}$	$\mu_{sat}/\text{cm}^2\cdot(\text{V}\cdot\text{s})^{-1}$
1	0.3	0.38	6.8×10^6	23.9
5	0.3	0.32	4.3×10^7	21.3
10	0.4	0.28	2.0×10^8	14.4

4 结 论

本文采用溶胶凝胶法成功制备了具有高性能的 AZO TFT. 由于 Al 的掺入, 制备的 AZO 绝缘层具有良好的表面性能, 薄膜表面光滑致密, 这有利于降低界面缺陷, 提高器件性能. 另外, 由于 Al_2O_3 具有宽禁带, 低漏电流等特性, AZO 绝缘层的使用降低了关态电流和亚阈值摆幅. 制备器件具备阈值电压低, 亚阈值摆幅小, 开关比高, 迁移率高等特性. 结果表明制备的器件在平板显示及传感器等领域具有潜在的应用.

参考文献

- [1] Nomura K, Ohta H, Takagi A, Kamiya T, Hirano M, Hosono H 2004 *Nature* **432** 488
- [2] Park J C, Kim S, Kim S, Kim C, Song I, Park Y, Jung U I, Kim D H, Lee J S 2010 *Adv. Mater.* **22** 5512
- [3] Park J S, Maeng W J, Kim H S, Park J S 2012 *Thin Solid Films* **520** 1679
- [4] Li X, Li Q, Zhang J H 2013 *J. Sol-Gel Sci. Technol.* **66** 497
- [5] Zhang B, Liu Y, Agarwal S, Yeh M-L, Katz H E 2011 *ACS Appl. Mater. Interfaces* **3** 4254
- [6] Gao Bo X, Qiu Xia X 2009 *Chin. Phys. B* **18** 768
- [7] Lee I K, Lee S W, Gu J g, Kim K S, Cho W J 2013 *Jpn. J. Appl. Phys.* **52** 06GE05
- [8] Li X F, Xin E L, Zhang J H 2013 *IEEE Trans. Electron Devices* **60** 3413
- [9] Adamopoulos G, Thomas S, Bradley D D C, McLachlan M A, Anthopoulos T D 2011 *Appl. Phys. Lett.* **98** 123503
- [10] Ji Bin F, Hong Xia L, Fei M, Qing Qing Z, Yue H 2013 *Chin. Phys. B* **22** 027702
- [11] Fortunato E, Barquinha P, Martins R 2012 *Adv. Mater.* **24** 2945
- [12] Pei Z, Pereira L, Gonçalves G, Barquinha P, Franco N, Alves E, Rego A, Martins R, Fortunato E 2009 *Electrochem. Solid-State Lett.* **12** G65
- [13] Robertson J 2004 *Eur. Phys. J. Appl. Phys.* **28** 265
- [14] Jeong W H, Kim G H, Shin H S, Du Ahn B, Kim H J, Ryu M K, Park K B, Seon J B, Lee S Y 2010 *Appl. Phys. Lett.* **96** 093503
- [15] Park J H, Yoo Y B, Lee K H, Jang W S, Oh J Y, Chae S S, Baik H K 2013 *ACS Appl. Mater. Interfaces* **5** 410
- [16] Kim G H, Shin H S, Du Ahn B, Kim K H, Park W J, Kim H J 2009 *J. Electrochem. Soc.* **156** H7
- [17] Wang X C, Yuan Z J, Zhu X M, Qiu D J, Wu H Z *Acta Phys. Sin.* 60 037305 in Chinese 2011 **60** 037305 (in Chinese) [王雄才, 原子健, 朱夏明, 邱东江, 吴惠桢 2011 物理学报 **60** 037305]
- [18] Lee C G, Dodarbalapur A 2012 *J. Electron. Mater.* **41** 895
- [19] Zhang L, Li J, Zhang X W, Jiang X Y, Zhang Z L 2009 *Appl. Phys. Lett.* **95** 072112
- [20] Peng J, Sun Q, Wang S, Wang H Q, Ma W 2013 *Appl. Phys. Lett.* **103** 061603
- [21] Jang K, Raja J, Kim J, Park C, Lee Y J, Yang J, Kim H, Yi J 2013 *Semicond. Sci. Technol.* **28** 085015
- [22] Heo Y W, Cho K M, Sun S Y, Kim S Y, Lee J H, Kim J J, Norton D, Pearton S 2011 *J. Vac. Sci. Technol. B* **29** 021203
- [23] Yang W, Song K, Jeong Y, Jeong S, Moon J 2013 *J. Mater. Chem. C* **1** 4275
- [24] Li X F, Xin E L, Shi J F, Chen L L, Li C Y, Zhang J H *Acta Phys. Sin.* 62 108503 in Chinese 2013 **62** 108503 (in Chinese) [李喜峰, 信恩龙, 石继锋, 陈龙龙, 李春亚, 张建华 2013 物理学报 **62** 108503]

Solution-processed high performance HIZO thin film transistor with AZO gate dielectric*

Gao Ya-Na Li Xi-Feng[†] Zhang Jian-Hua

(Key Laboratory of Advanced Display and System Applications of Ministry of Education, Shanghai University,
Shanghai 200072, China)

(Received 2 January 2014; revised manuscript received 25 February 2014)

Abstract

Hafnium indium zinc oxide (HIZO) thin film transistors with zirconium aluminum oxide (AZO) gate dielectric were fabricated by solution-process. The HIZO and AZO oxide thin films have smooth surfaces with root-mean-square roughness of 0.62 nm and 0.35 nm respectively. The thin film transistor with channel length = 6 μm and the ratio of width/length = 5 exhibits a high saturation field-effect mobility of 21.3 $\text{cm}^2/\text{V}\cdot\text{s}$, a low threshold voltage of 0.3 V, a high on-off ratio of 4.3×10^7 and a small subthreshold swing of 0.32 V/dec. All these properties of TFT may be impacted by highly-coherent and of low trapping states interface between the AZO dielectric and HIZO semiconductors.

Keywords: thin film transistor, zirconium aluminum oxide, mobility

PACS: 85.30.Tv, 81.05.Gc, 77.22.Ch

DOI: [10.7498/aps.63.118502](https://doi.org/10.7498/aps.63.118502)

* Project supported by the National Natural Science Foundation of China (Grant No. 61006005), and the Shanghai Science and Technology Commission, China (Grant No. 13520500200).

[†] Corresponding author. E-mail: lixifeng@shu.edu.cn