

沟槽型发射极SiGe异质结双极晶体管新结构研究*

刘静[†] 武瑜 高勇

(西安理工大学电子工程系, 西安 710048)

(2014年3月26日收到; 2014年4月25日收到修改稿)

提出了一种沟槽型发射极SiGe异质结双极晶体管新结构. 详细分析了新结构中沟槽型发射极的引入对器件性能的影响, 并对其机理进行研究. 新型发射极结构通过改变发射极电流路径使电阻分区并联, 在不增大结电容的前提下, 有效减小发射极电阻, 提高器件的频率特性. 结果表明, 新结构器件的截止频率和最大振荡频率分别增加至100.2 GHz和134.4 GHz, 更重要的是沟槽型发射极结构的引入, 在提高器件频率特性的同时, 不会降低器件的电流增益, 也不会增加结电容, 很好实现了频率特性、电流增益和结电容之间的折中. 对沟槽型发射极进行优化设计, 改变侧墙高度和侧墙宽度. 沟槽型发射极电阻不受侧墙高度改变的影响, 频率性能不变; 侧墙宽度增加, 频率性能降低.

关键词: SiGe 异质结双极晶体管, 沟槽型发射极, 发射极电阻

PACS: 85.30.Pq, 85.30.De, 73.40.Lq

DOI: 10.7498/aps.63.148503

1 引言

近几年, SiGe异质结双极晶体管(SiGe HBT)性能的改善从未间断. 21世纪初SiGe HBT的频率就已经超过300 GHz. 在2010年, 其最大振荡频率(f_{\max})就已经达到了500 GHz, 有朝“THz”迈进的趋势^[1-6]. 这些成果驱使SiGe HBT技术向通信系统、医疗、公共安全、图像系统等应用方向不断扩展. SiGe HBT性能的不断改进, 主要基于以下几个方面: 1) 新型器件结构的提出; 2) 器件寄生参数的调整; 3) 材料特性的提高; 4) 器件工艺的改善等^[7-14]. 随着器件尺寸的缩小, SiGe HBT高频特性更加优化, 性能更好. 但其复杂的工艺和昂贵的成本, 也严重阻碍了器件的发展, 迫使人们将研究转向其他方向. 诸多成果表明, 器件特征尺寸的减小, 会影响基区渡越时间 τ_b 、基极电阻 R_b 、集电极电阻 R_c 、发射结电容 C_{je} 和集电结电容 C_{jc} 等参数,

尤其是针对如何减少 C_{je} 的研究尤为活跃^[15,16]. 在不完全依赖于减小器件尺寸的前提下, 寻找一种成本低廉、制作工艺简单的方法, 是进一步提高SiGe HBT频率特性的有效途径. 在大尺寸SiGe HBT中, 发射极电阻 R_e 在常规技术中是一个不怎么被重视的参数, 很少有学者在此领域有深度探索. 随着器件尺寸的减小, 其他参数优化逐渐接近瓶颈, R_e 对发射结电容充电时间的影响越来越重要, 直接影响SiGe HBT的频率特性, 如何减小 R_e 逐渐成为提高频率的新途径.

本文提出了一种沟槽型发射极SiGe HBT结构, 可以有效降低 R_e . 通过改变传统发射极I型或T型结构, 引入沟槽型发射极, 很好地解决了发射极尺寸与 R_e 的矛盾. 采用沟槽型发射极结构, 器件无须完全依靠减小发射极宽度 W_e 来增大频率, 即使在较大尺寸下, 仍可以达到比传统结构更优的频率特性. 新型发射极结构通过改变发射极电流路径使电阻分区并联, 得到较小 R_e . 同时, 发射极横

* 国家自然科学基金(批准号: 61204094)、高等学校博士学科点专项科研基金(批准号: 20106118120003)、陕西省工业攻关(批准号: 2014K08-30)和陕西省教育厅科学研究计划(批准号: 11JK0924)资助的课题.

[†] 通讯作者. E-mail: jingliu@xaut.edu.cn

向尺寸不变, 即结电容不增加情况下, R_e 减小, 频率增大. 这种新型器件, 结构简单、工艺复杂度大幅度降低. 本文对传统发射极和沟槽型发射极 SiGe HBT 理论分析基础上, 基于 ISE 软件对器件进行特性分析, 并对其关键结构参数进行优化设计.

2 新结构器件与工艺

沟槽型发射极 SiGe HBT 新结构横截面如图 1(a) 所示, 新器件基于一个拥有多晶硅外基区的 SiGe HBT 传统结构, 与 CMOS 工艺技术完全兼容. SiGe HBT 传统结构的基本工艺步骤在文献 [17—19] 中已有深入研究. 新结构器件中 N 型外延层形成的集电区采用选择离子注入集电极 (SIC) 技术. 这种 SIC 技术是 Si 基 HBT 有别于 III-V 基区 HBT 的最明显的特征之一, 它无须采用其他外置途径 (如离子注入损伤或集电区削薄) 就能有效减小非本征电容 C_{cb} [20,21]. P 型掺杂的 SiGe 基区通过非选择性 UHV/CVD 外延生长, 能带工程参与的 SiGe 基区, Ge 分布形成的内建电场能有效抑制空穴注入发射极. 多晶硅采用硼离子注入, 形成外基区, 突出的外基区作为硅基区的延伸, 能减小基极电阻 R_b 和基极集电极叠加电容. 工艺上采用 CVD 淀积原位掺杂磷多晶硅形成发射极, 靠近基区的发射区掺杂浓度较低, 沟槽型结构掺杂浓度高. 高温下退火激活杂质, 实现沟槽型发射极结构. 重掺杂的多晶硅发射极可以在几乎不影响 R_e 的情况下允许较窄的发射极条宽, 并且暴露的外基区和集电区能够实现很小的基极、集电极接触电阻. 文章提出的沟槽型结构, 主要是指发射极中间的“缺口”, 新型发射极结构中金属电极深入发射极侧墙内壁, 更紧密地贴合发射极. 传统工艺方法是原位掺杂的多晶硅直接淀积形成图 1 (b) 中所示的传统 T 或 I 型发射极.

3 新结构机理分析

SiGe HBT 中, 信号从发射极向集电极传送时产生的时间延迟是造成器件频率响应的原因, 这个延迟时间的长短决定了器件的频率特性. 器件截止频率 f_T 与渡越时间 τ_{ec} 关系可表示为

$$\tau_{ec} = \frac{1}{2\pi f_T} = \tau_e + \tau_{ed} + \tau_b + \tau_{scr} + \tau_c, \quad (1)$$

$$\tau_e = (R_e + R_j)(C_{je} + C_{jc}), \quad (2)$$

$$f_{max} = \sqrt{\frac{f_T}{8\pi R_b C_{jc}}}, \quad (3)$$

其中, τ_b 为基区渡越时间, τ_{ed} 为发射结能带不连续引起的延迟, τ_e 为发射极渡越时间, τ_{scr} 集电结空间电荷区渡越时间, τ_c 集电结电容充电时间; C_{je} , C_{jc} 分别为发射结、集电结势垒电容, 发射区扩散电阻 $R_j = k_B T / q I_C$.

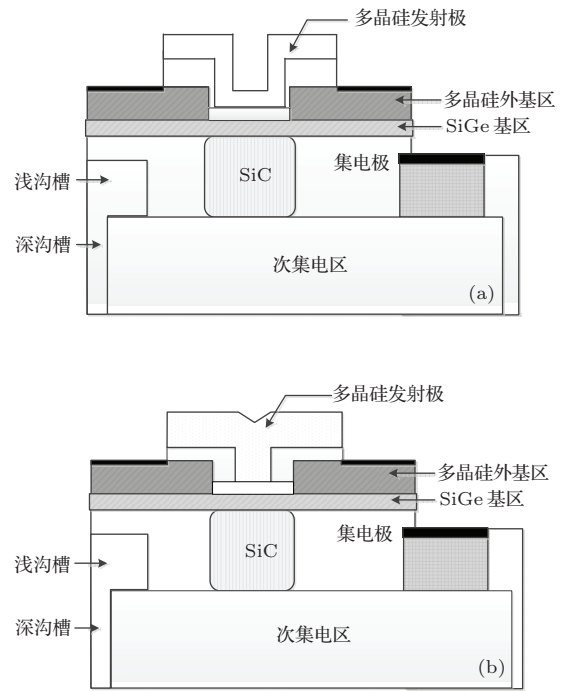


图 1 SiGe HBT 工艺 (a) 沟槽型发射极; (b) 传统型发射极

(1) 式中 τ_{ec} 为发射极到集电极的全部时间延迟. 从 (2) 式可以看出, $R_e(C_{je} + C_{jc})$ 是发射极渡越时间 τ_e 的组成部分. $R_e(C_{je} + C_{jc})$ 通过影响 τ_e 使频率特性改变. 为了获得较高的 f_T , 一个有效的方法就是减小结电容 (如 C_{je} 和 C_{jc}). 一般做法是减小发射区结面积, 从而降低单位时间内通过的载流子数. 结面积减小时, 结电容减小, τ_e 降低, f_T 性能更好. 然而减小结面积的另一个结果就是 W_e 减小, 电阻率增大, R_e 升高, 渡越时间增加, 从而又牵制频率特性的提高, f_{max} 进而也受到影响. 这就限制了发射结面积尺寸的设定, 结电容和 R_e 之间存在不可调和的矛盾. 所以如何在不增大结电容的情况下降低 R_e , 解决 R_e 与 C 之间的矛盾, 便成了关键问题.

图 2 为新型 SiGe HBT 中“沟槽型发射极”的放大图, 传统发射极的放大图如图 3 所示. 由图 2 可以看出, 新结构的改变主要体现在以下两

个方面: 1) 发射极沟槽型设计, 侧墙内部与金属电极紧密连接; 2) 发射极宽度比侧墙宽度大.

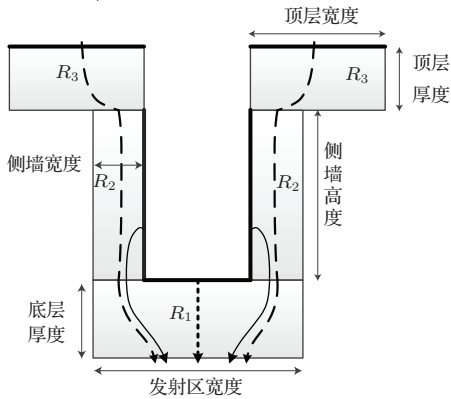


图2 沟槽型发射极结构示意图

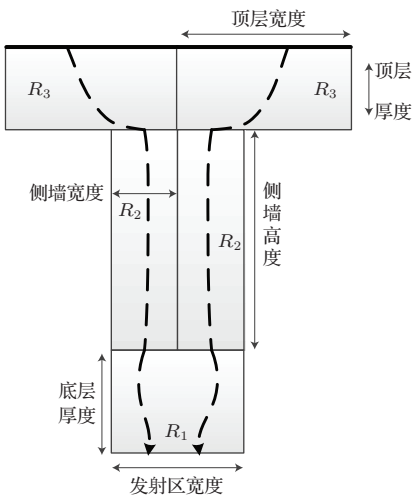


图3 传统发射极结构示意图

图2所示的沟槽型发射极包含3种类型的电流路径. 我们可将沟槽区看作5块多晶硅的分块组合, 自上而下分别为左右对称的顶层电阻 R_3 、左右对称的侧墙电阻 R_2 和底层电阻 R_1 . 当电流通过时, 从电极出发形成3种电流路径. 第1种电流路径左右对称, 由虚线表示, 自上而下流经顶层电阻 R_3 、侧墙电阻 R_2 和底层电阻 R_1 . 第2种电流路径是从侧墙内壁两个电极出发, 流经 R_2 , 最终通向底层 R_1 , 由实线表示. 第3种电流路径仅仅流经底层多晶硅 R_1 , 由短虚线表示. 三条电流路径相关电阻如(4)–(6)式所示:

$$R_A = R_3 + R_2 + R_1, \quad (4)$$

$$R_B = R_2 + R_1, \quad (5)$$

$$R_C = R_1. \quad (6)$$

很显然, 第3种电流通过的电阻最小, 仅仅通过了底层的多晶硅, 第2种次之. 当电流同时开通

时, 有效 R_e 相当于3个电阻并联, 得到下式:

$$R_e = \left(2 \times \frac{1}{R_A} + 2 \times \frac{1}{R_B} + \frac{1}{R_C} \right)^{-1}. \quad (7)$$

此模型建立在足够大的发射极宽度下, 保持沟槽型状态, 多晶硅发射极侧墙内壁的金属电极才能更好地保持接触. 当发射极宽度过窄使沟槽形状闭合时, 多晶硅发射极就变回传统的发射极结构. 如图3所示, 传统发射极电流路径只有对称的一种, 自上而下经过 R_3, R_2 和 R_1 (即 R_A). 这样拟合的传统发射极电阻公式为

$$R_e = \left(2 \times \frac{1}{R_A} \right)^{-1}. \quad (8)$$

(7)和(8)式, 沟槽型结构的电阻远小于传统发射极电阻. 在新型发射极 SiGe HBT 结构中, 沟槽型结构在满足电荷平衡条件时, 增加的金属电极使发射极电流支路增加, 即 R_e 被并联减小了. 由于这种结构对发射极电流重新排布的关系, 不需要减小截面积, 因而发射极宽度不变, 器件的结电容几乎不受影响.

要使 R_e 保持较小的阻值, 就要保证沟槽型发射极形状不变, 使发射极维持足够大的宽度, 金属电极才能够接触到侧墙内壁. 当发射极宽度过小时 (即小于两倍的侧墙宽度), 多晶硅发射极就完全闭合为传统 T 型.

4 器件特性分析

本文基于国际通用器件模拟软件 ISE 对沟槽型发射极 SiGe HBT 进行仿真分析, 建立了能精确反映器件特性的关键物理参数模型, 主要包括 SiGe 材料迁移率模型、SiGe 异质结能带结构模型、能带窄化和高场饱和模型等. 为了充分显示沟槽型结构的优越性能, 同时还给出了传统发射极结构的模拟结果. 传统发射极与沟槽型发射极在同发射极宽度下比较, 选择离子注入集电区掺杂浓度为 $7 \times 10^{16} \text{ cm}^{-3}$, 次集电区掺杂浓度为 $7 \times 10^{18} \text{ cm}^{-3}$, SiGe 基区掺杂浓度为 $3 \times 10^{18} \text{ cm}^{-3}$, 外基区掺杂浓度为 $5 \times 10^{20} \text{ cm}^{-3}$, 多晶发射区掺杂浓度为 $1 \times 10^{20} \text{ cm}^{-3}$.

图4为两种 HBT 的 Gummel 曲线, 其中 (a) 为传统发射极 SiGe HBT, (b) 为沟槽型发射极 SiGe HBT. 传统结构与沟槽型结构 SiGe HBT 发射区掺杂类型为 n 型, 浓度相同. 沟槽型侧墙厚度为

0.04 μm , 发射极宽度为0.10 μm , 两者相比, 只是发射极结构不同, 其余参数完全相同.

沟槽型结构时, 发射极电流导通路径改变, 发射极电阻 R_e 减小, 频率特性提高.

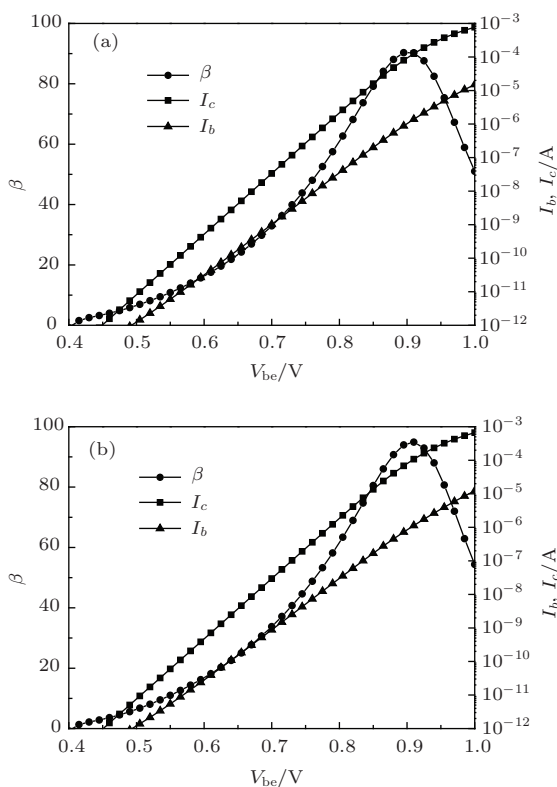


图4 两种结构晶体管 Gummel 曲线 (a) 传统发射极 SiGe HBT; (b) 沟槽型发射极 SiGe HBT

由图4可以看出, 传统发射极HBT和沟槽型HBT的最大电流增益 β 分别为90.3和94.88. 新型发射极结构与传统结构相比, 两者 β 均在90以上, 且沟槽型SiGe HBT的 β 略有增加, 但幅度很小. SiGe HBT注入效率主要依靠发射结处的能带不连续, 电子从n型Si导带到p型SiGe基区导带需要越过的势垒高度小于空穴从p型SiGe基区价带到n型Si发射区价带, 因此两者都有很高的注入效率. 两个结构相比, 各处掺杂浓度和发射极宽度均未改变, 所以电流增益变化不大.

图5(a)和(b)分别给出了传统发射极SiGe HBT和沟槽型发射极SiGe HBT的 f_T 和 f_{max} 的曲线. 器件尺寸为0.6 $\mu\text{m} \times 0.5 \mu\text{m}$, 发射极宽度为0.10 μm . 从图中可以看出, 传统发射极SiGe HBT的 f_T 和 f_{max} 分别为93.73 GHz和127.8 GHz, 沟槽型SiGe HBT的 f_T 和 f_{max} 分别为100.2 GHz和134.4 GHz. 截止频率和最高振荡频率均同比提高. 由(2)式可知, 在同等器件尺寸和掺杂下的SiGe HBT, 结电容几乎不受影响, R_e 成为决定器件频率特性的关键参数. SiGe HBT中的发射极为

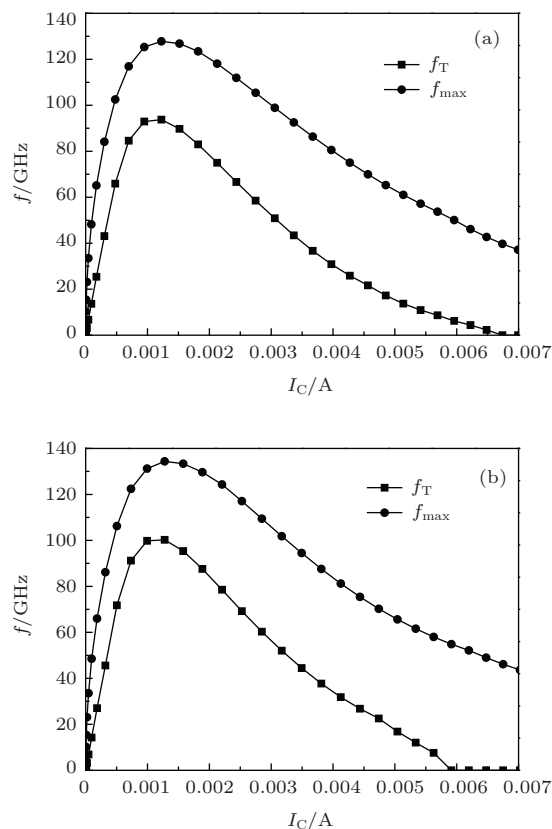


图5 两种SiGe HBT的频率特性 (a) 传统型; (b) 沟槽型

图6显示了沟槽型和传统发射极SiGe HBT频率特性随发射极宽度 W_e 变化的对比曲线, 侧墙厚度为0.04 μm . 由图中可以看出, 沟槽型发射极SiGe HBT的特征频率和最高振荡频率均高于传统发射极SiGe HBT. 例如在 W_e 为0.12 μm 条件下, 沟槽型发射极SiGe HBT的 f_T 为98.66 GHz, 传统发射极SiGe HBT的 f_T 为91.51 GHz. 新结构器件的另一优点就是在器件尺寸不变的情况下, 修改发射极结构的同时不改变 W_e , 可以保证结电容不受影响, 同时也能减小 R_e , 缩短延迟时间, 提高频率特性. 无须完全依赖减小器件尺寸来提高频率. 在沟槽型发射极基础上, 减小 W_e 使电阻升高而增加的 R_e 也可以通过沟槽型结构抵消, 保持较好的频率特性. 在工艺上大大减小了复杂度, 缩小了成本. 当发射极宽度缩减至0.08 μm , 沟槽型发射极的缺口闭合, 变为传统发射极结构. 其频率特性就不再遵循之前的单调性规律, 与传统结构的频率特性曲线重合. 因此, 为了获得较好的频率特性, 要保证沟槽型发射极缺口不能闭合, 至少要大于两倍的侧墙厚度.

SiGe HBT的传统方式是在保持 f_T 不变的条件下, 减小 W_e 来降低结电容, 提高 f_{max} . 工艺上 W_e 变小时, 在减小结电容的同时会增大 R_e . W_e 减小, 虽然结电容减小频率特性提高, 但 R_e 增大又会影响频率特性的优化. 由(4)式可知, f_{max} 受 f_T , C_{jc} 和 R_b 三重影响, 最终的结果必然导致 f_T 和 f_{max} 无法协调. 所以, 沟槽型发射极是很好的方法.

5 新型发射极优化设计

沟槽型结构中, 侧墙高度和侧墙宽度是影响器件特性的关键参数. 如图2可知, 三种类型的发射极电流有两条均经过侧墙电阻. 侧墙高度变化时, 即发射极纵向厚度变化时, 都会对发射极电阻产生影响. 模拟中固定发射极浓度不变, 发射极侧墙高度从 $0.10 \mu\text{m}$ 变化到 $0.22 \mu\text{m}$, 侧墙宽度从 $0.03 \mu\text{m}$ 变化到 $0.09 \mu\text{m}$ 时, 考察器件特性的变化.

增加侧墙高度的原因是为了在SiGe基区上方容纳更厚的多晶硅外基区, 从而更好地减小 R_b , 同时要保证 R_e 不受影响. 我们进行了改变侧墙高度的实验, 模拟的侧墙宽度为 $0.04 \mu\text{m}$, 保持 W_e 不变, 考察高度分别为 $0.10 \mu\text{m}$, $0.13 \mu\text{m}$, $0.16 \mu\text{m}$, $0.19 \mu\text{m}$ 和 $0.122 \mu\text{m}$. 表1显示了三组不同 W_e 在不同侧墙高度下的频率特性. W_e 为 $0.08 \mu\text{m}$ 时, SiGe HBT 为传统发射极结构. 从表1和图7均可以看出, 对于 $0.08 \mu\text{m}$ 的传统发射极SiGe HBT, f_T 随着侧墙厚度的增加呈线性增大, f_{max} 线性减小. W_e 为 $0.14 \mu\text{m}$ 和 $0.16 \mu\text{m}$ 时, 器件是保持开放的沟槽型结构. 当侧墙高度增加时, 频率特性保持不变.

对沟槽型发射极SiGe HBT, 侧墙高度的增加对 R_e 无影响. 从侧墙内壁出发的电流通路, 电阻 R_2 处于分散的方式, 侧墙高度变化对 R_e 影响不大. R_e 主要取决于开口的宽度和底层多晶硅, 当 W_e 和侧墙宽度不再变化时, R_e 保持不变. 对传统发射

极SiGe HBT, 侧墙高度的增加使 R_e 规律减小, 由于 W_e 保持不变, 结电容不会变化, R_e 的减小使发射结延迟时间减小, 截止频率几乎线性增加. 仿真结果表明, 沟槽型发射极SiGe HBT的 R_e 是不受侧墙高度影响的.

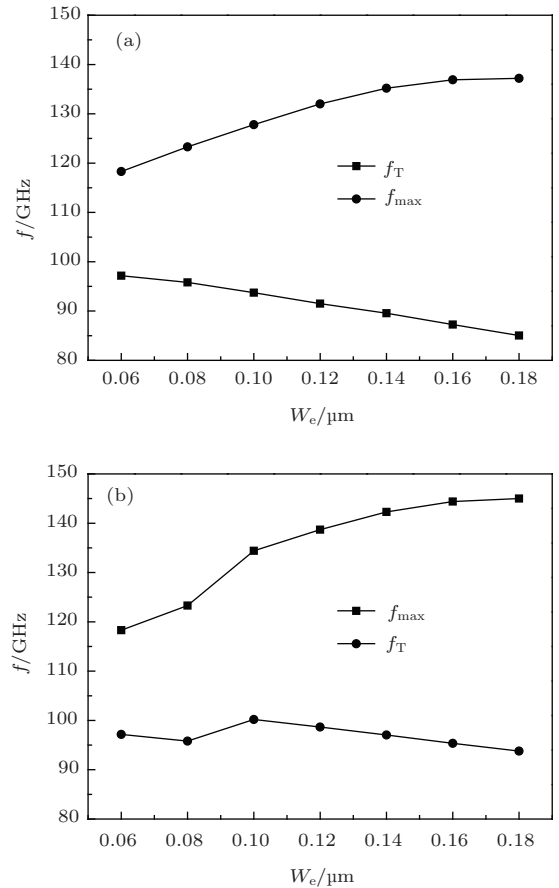


图6 两种SiGe HBT结构频率特性对比曲线 (a) 传统型; (b) 沟槽型

沟槽型发射极的开口宽度对 R_e 有影响. 为了保持 R_e 的低阻状态, 发射极要维持一定的“裂缝”, 改变发射极多晶硅的侧墙宽度是一个可取的方法. 如图8所示, 发射极为沟槽型时, f_T 与 f_{max} 均随着侧墙宽度的增加而减小. 在一定的 W_e 下, 侧墙宽度的增加使 R_e 增大. 当宽度增加至“裂缝”闭合, 就回归传统发射极结构, 频率特性明显降低.

表1 侧墙高度变化时的频率特性

侧墙高度/ μm	f_T/GHz			f_{max}/GHz		
	$W_e = 0.08 \mu\text{m}$	$W_e = 0.14 \mu\text{m}$	$W_e = 0.16 \mu\text{m}$	$W_e = 0.08 \mu\text{m}$	$W_e = 0.14 \mu\text{m}$	$W_e = 0.16 \mu\text{m}$
0.10	95.80	97.05	95.36	123.3	144.44	151
0.13	96.04	97.05	95.36	122.8	144.44	151
0.16	96.25	97.05	95.36	122.3	144.44	151
0.19	96.44	97.05	95.36	121.8	144.44	151
0.22	96.59	97.05	95.36	121.2	144.44	151

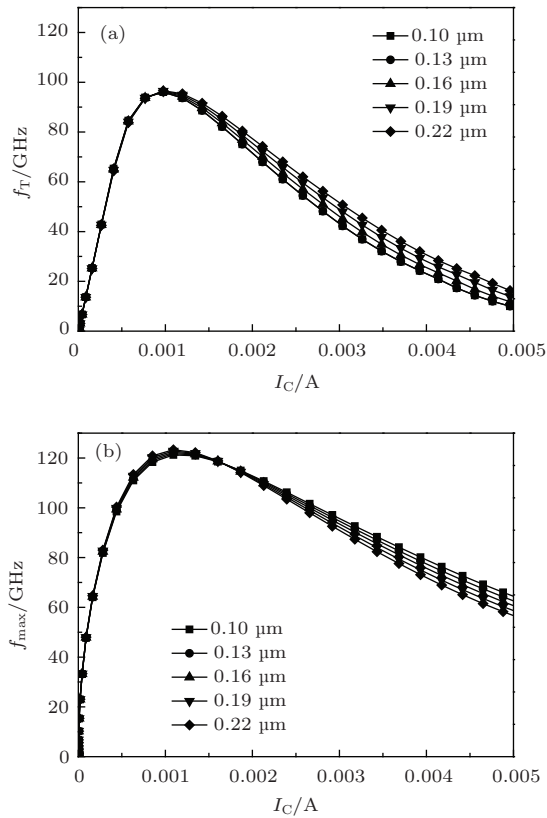


图7 $W_e = 0.08 \mu\text{m}$ 时传统发射极频率特性 (a) 截止频率; (b) 最大振荡频率

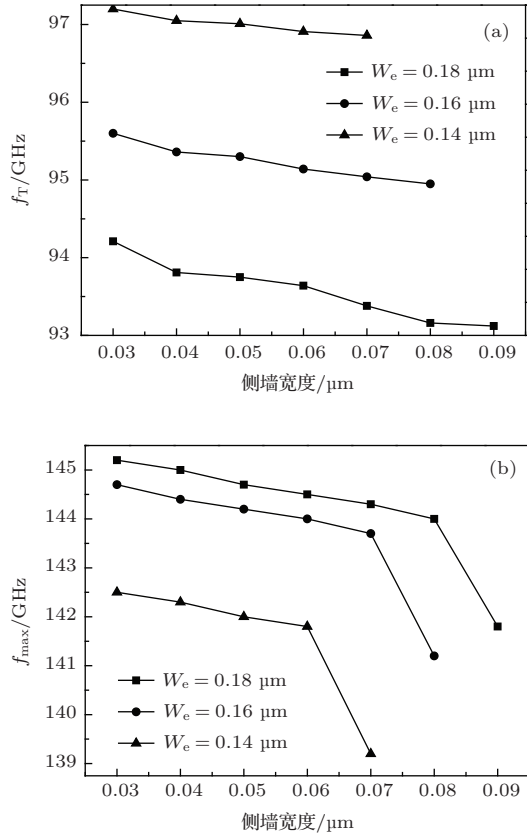


图8 侧墙宽度变化时的频率特性 (a) 截止频率; (b) 最大振荡频率

6 结 论

SiGe HBT具有高电流增益、高频率特性的优点. 但发射极宽度减小使 R_e 增大限制了其在高频领域的进一步突破. 论文针对这一问题, 将新型发射极结构与传统SiGe HBT相结合, 提出了沟槽型发射极SiGe HBT. 详细分析了新结构器件的机理, 研究了沟槽型发射极结构的引入对器件频率特性的改善. 基于沟槽型发射极的SiGe HBT, 在不影响结电容的前提下减小了 R_e , 改善了器件的频率特性. 因此沟槽型发射极SiGe HBT很好地实现了小 R_e 和低结电容两者的折中. 侧墙高度和侧墙宽度是影响器件性能的关键参数, 论文对两个参数进行优化设计. 传统发射极频率特性随侧墙高度线性增长, 沟槽型发射极不受 R_e 侧墙高度的影响, 仅与开口宽度、底层多晶硅有关. 频率特性随着侧墙宽度的增加而降低, 为了得到较好的频率特性, 适当选择宽度窄的沟槽型发射极.

参考文献

- [1] Rieh J S, Jagannathan B, Greenberg D R, Meghelli M, Rylyakov A, Guarin F, Zhi J Y, Ahlgren D C, Freenman G, Cottrell P, Harame D 2004 *IEEE Trans. Microw. Theory* **52** 2390
- [2] Hadi R A, Grzyb J, Heinemann B, Pfeiffer U R 2013 *IEEE J. Solid-St. Circ.* **48** 2002
- [3] Jiahui Y, Cressler J D 2011 *IEEE Trans. Electr. Dev.* **58** 1655
- [4] Pekarik J J, Adkisson J W, Camillo C R, Cheng P, Di-vergilio A W, Gray P B, Jain V, Kaushal V, Khater M H, Liu Q, Harame D L 2012 *IEEE Bipolar/BiCMOS Circuits and Technology Meeting* Portland, OR, United States, Sept. 30–Oct. 3, 2012 p1
- [5] Jia S M, Yang R X, Guo H J 2011 *7th International Conference on Wireless Communication, Networking and Mobile Computing*, Wuhan, China, Sept. 23–25, 2011 p1
- [6] Chevalier P, Meister T F, Heinemann B, Van H S, Liebl W, Fox A, Sibaja H A, Chantre A 2011 *IEEE Bipolar/BiCMOS Circuits and Technology Meeting*, Atlanta, GA, United States, Oct. 9–11, 2011 p57
- [7] Schroter M, Wedel G, Heinemann B, Jungemann C, Krause J, Chevalier P, Chantre A 2011 *IEEE Trans. Electr. Dev.* **58** 3687
- [8] Chevalier P, Barbalat B, Rubaldo L, Vandelle B, Dartartre D, Bouillon P, Jagueneau T, Richard C, Saguin F, Margain A, Chantre A 2005 *Proceedings of the Bipolar/BiCMOS Circuits and Technology Meeting*, Santa Barbara, CA, United States, Oct. 9–11, 2005 p120

- [9] Dacquay E, Tomkins A, Yau K H K, Laskin E, Chevalier P, Chantre A, Sautreuil B, Voinigescu S P 2012 *IEEE Trans. Microw. Theory* **60** 813
- [10] Chevalier P, Fellous C, Rubaldo L, Pourchon F, Pruvost S, Beerkens R, Saguin F, Zerounian N, Barbalat B, Lepilliet S, Dutartre D, Celi D, Telliez I, Gloria D, Aniel F, Danneville F, Chantre A 2005 *IEEE J. Solid-St. Circ.* **40** 2025
- [11] Xu X B, Zhang H M, Hu H Y 2011 *Acta Phys. Sin.* **60** 118501 (in Chinese) [徐小波, 张鹤鸣, 胡辉勇 2011 物理学报 **60** 118501]
- [12] Zhang J X, Guo H X, Guo Q, Wen L, Cui J W, Xi S B, Wang X, Deng W 2013 *Acta Phys. Sin.* **62** 048501 (in Chinese) [张晋新, 郭红霞, 郭旗, 文林, 崔江维, 席善斌, 王信, 邓伟 2013 物理学报 **62** 048501]
- [13] Misra, P K, Qureshi S 2013 *IEEE J. Electr. Dev. Society* **1** 92
- [14] Liu J, Guo F, Gao Y 2014 *Acta Phys. Sin.* **63** 048501 (in Chinese) [刘静, 郭飞, 高勇 2014 物理学报 **63** 048501]
- [15] Peng C, Liu Q, Camillo C R, Liedy B, Adkisson J, Pekarik J, Gray P, Kaszuba P, Moszkowicz L, Zetterlund B, Macha K, Tallman K, Khater M, Harame D 2012 *IEEE Bipolar/BiCMOS Circuits and Technology Meeting*, Portland, OR, United States, Sept. 30–Oct. 3, 2012 p1
- [16] Fox A, Heinemann B, Barth R, Marschmeyer S, Wipf C, Yamamoto Y 2011 *IEEE Bipolar/BiCMOS Circuits and Technology Meeting* Atlanta, GA, United States, Oct. 9–11, 2011 p70
- [17] Jagannathan B, Khater M, Pagette F, Rieh J S, Angell D, Chen H, Florkey J, Golan F, Greenberg D R, Groves R, Jeng S J, Johnson J, Mengistu E, Schonenberg K T, Schnabel C M, Smith P, Stricker A, Ahlgren D, Freeman G, Stein K, Subbanna S 2002 *IEEE Electr. Dev. Lett.* **23** 258
- [18] Jia X Z, Hu H Y, Zhang H M, Dai X Y 2005 *Chin. Phys.* **14** 1439
- [19] Rieh J S, Greenberg D, KHater M, Schonenberg K T, Jeng S J, Pagette F, Adam T, Chinthakindi A, Florkey J, Jagannathan B, Johnson J, Krishnasamy R, Sanderson D, Schnabel C, Smith P, Stricker A, Sweeney S, Vaed K, Yanagisawa T, Ahlgren D, Stein K, Freeman G 2004 *IEEE Radio Frequency Integrated Circuits Symposium*, Hsinchu, China, June 6–8, 2004 p395
- [20] Chen W L, Chau H F, Tutt M, Ho M C, Kim T S, Henderson T 1997 *IEEE Electr. Dev. Lett.* **18** 355
- [21] Yang Y, Tong X, Yang L T, Guo P F, Fan L, Yeo Y C 2010 *IEEE Electr. Dev. Lett.* **31** 752

Research on SiGe heterojunction bipolar transistor with a trench-type emitter*

Liu Jing[†] Wu Yu Gao Yong

(Department of Electronic Engineering, Xi'an University of Technology, Xi'an 710048, China)

(Received 26 March 2014; revised manuscript received 25 April 2014)

Abstract

A novel SiGe heterojunction bipolar transistor (HBT) with a trench-type emitter is presented. Effects of the trench-type emitter on device performance are analyzed in detail, and current transport mechanism of the novel device is studied. The emitter resistances are parallel partitions by changing current path. Under the precondition without increasing the junction capacitance, the resistances of the new emitter are reduced effectively, and the frequency characteristics of the device are improved. Results show that the cutoff frequency and the maximum oscillation frequency of the new device are increased to 100.2 GHz and 134.4 GHz, respectively. More important is that the frequency characteristics are improved by the introduction of the trench-type emitter, while the current gain is not reduced and the junction capacitance is also not increased. A good trade-off is achieved among frequency, current gain, and junction capacitance. The trench-type emitter is designed to be optimal. With the change in sidewall height, no effects are found on the emitter resistances, and the frequency characteristics do not change, while the frequency characteristics are reduced when the sidewall width is increased.

Keywords: SiGe HBT, trench-type emitter, emitter resistance

PACS: 85.30.Pq, 85.30.De, 73.40.Lq

DOI: [10.7498/aps.63.148503](https://doi.org/10.7498/aps.63.148503)

* Project supported by the National Natural Science Foundation of China (Grant No. 61204094), the Specialized Research Fund for the Doctoral Program of Higher Education of China (Grant No. 20106118120003), the Industrial Research Projects of Shanxi, China (Grant No. 2014K08-30), and the Specialized Scientific Research of the Education Bureau of Shaanxi, China (Grant No. 11JK0924).

[†] Corresponding author. E-mail: jingliu@xaut.edu.cn