

纳米级尺寸参数对钛氧化物忆阻器的特性影响

郭羽泉 段书凯 王丽丹

Influence of length parameter on the characteristics of nanoscale titanium oxide memristor

Guo Yu-Quan Duan Shu-Kai Wang Li-Dan

引用信息 Citation: *Acta Physica Sinica*, 64, 108502 (2015) DOI: 10.7498/aps.64.108502

在线阅读 View online: <http://dx.doi.org/10.7498/aps.64.108502>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2015/V64/I10>

您可能感兴趣的其他文章

Articles you may be interested in

忆阻器及其阻变机理研究进展

Research progress of memristors and memristive mechanism

物理学报.2014, 63(18): 187301 <http://dx.doi.org/10.7498/aps.63.187301>

Ni/HfO₂/Pt 阻变单元特性与机理的研究

Electric characteristics and resistive switching mechanism of Ni/HfO₂/Pt resistive random access memory cell

物理学报.2014, 63(14): 147301 <http://dx.doi.org/10.7498/aps.63.147301>

两类纳米级非线性忆阻器模型及串并联研究

Two types of nanoscale nonlinear memristor models and their series-parallel circuits

物理学报.2014, 63(12): 128502 <http://dx.doi.org/10.7498/aps.63.128502>

界面效应调制忆阻器研究进展

Progress of memristor modulated by interfacial effect

物理学报.2012, 61(21): 217306 <http://dx.doi.org/10.7498/aps.61.217306>

GaN MMIC 中 SiN 介质 MIM 电容的可靠性

Reliability of SiN-based MIM capacitors in GaN MMIC

物理学报.2012, 61(17): 177302 <http://dx.doi.org/10.7498/aps.61.177302>

纳米级尺寸参数对钛氧化物忆阻器的特性影响*

郭羽泉 段书凯† 王丽丹

(西南大学电子信息工程学院, 重庆 400715)

(2014年9月29日收到; 2014年12月21日收到修改稿)

随着忆阻器研究的不断深入, 忆阻器的研究已经进入微观阶段, 包括忆阻器内部结构的探究、内部粒子间的运动规律、各参数对忆阻器特性的影响等. 然而, 这些成果中没有关于尺寸参数对忆阻器特性影响的研究, 而尺寸参数是忆阻器成功制备的关键因素之一, 这大大限制了忆阻器的发展和实际应用. 本文从欧姆电阻定律入手, 从理论角度详细分析了尺寸参数对惠普忆阻器以及自旋忆阻器的性能影响. 在此基础上进行了一系列电路仿真实验, 得到不同尺寸参数下忆阻器的相关特性曲线. 文中各选取其中最具代表性的四组实验结果进行展示, 对这些结果进行了详细分析, 得到了惠普忆阻器工作的最佳尺寸范围在8—12 nm之间以及自旋忆阻器工作的最佳尺寸范围在500—600 nm之间的结论. 实验结果不仅可为实际运用提供有力的支持, 同时也将为进一步研制钛氧化物忆阻器器件和相关理论工作提供重要的实验基础和理论依据.

关键词: 忆阻器, 尺寸参数, $u-i$ 曲线, 影响

PACS: 85.35.-p, 73.40.Rw, 84.32.-y, 84.30.Bv

DOI: 10.7498/aps.64.108502

1 引言

1971年, 蔡少棠根据电路理论的完备性, 提出了电阻、电感、电容之外的第四种基本电路元件——忆阻器^[1], 并将其定义为磁通与电荷之比. 随着纳米级半导体技术的产生和发展, 惠普实验室于2008年宣称成功地研制出忆阻器, 并提出了HP忆阻器模型^[2,3]. 同年, Itoh和Chua^[4]描述了一种单调递增且分段线性的忆阻器模型. 随后, Chen和Wang^[5]利用电磁层、参考层、磁畴壁的内在联系提出了自旋忆阻器模型. 文献^[6]提出了一种具有良好可靠性且能保持持续突触行为的 WO_x 模型. Kvatinsky等^[7]对Pickett研究的忆阻器模型进行简化, 得到了表达形式相对简洁的阈值自适应忆阻器模型^[8].

当前, 对惠普忆阻器模型和自旋忆阻器模型的研究更为深入, 应用更广泛. Kim等^[9,10]探索了忆

阻器在神经网络中的应用, 提出了基于忆阻桥突触的多层神经网络硬件结构及其学习算法, 并将其应用于三位奇偶校验网络和汽车检测网络中. 胡小芳等^[11]将忆阻器和交叉阵列相结合, 提出了一种应用于图像处理的忆阻器交叉阵列存储结构, 设计出能实现二值和灰度(彩色)图像存储的方案. 近期, 董哲康等^[12]研究了忆阻器的非线性离子迁移模型及其串并联分析, 从忆阻器的器件参数和激励阈值角度, 对忆阻器串并联电路进行了全面的理论推导和数值分析. Snider等^[13]利用忆阻器和脉冲神经元模拟了神经形态系统的instar和outstar突触. Wu等^[14]基于离子漂移以及电荷控制的惠普忆阻器模型, 提出了一种新的阈值通量与窗函数控制的忆阻器模型, 设计了一个实际等效电路进行指纹捕获实验, 得出阈值忆阻器模型适合于各种忆阻器实验的结论. 最近, Yu等^[15]提出了一个用于把忆阻器转换成忆传感器和忆容器的接口电路系统, 这个接

* 新世纪优秀人才支持计划(批准号: 教技函[2013]47号)、国家自然科学基金(批准号: 61372139, 61101233, 60972155)、教育部“春晖计划”科研项目(批准号: z2011148)、留学人员科技活动项目择优资助经费(批准号: 渝人社办(2012)186号)、重庆市高等学校优秀人才支持计划(批准号: 渝教人(2011)65号)、重庆市高等学校青年骨干教师资助计划(批准号: 渝教人(2011)65号)和中央高校基本科研业务费专项资金(批准号: XDJK2014A009, XDJK2013B011)资助的课题.

† 通信作者. E-mail: duansk@swu.edu.cn

口电路的最大特点是具有浮动码头以及方便实现.

随着对忆阻器研究的不断深入, 忆阻器的研究已经逐步进入微观阶段, 包括忆阻器内部结构的探究、内部粒子的运动规律、各参数对忆阻器特性的影响等, 这些研究将会为忆阻器未来的发展和制造提供重要的参考依据. 不久前, Zhang 等 [16] 提出了一种紧凑型二氧化钛忆阻器模型, 从粒子迁移的角度建立模型, 分析了忆阻器的动态特性. 田晓波等 [17] 研究了钛氧化物横截面积和隧道势垒横截面积的改变对忆阻器导电特性的影响, 分析了两者的联系与区别. 徐晖等 [18] 讨论了温度与忆阻器导电特性的关系, 提出了提高忆阻器导电稳定性的方法. 这些研究成果将吸引更多的学者从微观的角度研究忆阻器的内部机理和相关特性. 众所周知, 自忆阻器被提出后, 30 多年来都没能引起人们的重视, 主要原因是人们不能像制造电阻、电容和电感一样, 在常规尺寸下设计、制造忆阻器, 直到 HP 实验室宣布成功地制造出首个钛氧化物忆阻器, 从而使得对忆阻器的研究步入了一个新的阶段. 钛氧化物忆阻器的物理实现与多种因素有关, 尺寸参数即长度参数是忆阻器成功制备的关键因素之一. 当前大部分研究中未考虑尺寸参数变化对忆阻器特性的影响, 这限制了忆阻器的发展和实际应用. 基于此, 本文研究了尺寸参数对惠普忆阻器模型和自旋忆阻器模型特性的影响, 并利用 spice 软件对若干组不同尺寸的惠普忆阻器模型和若干组不同尺寸的自旋忆阻器模型分别进行了电路仿真, 各选取其中最具代表性的四组曲线进行详细分析, 得出相关结论, 为进一步研制钛氧化物忆阻器器件和相关理论工作提供重要依据.

2 尺寸参数对忆阻器特性的影响分析

2.1 尺寸参数对 HP 忆阻器模型的影响分析

图 1 所示为 HP 忆阻器模型示意图, 该模型由两层二氧化钛薄膜 (这两层二氧化钛薄膜组成忆阻器的导电区, 后文中提到的导电区均指这两层二氧化钛薄膜) 以及夹在二氧化钛薄膜两端的两块金属铂片组成, 这里忽略金属铂片的阻抗值. 其中一层二氧化钛薄膜掺杂了氧空位, 厚度为 ω , 具有强导电性对外呈低阻状态; 惠普忆阻器总的尺寸长度为 D , 因而没有掺杂氧空位部分的尺寸长度为 $D-\omega$, 这部分具有弱导电性对外呈高阻状态. 当加在忆阻器两端的电压为左正右负时, 掺杂层和非掺杂层之

间的边界将向非掺杂层移动从而使得掺杂层厚度 ω 增大, 忆阻器的导电性增强, 阻值变小呈导通状态; 当加在忆阻器两端的电压为左负右正时, 边界将向掺杂层移动从而使得掺杂层厚度 ω 减小, 忆阻器导电性减弱, 阻值变大从而呈截止状态.

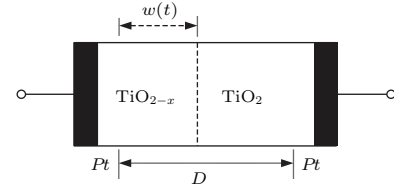


图 1 惠普忆阻器

Fig. 1. HP memristor.

由欧姆电阻定律 (1) 可知, 某一段导体的电阻 R 由该段材料的电阻率 ρ , 该段导体的横截面积 s 以及该段导体的长度 l 共同决定:

$$R = \rho(l/s). \quad (1)$$

对于忆阻器, 电阻定律同样有效. 根据电阻的决定 (1) 式, 惠普忆阻器中掺杂层阻抗和非掺杂层阻抗分别用 (2) 和 (3) 式表示:

$$R_{\text{doped}} = \rho_{\text{doped}} \frac{\omega}{s}, \quad (2)$$

$$R_{\text{undoped}} = \rho_{\text{undoped}} \frac{D - \omega}{s}, \quad (3)$$

其中 R_{doped} 和 R_{undoped} 分别表示忆阻器掺杂层和非掺杂层的瞬态阻抗; ρ_{doped} 和 ρ_{undoped} 分别表示掺杂层和非掺杂层的电阻率. 本文假设当掺杂层和非掺杂层之间的边界发生移动时, 掺杂层和非掺杂层的电阻率保持不变. 据此推断, 在理想状态下, 当忆阻器的导电区全部掺杂时 (即此时 $\omega = D$), 称此时的忆阻器处于最大开通状态, 阻抗值最小, 等于 R_{on} . 当忆阻器的导电区全部不掺杂时 (即此时 $\omega = 0$), 称此时的忆阻器处于最大关闭状态, 阻抗值最大, 等于 R_{off} . 则 R_{on} 和 R_{off} 分别用 (4) 和 (5) 式表示:

$$R_{\text{on}} = \rho_{\text{doped}}(D/s), \quad (4)$$

$$R_{\text{off}} = \rho_{\text{undoped}}(D/s). \quad (5)$$

根据惠普实验室的研究结论 R_{on} 和 R_{off} 为定值, 则存在下述关系式:

$$\frac{R_{\text{off}}}{R_{\text{on}}} = \frac{\rho_{\text{undoped}} \frac{D}{s}}{\rho_{\text{doped}} \frac{D}{s}} = \frac{\rho_{\text{undoped}}}{\rho_{\text{doped}}} = \lambda, \quad (6)$$

(6) 式中, λ 为忆阻器的最大值 (忆阻器处于最大关闭状态) 和最小值 (忆阻器处于最大开通状态) 的比值, 对于给定的忆阻器, ρ_{doped} 和 ρ_{undoped} 一定, λ 也一定. 惠普忆阻器在任意瞬间的总阻抗可以看

作是掺杂层阻抗和非掺杂层阻抗的串联,因而惠普忆阻器的忆阻值等于掺杂层的阻抗值与非掺杂层的阻抗值之和,所以其在任一时刻状态下的阻抗值 R_M 表示为

$$R_M = R_{\text{doped}} + R_{\text{undoped}} = \frac{1}{s} [\rho_{\text{doped}} \cdot \omega + \rho_{\text{undoped}} \cdot (D - \omega)]. \quad (7)$$

根据欧姆定律,当忆阻器两端的电压为 $v(t)$,忆阻器的阻抗为 R_M 时,流过忆阻器的电流值为 $i(t)$.

$$i(t) = v(t)/R_M. \quad (8)$$

掺杂层和非掺杂层之间的边界移动与掺杂层的阻抗、忆阻器的长度、流过忆阻器的电流等因素有关:

$$\frac{d\omega(t)}{dt} = \mu_v \cdot \frac{R_{\text{on}}}{D} \cdot i(t), \quad (9)$$

式中, μ_v 表示忆阻器中掺杂层导电粒子的平均移动速率. 将 (8) 式代入 (9) 式可以得到

$$\frac{d\omega(t)}{dt} = \mu_v \cdot \frac{R_{\text{on}}}{D} \cdot \frac{v(t)}{R_M}. \quad (10)$$

考虑到忆阻器中掺杂层和非掺杂层边界的移动是呈非线性规律迁移的,因此这里在方程两端同时乘以 Birolek 窗函数,从而保证边界的移动是非线性的, Birolek 窗函数的形式如下:

$$f(w) = 1 - (w - \text{sgn}(-i))^{2p}, \quad (11)$$

其中 p 为正整数,为函数的可控参数; $\text{sgn}(\cdot)$ 为符号函数. Birolek 窗函数可以模拟未达到边界时的线性离子漂移,从而有效地解决边界效应. 在 (10) 式两端同时乘以 (11) 式,得到

$$\frac{d\omega(t)}{dt} = \mu_v \cdot \frac{R_{\text{on}}}{D} \cdot \frac{v(t)}{R_M} \cdot f(w), \quad (12)$$

(12) 式为惠普忆阻器边界移动与忆阻器尺寸之间的关系, (7) 和 (12) 式为忆阻器尺寸参数与忆阻器阻抗的关系.

2.2 尺寸参数对自旋忆阻器模型的影响分析

自旋忆阻器模型如图 2 所示,该模型是 Chen 和 Wang^[5] 于 2009 年提出的.

自旋忆阻器由一个包含两个铁磁层的长自旋阀片组成. 铁磁层可分为上下两层,上面一层为能够导电的自由层,下面一层为不能导电的电磁参考层. 电磁参考层的磁化方向由通过耦合到一个固定的磁层决定. 自由层被能够自由移动的磁畴壁分为具有相反磁化方向的两部分,这两部分单位长度的阻抗取决于其与参考层的磁化方向的异同. 其中与

参考层磁化方向相同的自由层部分,单位长度的阻抗小,设为 r_L ; 另一与参考层磁化方向相反的自由层部分,单位长度的阻抗大,设为 r_H . 自由层中的磁畴壁会随着外加电压的不同产生移动,因此磁畴壁在不同的位置,自旋忆阻器的阻抗并不相同. 自旋忆阻器总的阻抗由这两部分的阻抗之和决定. 文献 [5] 中已经证明,不论自旋忆阻器中自由层的磁畴壁的厚度是否可以忽略不计,自旋忆阻器的阻抗表达式均可表示为: $M(x) = r_H \cdot x + r_L \cdot (D - x)$, 其中 D 表示自旋忆阻器的尺寸长度, $(D - x)$ 表示与参考层磁化方向相同的自由层部分的长度, x 表示与参考层方向相反的自由层部分的长度.

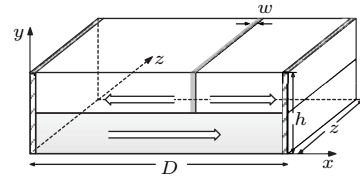


图 2 自旋忆阻器^[5]

Fig. 2. Spintronic model^[5].

文献 [5] 提出的自旋忆阻器模型中,与参考层磁化方向相同的部分即低阻区的最小片电阻为 R_{eL} ; 与参考层磁化方向相反的部分即高阻区的最小片电阻为 R_{eH} , R_{eL} 和 R_{eH} 存在如下关系:

$$GMR = (R_{eH} - R_{eL})/R_{eL}, \quad (13)$$

GMR 称为巨磁比,仅由制造材料决定. 文献 [5] 还定义了低阻区片电阻 R_{eL} 的表达式:

$$R_{eL} = \rho/h, \quad (14)$$

式中, ρ 表示低阻区的电阻率,由自旋忆阻器本身的器件结构和材料决定; h 为自旋忆阻器的高度.

根据电阻定律公式,自旋忆阻器在低阻状态的单位长度的阻值 r_L 表示为

$$r_L = R_{eL}/z, \quad (15)$$

z 表示自旋忆阻器的宽度. 将 (14) 式代入 (15) 式得到

$$r_L = \rho \frac{1}{hz}. \quad (16)$$

由电阻的决定 (1) 式可知, (16) 式即为自旋忆阻器低阻区单位长度的最小阻抗值. 自旋忆阻器中 R_{eH} 可以通过 R_{eL} 来衡量,因而 r_H 也可以通过 r_L 来衡量. 为简化自旋忆阻器的阻抗表达式,设单位长度的忆阻器阻抗值为

$$r_L = r, \quad (17)$$

因而高阻区的单位长度的阻抗 r_H 整理为

$$r_H = (1 + GMR)r, \quad (18)$$

故自旋忆阻器高阻区和低阻区单位长度的阻抗之比为

$$(r_H/r_L) = 1 + GMR. \quad (19)$$

将(19)式代入自旋忆阻器的阻抗公式, 化简得到

$$M = r \cdot (GMR \cdot x + D), \quad (20)$$

(20)式即为长度参数对自旋忆阻器的阻抗决定公式, x 表示磁畴壁在忆阻器中的位置, 等于磁畴壁的移动速度对时间的积分. 由文献[5]可知:

$$x = \Gamma_v \int_0^t J_{\text{eff}} dt, \quad (21)$$

其中, Γ_v 表示磁畴壁的迁移速率, J_{eff} 表示流过忆阻器的有效电流密度. Γ_v 由下式决定:

$$\Gamma_v = P\mu_B/eM_s, \quad (22)$$

式中, P 为极化率, μ_B 为玻尔磁子, e 为元电荷量, M_s 为磁饱和常量. J_{eff} 是一个分段函数:

$$J_{\text{eff}} = \begin{cases} J & J \geq J_{\text{cr}}, \\ 0 & J < J_{\text{cr}}, \end{cases} \quad (23)$$

J 表示流过自旋忆阻器的电流密度, J 的大小由下式决定:

$$J = V/(M \cdot h \cdot z), \quad (24)$$

V 为加在忆阻器两端的电压, h 和 z 分别为自旋忆阻器的高度和宽度. 由以上分析可知, (20)—(24)式为长度参数对自旋忆阻器的影响关系式.

3 实验仿真

基于上述理论分析, 这一部分通过一系列的电路仿真进一步分析了尺寸参数对惠普忆阻器以及自旋忆阻器模型的非线性特性以及开关特性的影响.

3.1 尺寸参数对惠普忆阻器导电特性的影响

图3所示为惠普忆阻器模型仿真图. 依据文献[2], 分别设置其主要器件参数如下: $\mu_v = 10^{-14} \text{ m}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, 横截面积 $s = 25 \text{ } \mu\text{m}^2$, 掺杂区电阻率 $\rho_{\text{doped}} = 0.5 \text{ } \Omega \cdot \text{m}$, 非掺杂区电阻率 $\rho_{\text{undoped}} = 25 \text{ } \Omega \cdot \text{m}$, 并设置初值 $\omega_0 = 0.1D$.

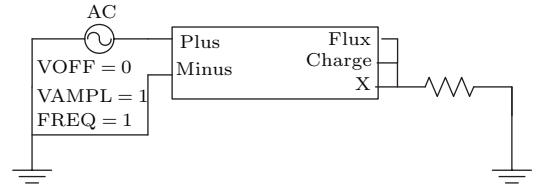


图3 HP 忆阻器电路仿真图

Fig. 3. Simulated circuit diagram of the HP memristor.

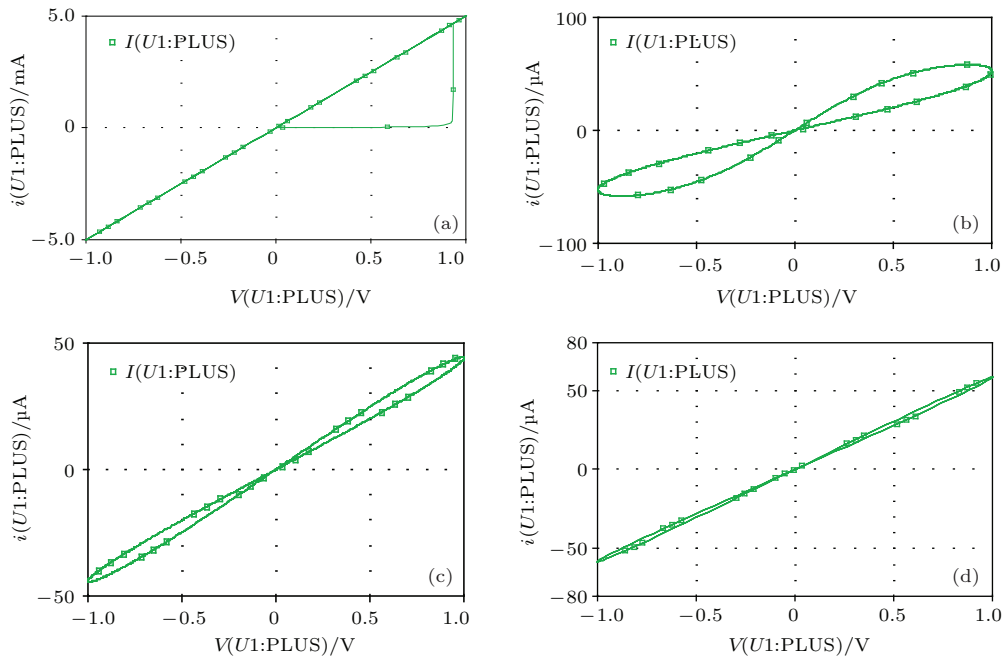


图4 $u-i$ 曲线 (a) $D = 5 \text{ nm}$; (b) $D = 8 \text{ nm}$; (c) $D = 12 \text{ nm}$; (d) $D = 15 \text{ nm}$

Fig. 4. $u-i$ curves: (a) $D = 5 \text{ nm}$; (b) $D = 8 \text{ nm}$; (c) $D = 12 \text{ nm}$; (d) $D = 15 \text{ nm}$.

根据控制变量法, 保持上述参数不变, 设置若干组不同尺寸下的惠普忆阻器模型进行仿真实验. 开始, 分别设置 $D = 5, 10, 15, 20$ nm 四组数据进行实验, 得到仿真结果; 分析比较后, 得出惠普忆阻器在 $D = 10$ nm 时综合性能较好的粗略结果. 为进一步确定惠普忆阻器工作的最佳尺寸范围, 随后

分别设置 $D = 3, 4, 6, 7, \dots, 14$ nm 进行实验, 得到更全面的仿真结果. 综合比较上述实验结果后, 选取其中最具代表性的四组实验数据, 即 $D = 5$ nm, $D = 8$ nm, $D = 12$ nm, $D = 15$ nm 的实验结果进行展示. 其 $u-i, \omega-t$ 以及 ω 随电压的变化率等关系曲线如图 4—图 6 所示.

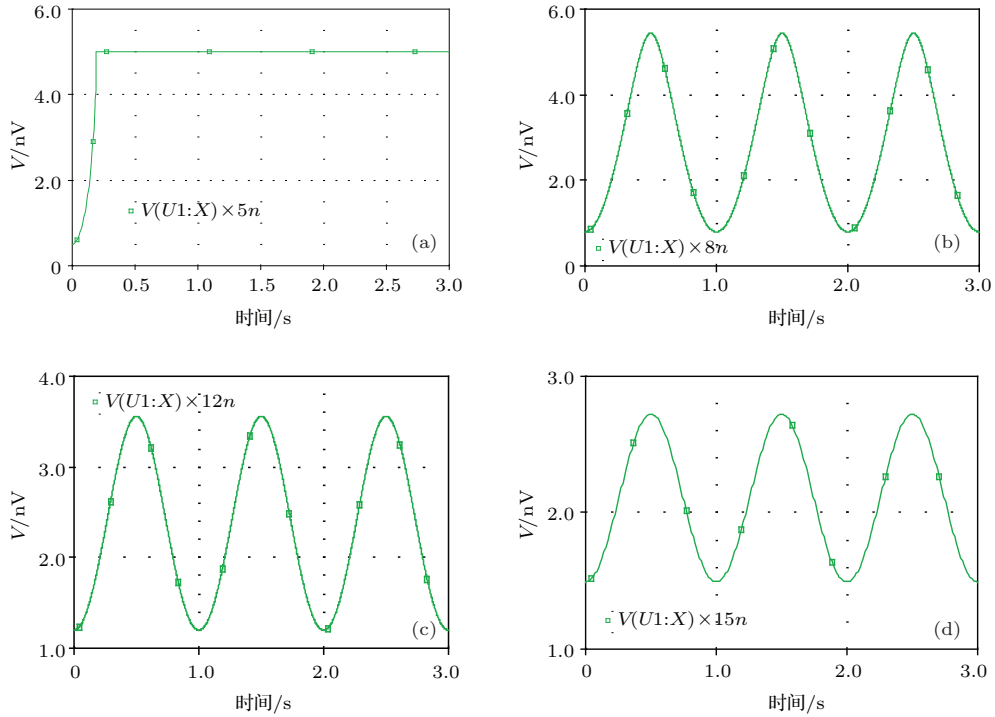


图 5 $\omega-t$ 曲线 (a) $D = 5$ nm; (b) $D = 8$ nm; (c) $D = 12$ nm; (d) $D = 15$ nm
 Fig. 5. $\omega-t$ curves: (a) $D = 5$ nm; (b) $D = 8$ nm; (c) $D = 12$ nm; (d) $D = 15$ nm.

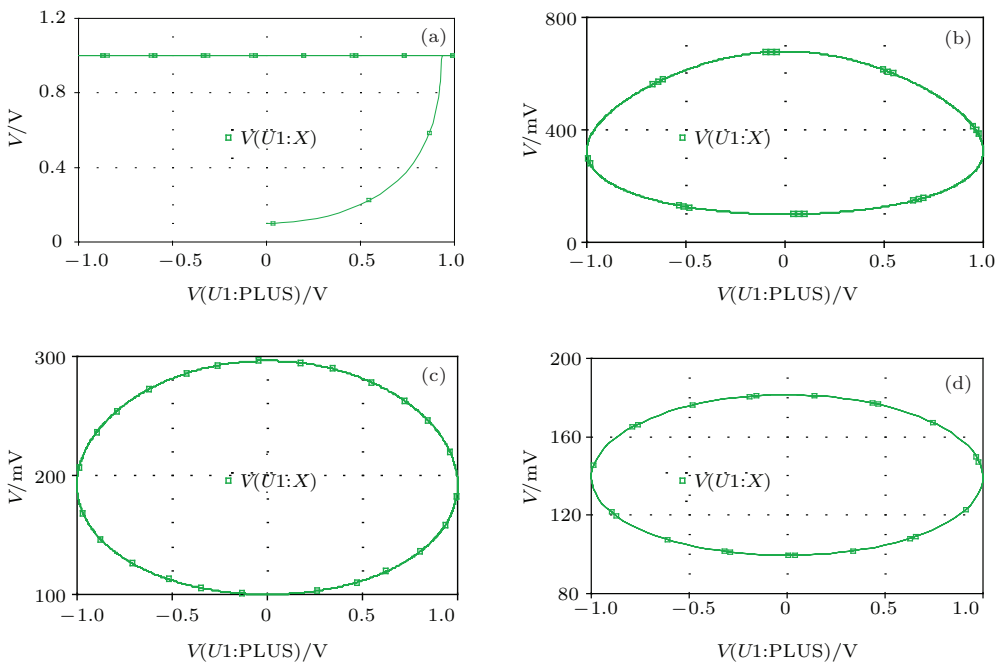


图 6 $\omega/D-t$ 曲线 (a) $D = 5$ nm; (b) $D = 8$ nm; (c) $D = 12$ nm; (d) $D = 15$ nm
 Fig. 6. $\omega/D-t$ curves: (a) $D = 5$ nm; (b) $D = 8$ nm; (c) $D = 12$ nm; (d) $D = 15$ nm.

图4为不同尺寸参数下惠普忆阻器的*u-i*特性曲线. 由图可知, 当 $D = 5 \text{ nm}$ 时, 惠普忆阻器的*u-i*曲线为一条直线, 并且在 $i > 0$ 的情况下存在失真. 当 D 在 $8\text{--}12 \text{ nm}$ 之间时, 忆阻器的*u-i*曲线为典型的磁滞回线, 非线性程度较大, 开关特性明显, 是标准的HP忆阻器*u-i*曲线. 当 $D = 15 \text{ nm}$ 时忆阻器的非线性和开关特性大大减弱, 线性程度增加.

图5为尺寸参数对惠普忆阻器 $\omega-t$ 特性的影响曲线. 由图可知, 在 $D = 5 \text{ nm}$ 时, 由于忆阻器的长度很短, 所以忆阻器的边界条件很快就达到了, 达到边界条件后的忆阻器就相当于一个普通电阻, 其阻抗在随后的时间里保持不变. 当 D 在 $8\text{--}12 \text{ nm}$ 之间时, 其 $\omega-t$ 曲线几乎接近完美, 能够同时在两个边界条件之间变化, 开关特性明显, 因而此时的忆阻器所表现出的非线性最好. 当 $D = 15 \text{ nm}$ 时, 曲线宽度被压缩, 即掺杂层的长度取值范围被压缩, 从而导致忆阻器的阻抗取值区间大大减小. 虽然仍能同时到达两个边界, 能在两个边界之间切换, 但是切换范围有限, 当电压波动时会产生失真, 非线性减弱.

讨论边界变化率与电压的关系时, 得到的结论与 $\omega-t$ 曲线分析得到的结论相同, 这里不再赘述.

基于电路仿真结果: 当忆阻器的尺寸 D 小于 5 nm 时, 其*u-i*曲线存在严重失真, 无法呈现非线性以及开关特性. 当 D 介于 $5\text{--}8 \text{ nm}$ 之间时, 其非

线性和开关特性逐渐增强, 当 D 在 $8\text{--}12 \text{ nm}$ 时, 其非线性特性和开关特性达到最佳, 并具有很强的稳定性和抗干扰能力. 当 D 大于 12 nm 时, 忆阻器的非线性明显减弱, 但 $\omega-t$ 曲线依然能够达到两端的边界. 当 D 继续增加时, $\omega-t$ 曲线会出现失真, 从而丧失其非线性. 综上所述, 当惠普忆阻器的尺寸范围为 $8\text{--}12 \text{ nm}$ 时, 其非线性和开关特性表现良好, 具有良好的稳定性和抗干扰能力.

3.2 尺寸参数对自旋忆阻器导电特性的影响

自旋忆阻器仿真电路图如图7所示. 根据文献[5], 设置以下初值: $GMR = 0.12$, $R_{eL} = 50$, $h = 70$, $z = 10$, $P = 0.35$, $\mu_B = 9.274 \times 10^{-24}$, $e = 1.602 \times 10^{-19}$, $M_s = 1010$.

根据控制变量法, 保持以上这些基本参数不变, 设置若干组不同尺寸下自旋忆阻器模型进行实

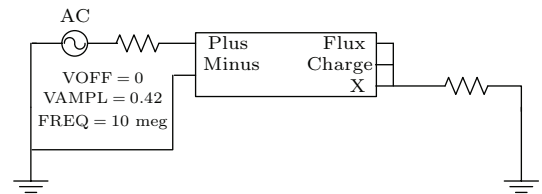


图7 自旋忆阻器的仿真电路仿真图

Fig. 7. Simulated circuit diagram of the spintronic memristor.

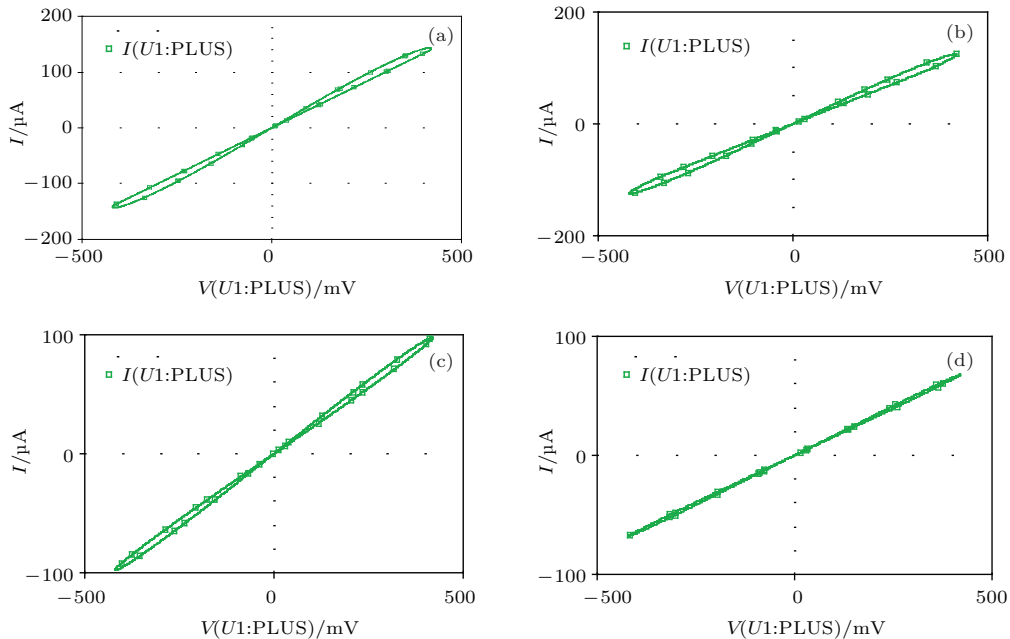


图8 *u-i* 曲线 (a) $D = 500 \text{ nm}$, (b) $D = 600 \text{ nm}$, (c) $D = 800 \text{ nm}$, (d) $D = 1200 \text{ nm}$

Fig. 8. *u-i* curves: (a) $D = 500 \text{ nm}$, (b) $D = 600 \text{ nm}$, (c) $D = 800 \text{ nm}$ (d) $D = 1200 \text{ nm}$.

验仿真. 开始分别设置 $D = 500, 1000, 1500, 2000$ nm 四组数据进行实验, 得到相关仿真结果; 分析比较后, 得出了自旋忆阻器在 $D = 500$ nm 到 $D = 1000$ nm 之间综合性能较好的粗略结论. 为进一步确定自旋忆阻器工作的最佳尺寸范围, 随后分别设置 $D = 300, 400, 600, 700, \dots, 1200$ nm 进行实验, 得到更全面的仿真结果. 分析比较后, 从实验结果中选取其中最具代表性的四组实验数据进行展示, 即 $D = 500$ nm, $D = 600$ nm, $D = 800$ nm,

$D = 1200$ nm 时的实验结果, 如图 8 所示.

基于尺寸参数对自旋忆阻器导电特性影响的 $u-i$ 曲线, 自旋忆阻器在 $D = 500$ nm 和 $D = 600$ nm 时的非线性和开关特性比较明显. 随着长度 D 的增大, 其非线性和开关特性呈现减弱的趋势. 当 $D = 800$ nm 时, 其非线性特性已经被压缩, 当受到电压波动时会产生明显失真. 当 $D = 1200$ nm 时, 其非线性特性基本完全消失, 表现出线性电阻的性质.

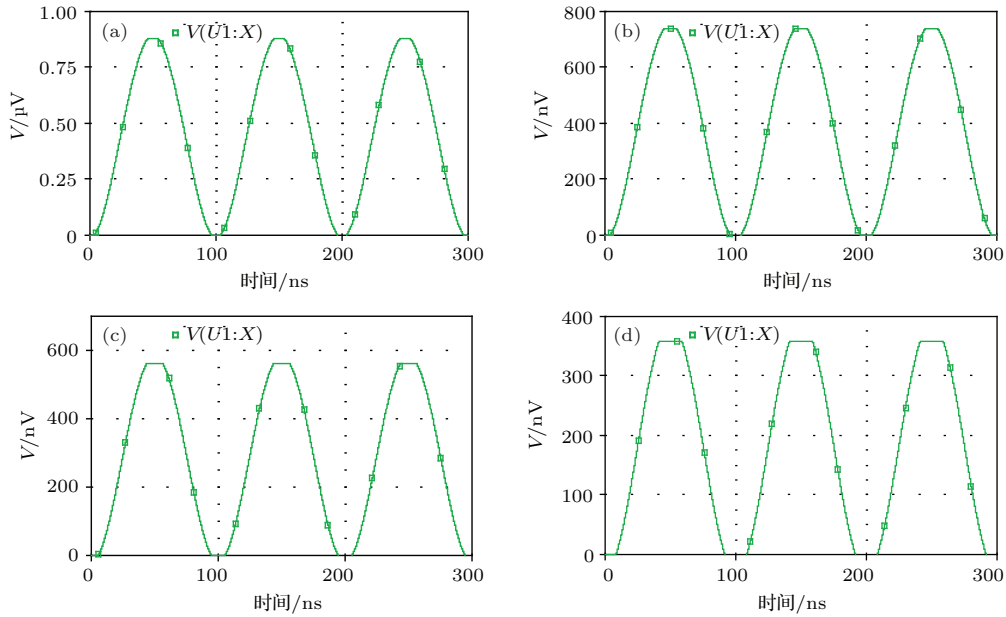


图 9 $x-t$ 曲线 (a) $D = 500$ nm; (b) $D = 600$ nm; (c) $D = 800$ nm; (d) $D = 1200$ nm

Fig. 9. $x-t$ curves: (a) $D = 500$ nm; (b) $D = 600$ nm; (c) $D = 800$ nm; (d) $D = 1200$ nm.

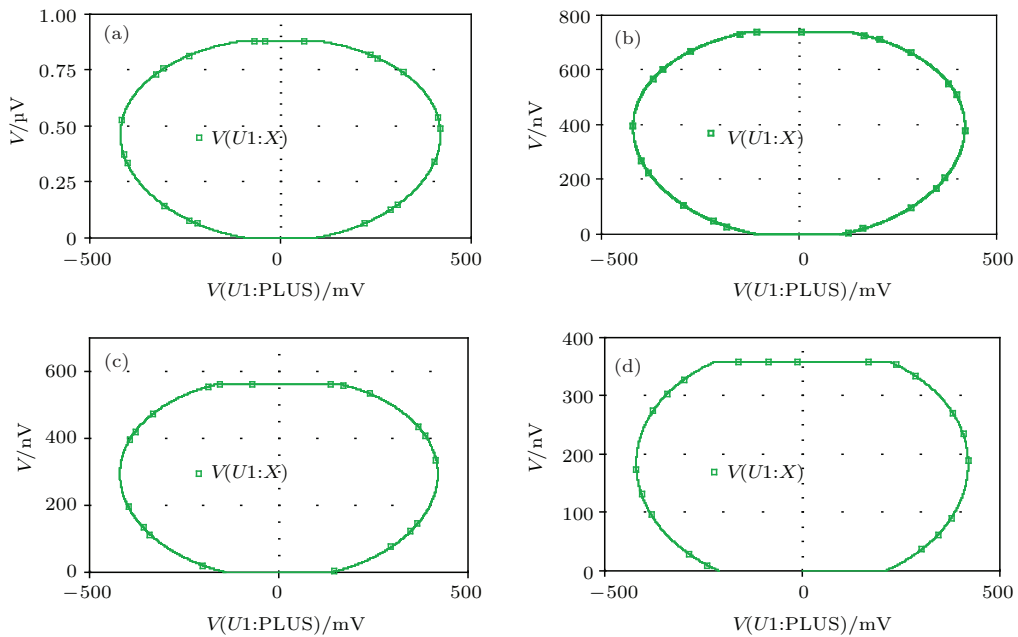


图 10 $x/D-t$ 曲线 (a) $D = 500$ nm; (b) $D = 600$ nm; (c) $D = 800$ nm; (d) $D = 1200$ nm

Fig. 10. $x/D-t$ curves: (a) $D = 500$ nm; (b) $D = 600$ nm; (c) $D = 800$ nm; (d) $D = 1200$ nm.

分析尺寸参数对自旋忆阻器导电特性影响的 $x-t$ 曲线, 在 $D = 500$ nm 和 $D = 600$ nm 时, 图像反映出变量 x 的变化范围在两个边界条件之间, 此时忆阻器开关特性明显, 因而这时的忆阻器所表现出的非线性特性是良好的. 当 $D = 800$ nm 时, $x-t$ 曲线出现失真, 从而致使其非线性和开关特性减弱. 当 $D = 1200$ nm 时, 失真继续加大, 致使其非线性和开关特性进一步减弱.

研究边界变化率与电压变化的曲线关系时, 其分析得到的结论与 $x-t$ 曲线分析得到的结论相同, 这里不再赘述.

值得注意的是, 由于自旋忆阻器本身的非线性与开关特性并没有惠普忆阻器那么显著, 结合上述结果分析得出自旋忆阻器的最佳尺寸范围在 500—600 nm 之间.

4 结 论

本文以惠普忆阻器模型和自旋忆阻器模型为主要研究对象, 研究了尺寸参数即长度参数对其基本特性的影响, 详细分析了尺寸参数对惠普忆阻器以及对自旋忆阻器性能的影响, 得到不同尺寸下忆阻器的电压电流曲线、掺杂长度与通电时间的关系曲线以及掺杂长度随电压的变化率曲线等. 基于此, 我们用一系列电路仿真实验得到了惠普忆阻器工作的最佳工作尺寸范围在 8—12 nm 之间以及自旋忆阻器工作的最佳尺寸范围在 500—600 nm 之间的结论. 目前, 对忆阻器的研究正在不断微观化, 已深入到其内部机理的研究以及研究各参数对忆阻器的特性影响等. 因而, 本文的研究成果将为进一步研制钛氧化物忆阻器器件和相关理论工作提供重要的实验基础和理论依据.

在接下来的工作中, 我们将继续研究其他参数对忆阻器特性的影响, 如: 掺杂浓度、漂移、扩散等.

参考文献

- [1] Chua L O 1971 *IEEE Trans. Circ. Theor.* **18** 507
- [2] Strukov D B, Snider G S, Stewart D R, Williams R S 2008 *Nature* **453** 80
- [3] Williams R S 2008 *IEEE Spectr.* **45** 28
- [4] Itoh M, Chua L O 2008 *Int. J. Bifurc. Chaos* **18** 3183
- [5] Chen Y R, Wang X B 2009 *IEEE/ACM International Symposium on Nanoscale Architectures* San Francisco, CA, USA July 30–31, 2009
- [6] Chang T, Jo S H, Kim K H, Sheridan P, Gaba S, Lu W 2011 *Appl. Phys. A* **102** 857
- [7] Pickett M D, Strukov D B, Borghetti J L, Yang J J, Snider G S, Stewart D R, Williams R S 2009 *Appl. Phys.* **106** 074508
- [8] Kvatinsky S, Friedman E G, Kolodny A, Weiser U C 2013 *IEEE Trans. Circ. Theor.* **60** 211
- [9] Kim H, Sah M P, Yang C, Roska T, Chua L O 2012 *IEEE Trans. Circ. Theor.* **159** 148
- [10] Adhikari S P, Yang C, Kim H, Chua L O 2012 *IEEE Trans. Neural Netw. Learn. Syst.* **23** 1426
- [11] Hu X F, Duan S K, Wang L D 2011 *Sci. China F: Inform. Sci.* **41** 500 (in Chinese) [胡小方, 段书凯, 王丽丹 2011 中国科学 F 辑: 信息科学 **41** 500]
- [12] Dong Z K, Duan S K, Hu X F, Wang L D 2014 *Acta Phys. Sin.* **63** 128502 (in Chinese) [董哲康, 段书凯, 胡小方, 王丽丹 2014 物理学报 **63** 128502]
- [13] Snider G S 2010 *Nanotechnology* **22** 015201
- [14] Wu H G, Bao B C, Chen M 2014 *Chin. Phys. B* **23** 118401
- [15] Yu D S, Liang Y, Herbert H C I, Hu Y H 2014 *Chin. Phys. B* **23** 070702
- [16] Zhang L, Chen Z, Yang J J, Wysocki B, McDonald N, Chen Y R 2013 *Appl. Phys. Lett.* **102** 153503
- [17] Tian X B, Xu H, Li Q J 2014 *Acta Phys. Sin.* **63** 048401 (in Chinese) [田晓波, 徐晖, 李清江 2014 物理学报 **63** 048401]
- [18] Xu H, Tian X B, Bu K, Li Q J 2014 *Acta Phys. Sin.* **63** 098402 (in Chinese) [徐晖, 田晓波, 步凯, 李清江 2014 物理学报 **63** 098402]

Influence of length parameter on the characteristics of nanoscale titanium oxide memristor^{*}

Guo Yu-Quan Duan Shu-Kai[†] Wang Li-Dan

(School of Electronic and Information Engineering, Southwest University, Chongqing 400715, China)

(Received 29 September 2014; revised manuscript received 21 December 2014)

Abstract

According to the completeness theory of circuit, Chua [Chua L O 1971 *IEEE Trans. Circ. Theor.* 1971 **18** 507] put forward the fourth basic circuit element memristor besides resistor, inductor and capacitor in 1971. And memristance is defined as the ratio of the flux to the charge passing through it. With the emergence and development of nanoscale semiconductor technology, HP laboratory successfully fabricated a physical memristor in 2008. The successful fabrication of memristive device caused a stir in the whole electronic field and thus a vast number of researchers were involved in the research, owing to its superior properties, i.e., nanoscale dimension, continuous input and output property, switching characteristics and unique non-volatile memory capacity. With all these extraordinary properties, memristors possess many possibilities for the development of future integrated circuits and analog computer. With the gradually in-depth study of memristor, memristor is being micro-sized, and its internal structure, motion law among its internal particles and influences resulting from the parameters are further explored. In recent years, the memristor has made significant achievement in the areas of non-volatile solid-state memory, intelligent storage, very-large-scale integrated circuitry, programmable analog circuits, and artificial neural networks. So far, the influence of size parameter on the memristor has been little studied, although the size parameter is one of the key factors in the memristor fabrication technology, which severely restricts the memristor development and its practical application. In the paper, we theoretically analyze the influences of size parameter on two practical memristor models (i.e., the HP memristor and spintronic memristor) in detail based on the Ohm's law. On this basis, a series of circuit experimental simulation is carried out, and the corresponding memristor characteristic curves are thus obtained. Furthermore, we choose 4 most representative experimental results, and make specific analysis on them. Those results indicate that the optimal length of HP memristor is in a range from 8 nm to 12 nm, while the proper range of spintronic memristor is from 500 nm to 600 nm. The final results can not only contribute to memristor physical implementation and its applications, but also provide theoretical references and reliable experiment basis for the further development of the titanium oxide memristor devices and the relevant research.

Keywords: memristor, length parameter, u - i curve, influence

PACS: 85.35.-p, 73.40.Rw, 84.32.-y, 84.30.Bv

DOI: 10.7498/aps.64.108502

^{*} Project supported by the Program for New Century Excellent Talents in University of China (Grant No. [2013]47), the National Natural Science Foundation of China (Grant Nos. 61372139, 61101233, 60972155), the "Spring Sunshine Plan" Research Project of Ministry of Education of China (Grant No. z2011148), the Technology Foundation for Selected Overseas Chinese Scholars, Ministry of Personnel in China (Grant No. 2012-186), the University Excellent Talents Supporting Foundations in of Chongqing, China (Grant No. 2011-65), the University Key Teacher Supporting Foundations of Chongqing, China (Grant No. 2011-65), the Fundamental Research Funds for the Central Universities, China (Grant Nos. XDJK2014A009, XDJK2013B011).

[†] Corresponding author. E-mail: duansk@swu.edu.cn