

绝缘栅双极型晶体管感性负载关断下电压变化率的建模与仿真研究

谭骥 朱阳军 卢硕今 田晓丽 滕渊 杨飞 张广银 沈千行

Modeling and simulation of the insulated gate bipolar transistor turn-off voltage slope under inductive load

Tan Ji Zhu Yang-Jun Lu Shuo-Jin Tian Xiao-Li Teng Yuan Yang Fei Zhang Guang-Yin Shen Qian-Xing

引用信息 Citation: [Acta Physica Sinica](#), 65, 158501 (2016) DOI: 10.7498/aps.65.158501

在线阅读 View online: <http://dx.doi.org/10.7498/aps.65.158501>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2016/V65/I15>

您可能感兴趣的其他文章

Articles you may be interested in

[纳米静态随机存储器低能质子单粒子翻转敏感性研究](#)

[Single event upsets sensitivity of low energy proton in nanometer static random access memory](#)

物理学报.2016, 65(6): 068501 <http://dx.doi.org/10.7498/aps.65.068501>

[\(100\)Si 基应变 p 型金属氧化物半导体 \[110\] 晶向电导率有效质量双椭球模型](#)

[Double ellipsoid model for conductivity effective mass along \[110\] orientation in \(100\) Si-based strained p-channel metal-oxide-semiconductor](#)

物理学报.2016, 65(1): 018501 <http://dx.doi.org/10.7498/aps.65.018501>

[氮化硅膜致小尺寸金属氧化物半导体晶体管沟道单轴应变物理机理](#)

[Physical mechanism of uniaxial strain in nano-scale metal oxide semiconductor transistor caused by sin film](#)

物理学报.2015, 64(23): 238502 <http://dx.doi.org/10.7498/aps.64.238502>

[Si/Ge/Si 异质横向 SPiN 二极管固态等离子体解析模型](#)

[Analytic models for solid state plasma of Si/Ge/Si heterogeneous and lateral SPiN diode](#)

物理学报.2015, 64(23): 238501 <http://dx.doi.org/10.7498/aps.64.238501>

[质子与金属布线层核反应对微纳级静态随机存储器单粒子效应的影响分析](#)

[Effects of nuclear reactions between protons and metal interconnect overlayers on single event effects of micro/nano scaled static random access memory](#)

物理学报.2015, 64(17): 178501 <http://dx.doi.org/10.7498/aps.64.178501>

绝缘栅双极型晶体管感性负载关断下电压变化率的建模与仿真研究*

谭骥¹⁾ 朱阳军^{1)2)†} 卢烁今¹⁾²⁾ 田晓丽¹⁾ 滕渊¹⁾ 杨飞¹⁾
张广银¹⁾ 沈千行²⁾

1)(中国科学院微电子研究所, 中国科学院大学, 北京 100029)

2)(江苏物联网研究发展中心, 无锡 214135)

(2016年4月19日收到; 2016年4月27日收到修改稿)

绝缘栅双极型晶体管(IGBT)多用于感性负载下的电力电子线路中。这导致了在器件关断过程中集电极电压上升阶段时集电极电流仍然保持在额定电流值, 从而造成大量的能量损耗。集电极电压的上升过程可以看作是栅极电流对集电极与栅极之间的电容(即米勒电容)充电的过程。本文提出一种解析模型, 通过计算米勒电容值随时间的变化来预测IGBT在关断过程中集电极电压值的变化。在对米勒电容的计算上, 不仅考虑了电容值与其端电压之间的依赖关系, 同时也考虑到关断过程中耗尽区存在的大量载流子对电容值的影响, 使得模型更加准确。最后, 运用数值计算仿真软件对绝缘栅双极型晶体管的关断过程进行了模拟, 对本文提出的模型进行了验证。仿真结果与模型计算结果显示出良好的一致性。

关键词: 绝缘栅双极型晶体管, 感性负载, 电压变化率, 米勒电容

PACS: 85.30.De, 85.30.Pq, 85.30.Tv

DOI: [10.7498/aps.65.158501](https://doi.org/10.7498/aps.65.158501)

1 引言

绝缘栅双极型晶体管(insulated gate bipolar transistor, IGBT)常常被用于感性负载的电力电子线路中。其关断的过程中, 由于感性负载的存在, 在电压上升到母线电压前器件集电极电流会维持在一个较高的值; 同时在接下来的电流下降的过程中, IGBT的集电极电压已经上升到很高的值。这就属于典型的硬关断(hard turn-off)^[1,2], 在上述的两个阶段都会造成大量的能量损耗。一般对IGBT的关断能耗进行考察时, 主要关注其下降时间(fall time, 简记为 t_f), 以及相关的拖尾电流值, 而实际上在集电极电压上升的阶段所造成的能力损耗也对总体的关断损耗有着重要的影响^[3]。

早期Hefner等^[4,5]的研究中建立了IGBT的

解析模型, 其中也包括对集电极电压变化率 dv/dt 的描述。然而其中涉及器件基区载流子的重分布以及位移电流值, 并不易于进行计算。Bryant等^[6]关注于IGBT关断时的 dv/dt 与温度的依赖关系, 对 dv/dt 进行了建模。Trivedi和Shenai^[7]也有关于IGBT硬开关应用的研究, 但提供的是数值计算的求解方法。在Ramamurthy等^[3]的研究中, 建立了一个简单而有效的计算 dv/dt 的解析模型, 将 dv/dt 看作一个常数。然而模型中并不涉及电压变化率与驱动部分的依赖关系, 而且由于将 dv/dt 看作常数, 在电压上升到较高值时与实际有明显的偏离。

关断过程中的集电极电压的上升可以看作是栅极电流对米勒电容(miller capacitance)充电的过程, 本文以此为基础建立了米勒电容以及集电极电压变化率与时间的函数关系, 并引入器件米

* 国家重大科技专项(批准号: 2013ZX02305-005-002)、国家自然科学基金(批准号: 51490681)和省院合作高技术产业化专项资金项目(批准号: 2016SYHZ0026)资助的课题。

† 通信作者。E-mail: zhuyangjun@ime.ac.cn

勒电容对于电流的依赖关系对模型进行了修正。Sentaurus TCAD 软件进行的二维仿真结果显示出模型的准确性。

2 器件基础

2.1 器件结构

图 1 所示为典型的沟槽栅 IGBT 元胞区的截面图, IGBT 芯片则由众多相同的元胞并联而成(芯片四周还有终端区以保证 IGBT 的阻断特性)。IGBT 的正面为一个金属氧化物半导体(MOS)结构, 沟槽栅形成的沟道沿着垂直方向, 往下则是有 P⁻ 阵区、N⁻ 基区以及背面的 P⁺ 层形成的 PNP 晶体管结构, 如图 1 中在背面的 P⁺ 层和 N⁻ 基区之间还存在一个掺杂浓度高于基区的 N 型缓冲层(buffer layer), 其作用是对电场的阻挡以及调节背面 P⁺ 的空穴注入效率。在 IGBT 的栅极加上高于其阈值的电压, 则会使沟道开启, 正面的 MOS 结构导通并向基区注入电子, 这一部分电流作为 PNP 晶体管结构的基极电流, 促进了 P⁺ 集电极和 N 型基区之间的结处的空穴注入。一般在导通时, 注入的空穴浓度远大于 N⁻ 基区的掺杂浓度并使基区工作在大注入状态。所以 IGBT 具有很强的电导调制效应, 从而有着低的通态电阻。而当 IGBT 的栅极上电压为零或者加上一个负的偏压时, 器件则进入关断状态。由于其基区有着较大的厚度以及较低的掺杂浓度, 所以能够承受较高的电压。

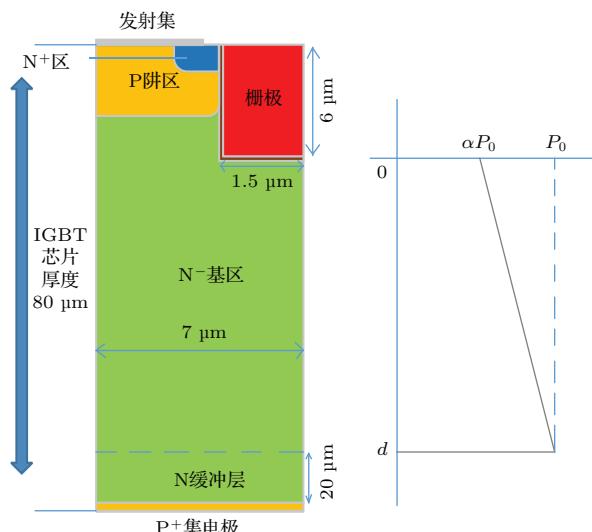


图 1 (网刊彩色) 典型 IGBT 截面图和大注入下 N 基区载流子分布

Fig. 1. (color online) Cross section of typical IGBT structure and the carrier concentration under high-level injecton.

2.2 关断条件以及典型波形

IGBT 器件最常用的场合是用来控制输送到感性负载的功率, 例如应用于电机控制以及汽车牵引^[8]。基本的电力电路包括 IGBT 和与电源串联的感性负载, 以及连接到负载两端用于在 IGBT 关断时传送电流的箝位二极管。对于感性负载来说, IGBT 关断属于硬关断的情况, 即在集电极电压上升的过程中, 集电极电流基本保持一个恒定的值, 直到集电极电压上升到母线电压, 集电极电流开始减小并传送到二极管。图 2 是一个典型的 IGBT 感性负载关断波形图, 大致可以将其分为四个阶段。

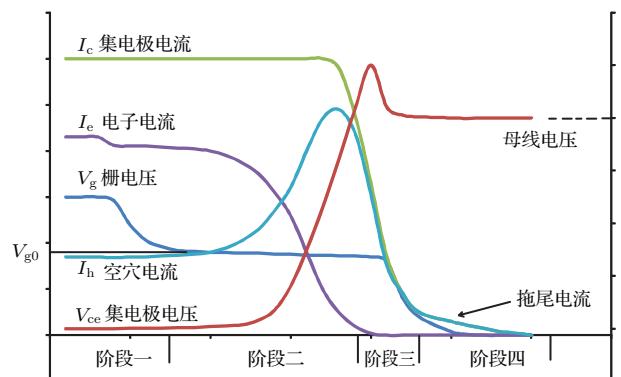


图 2 (网刊彩色) 典型 IGBT 感性负载关断波形图

Fig. 2. (color online) Typical waveform during IGBT turn-off.

1) 栅极信号关断(本文讨论栅偏置降为零的情况, 一般也可变为负压), 栅极和发射集间电容放电, 栅极电压降低直至一个平台值 V_{g0} , V_{g0} 的值受沟道电流值影响。

2) 栅电压基本保持不变, 栅电流给米勒电容充电, 直至集电极与发射集间电压 V_{ce} 增加至母线电压。在这个过程中栅电压、栅电流以及集电极电流都可看作是一个定值, V_{ce} 的增加可以看作栅电流对一个可变的米勒电容充电, 从而建立起电压变化率的解析模型。

3) 集电极电压高于母线电压后, 集电极电流开始减少并传送到二极管。这一阶段栅电压、栅电流以及集电极电流都是变化的。由于集电极电流的下降, 使得电路中的杂散电感两端加上了一个与集电极电流变化率正相关的电压, 与母线电压一起施加在 IGBT 的集电极与发射集两端, 造成 V_{ce} 的过冲^[9]。一般当 IGBT 内电子电流降为零时, 集电极电流变化率达到最大值, 从而 V_{ce} 也过冲到最大值, 然后下降。

4) 集电极电流下降到拖尾电流, 电流进入拖尾阶段, 此后电流下降的快慢主要由器件的载流子寿命所决定^[10].

3 dv/dt 解析模型

3.1 米勒电容与耗尽层宽度

IGBT 的集电极与栅极之间的电容, 一般称作米勒电容或反馈电容, 是一个对于其端电压有着强烈依赖关系的电容. 关断的过程中, 集电极电压迅速上升, 使得其集电极与栅极之间的电容即米勒电容 C_{gc} 迅速变小. 这一过程中, MOS 结构下方半导体层处于深耗尽情况, 米勒电容看作栅氧层电容 C_{ox} 和栅氧层下半导体电容 C_s 串联, 栅氧层电容 C_{ox} 看作固定不变, 而深耗尽下的半导体层的电容 C_s 则随着耗尽层宽度增加而减小, 一般对于这一部分电容的计算, 考虑其端电压的依赖关系, 有^[11]

$$C_s = \frac{A_1 \varepsilon_s}{W}, \quad (1)$$

其中 A_1 是沟槽栅与 N 基区的交叠面积, ε_s 是硅的介电常数, W 是 MOS 结构下方的耗尽层宽度并随着电压的增长而增加. 参看 IGBT 产品的手册, 大多厂商的手册都会给出在一定电压偏置条件下、一定频率下的微分电容值. 这个电容值的测定常常是在栅压为零、集电极电压不大的情况下, 所以往往与关断情况下的电容相差较大. 然而即使能够测量从低到高多个集电极电压下的米勒电容值, 这与关断情况下仍然存在较大差异. 这是因为在关断时, 耗尽区和准静态测试时不同, 还存在着大量的载流子, 使得相同的耗尽区宽度下实际的电容并不相同. 一些研究也表明^[12,13], 米勒电容值在关断时的变化, 不仅仅应该考虑其电压依赖关系, 还应该考虑其电流依赖关系, 而关断时第二阶段耗尽区存在的大量载流子正是为了维持集电极电流.

在集电极电流不变的条件下, 耗尽区的载流子浓度也可以大体上看作一个固定的值. 于是对于耗尽区电容的计算, 我们可以在(1)式上加上一个系数 γ , 而 γ 的值则随着耗尽区有效载流子的浓度的改变而改变, 这就好像由于大量的载流子存在改变了耗尽区的有效电容率:

$$C_s = \frac{\gamma A_1 \varepsilon_s}{W}. \quad (2)$$

在 IGBT 的集电极电压上升到母线电压之前, 由于感性负载的存在, 其集电极电流 I_c 维持在一个恒定值且有: $I_c = I_p + I_n$ (I_p 和 I_n 分别是空穴电流

和电子电流). 根据电荷控制, IGBT 基区总电荷随着时间的变化率受到其端电流以及漂移区内电子空穴的复合的影响, 对于空穴有

$$\frac{dQ_p}{dt} = I_p - \frac{Q_p}{\tau_p}, \quad (3)$$

其中 Q_p 是基区内空穴带有的电荷, τ_p 是空穴寿命. 当载流子寿命较大时, 可近似地略去(3)式右边第二项得到

$$A_2 q \rho(W) dW = I_p dt, \quad (4)$$

式中略去了代表电流方向的符号, 只做数值计算, A_2 是 IGBT 等效的导电面积, q 则是电子电荷量, $\rho(W)$ 是电子、空穴浓度随纵向位置的分布(基区的电子空穴浓度近似相等, 即 $\rho_n = \rho_p = \rho(W)$), 如图 1(右)所示. 同理可以得到对电子

$$A_2 q \rho(W) dW = I_n dt. \quad (5)$$

对于沟槽栅 IGBT, 基区在大注入的情况下载流子分布 $\rho(W)$ 可以看作是一个线性分布, 并满足

$$\rho(0) = \alpha p_0, \quad \rho(d) = p_0,$$

其中 p_0 是 N^- 基区靠近 IGBT 背面一侧边缘的载流子浓度, α 是与正面几何尺寸相关的系数, 取 0—1 之间的值, d 是如图 1 所示的器件几何尺寸. 所以有:

$$\rho(W) = \left(\frac{p_0 - \alpha p_0}{d} \right) W + \alpha p_0. \quad (6)$$

由(4), (5), (6)式联立得到

$$kW^2 + \alpha p_0 W - \beta t = 0, \quad (7)$$

其中 $k = \frac{p_0 - \alpha p_0}{2d}$, 而 $\beta = \frac{I_c}{2A_2 q}$. 求解这个二次方程可以得到:

$$W(t) = \frac{\sqrt{(\alpha p_0)^2 + 4k\beta t} - \alpha p_0}{2k}. \quad (8)$$

上式是耗尽层宽度随时间变化的规律, 可以看出, 耗尽层宽度随时间按平方根的速率增长, 既 W 的增长率会越来越慢, 随着耗尽区的扩展, 耗尽相同厚度的基区需要更多的时间, 因为这时耗尽区边缘的载流子浓度越来越高.

3.2 集电极电压变化率

IGBT 关断时, 集电极 V_{ce} 上升阶段栅极的电压 V_{ge} 是不变的. 在这个前提下可以近似的得到两个推论: 一是栅极的电流是不变的, $I_g = V_{ge}/R_g$; 二是栅极电流全部用来给米勒电容充电. 而且 V_{ce}

和 V_{cg} 有相同的变化率(后文除非必要, V_{ce} 的变化率都直接用 dv/dt 表示), 即

$$V_{ce} = V_{cg} + V_{ge}, \quad \frac{dV_{ce}}{dt} = \frac{dV_{cg}}{dt}. \quad (9)$$

在这样的情况下栅极电流给米勒电容充电, 可以分为两个阶段: 一是 V_{ce} 小于 V_{ge} 时, 对于 MOS 三层的米勒电容结构, 相当于负偏置加在金属层上, 对于 N⁻型基区, 形成积累层, 这时的米勒电容 C_{gc} 近似地等于氧化层电容 C_{ox} , 看作一个较大的恒定电容。所以在一定的 I_g 充电下, 电压以一个较小的固定的斜率增长; 二是在 V_{ce} 大于 V_{ge} 时, 即本文前述的沟槽下的基区开始耗尽, 米勒电容等于固定的氧化层电容 C_{ox} 与变化的栅氧层下半导体电容 C_s 并联的情况。栅电流 I_g 为其充电, 从而增加了 V_{cg} ; 而 V_{cg} 增加使得耗尽层展宽造成米勒电容变小, 从而使电容两端电压增长得更快了。

按以上描述, 有

$$\frac{dv}{dt} = \frac{I_g}{C_{ox}} \quad (V_{ce} \leq V_{g0}), \quad (10)$$

$$\frac{dv}{dt} = \frac{I_g}{C_{ox}} + \frac{I_g}{C_s} \quad (V_{ce} > V_{g0}). \quad (11)$$

而将 (2) 和 (8) 式代入 (11) 式, 可以得到 V_{ce} 上升速率关于时间的函数关系式:

$$\frac{dv}{dt} = \frac{I_g t_{ox}}{\varepsilon_{ox} A_1} + \left(\frac{I_g}{2k\gamma\varepsilon_s A_1} \sqrt{\alpha^2 p_0^2 + 4k\beta t} - \frac{I_g}{2k\gamma\varepsilon_s A_1} \alpha p_0 \right), \quad (12)$$

(12) 式中, t_{ox} 是栅氧层厚度, 右边第一项是给氧化层电容充电所造成的电压上升, 等式右边括号内是给半导体耗尽层电容充电所造成的电压上升。从 (12) 也可以明显地看出集电极的电压上升速率是随着时间不断增长的。同时, 还可以看出集电极电压的上升速率与其他参数的依赖关系: 首先, 较为

明显的是驱动电路的影响, 驱动电阻以及驱动关断信号的偏置(本文中为零)通过改变对米勒电容充电的栅极电流 I_g 来影响 dv/dt ; 而 p_0 作为 IGBT 基区中靠近集电极一侧边缘的载流子浓度(其值受集电极向基区的载流子注入效率以及集电极电流 I_c 的影响), 影响着基区载流子分布从而影响耗尽层随时间的拓展; 而集电极电流不仅直接影响着耗尽层拓展的速率从而影响集电极电压上升速率, 还会对 p_0 的值造成影响从而间接影响集电极电压。

将 (12) 式对时间积分, 并将时间零点取在 $V_{ce} = V_{g0}$ 这一点, 我们得到 V_{ce} 随时间的函数关系式:

$$V_{ce}(t) = \frac{I_g t_{ox}}{\varepsilon_{ox} A_1} t + \frac{I_g}{12k^2\gamma\varepsilon_s A_1 \beta} (4k\beta t + \alpha^2 p_0^2)^{3/2} - \frac{I_g \alpha p_0}{2k\gamma\varepsilon_s A_1} t + C, \quad (13)$$

其中常数 C 的值通过初始条件 ($t = 0, V_{ce} = V_{g0}$) 可以求得。

(13) 式的右边第二项是一个随时间成二分之三次方增加的量, 是在耗尽区拓展到较深的位置后主要决定 IGBT 集电极电压的量。

4 仿真结果

对一款正向耐压为 650 V、额定通态电流为 60 A 的 IGBT 芯片元胞区进行了仿真, 仿真工具是可以用于半导体器件的工艺仿真和器件仿真的 Sentaurus TCAD 软件。工艺仿真得到的器件结构以及具体结构参数如图 1 所示, 芯片总厚度约为 80 μm, N 型缓冲层的厚度为 20 μm 且保持固定的掺杂浓度。然后对该结构进行了不同集电极电流条件下的关断瞬态仿真, 关断的温度为室温, 母线电压为 400 V、负载电感和杂散电感分别为 500 μH 和 200 nH、驱动电阻为 3.3 Ω。

表 1 不同时间点集电极电压、耗尽区宽度以及电压变化率的值 (@ $I_c = 60$ A)
Table 1. Value of collector voltage, depletion layer width and dv/dt at different time(@ $I_c = 60$ A).

时间/ns	10	20	30	40	50	60
V_{ce}/V	32.6	75.74	137.3	216.3	311.8	422.3
计算 $W/\mu\text{m}$	8.51	16.36	23.67	30.55	37.07	43.28
仿真 $W/\mu\text{m}$	9.0	15.4	21.7	27.6	34.2	39.2
仿真/计算	1.06	0.94	0.92	0.90	0.92	0.91
计算 $dv/dt/V\cdot\text{ns}^{-1}$	3.15	5.54	7.77	9.87	11.9	13.7
仿真 $dv/dt/V\cdot\text{ns}^{-1}$	3.87	5.71	7.47	9.16	10.7	12.5
仿真/计算	1.23	1.03	0.96	0.93	0.91	0.91

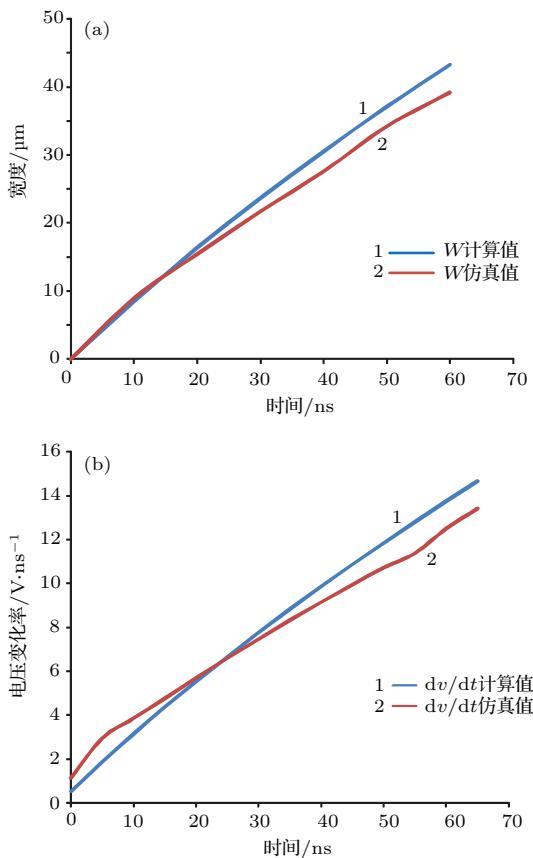


图3 (网刊彩色) 耗尽区宽度(a)以及电压变化率(b)随时间的变化

Fig. 3. (color online) Depletion layer width curves (a) and dv/dt curves (b) against time.

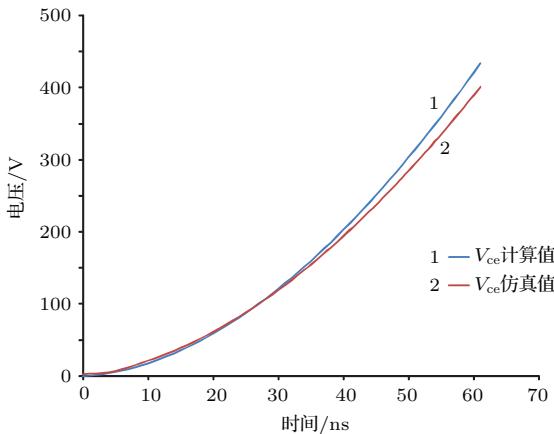


图4 (网刊彩色) 集电极电压随时间关系曲线图(@40 A)

随时间变化的仿真结果和理论模型计算结果. 图4—图6分别是不同集电极电流下器件集电极电压随时间变化的仿真结果和理论模型计算结果. 从曲线对比的结果可以看出, 本文所采用的模型能较为准确地计算耗尽区宽度和集电极电压变化.

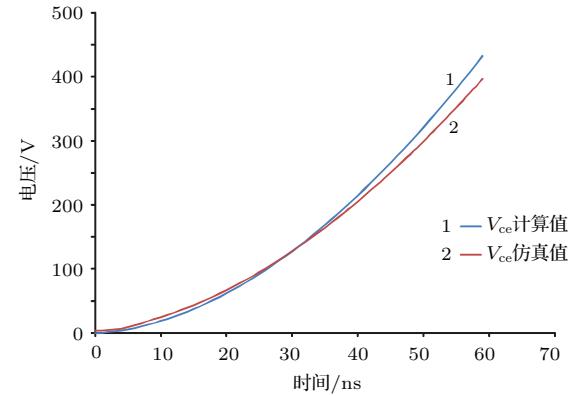


图5 (网刊彩色) 集电极电压随时间关系曲线图(@50 A)
Fig. 5. (color online) Collector voltage curves against time (@50 A).

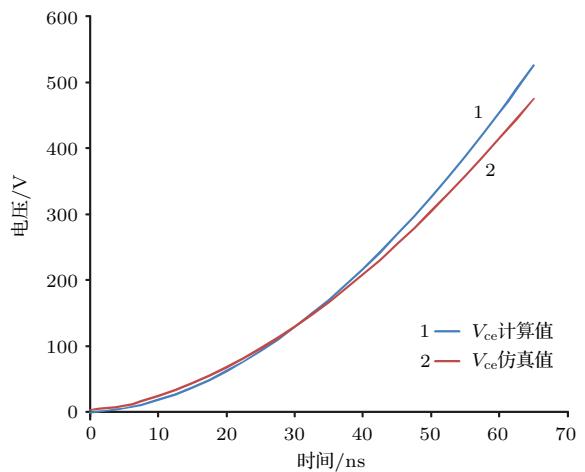


图6 (网刊彩色) 集电极电压随时间的变化关系(@60 A)
Fig. 6. (color online) Collector voltage curves against time(@60 A).

5 结 论

本文对IGBT集电极电压在感性负载关断过程中随时间的变化进行了解析建模, 模型以栅电流对米勒电容充电为基础. 对大注入下IGBT基区载流子的分布用线性近似推导出了耗尽层宽度随时间的函数关系. 在计算米勒电容值的同时考虑了其电压依赖关系和电流依赖关系, 使模型的计算更为准确. 运用本文所得出的模型, 可更加准确地考察IGBT的关断损耗, 从而指导对IGBT的设计和使用.

参考文献

- [1] Lwamoto H, Kondo H, Yu Y, Kawakami A, Nakaoka M 2001 *IEE Proc. -Electr. Power Appl.* **148** 443
- [2] Eckel H G, Fleisch K 2008 *13th International Power Electronics and Motion Control Conference Poznan, Poland*, September 1–3, 2008 p48
- [3] Ramamurthy A, Sawant S, Baliga B J 1999 *IEEE Trans. Power Electron.* **14** 601
- [4] Hefner A R, Blackburn D L 1988 *Solid-State Electron* **31** 1513
- [5] Hefner A R 1990 *IEEE Trans. Power Electron.* **5** 459
- [6] Bryant A, Yang S Y, Mawby P, Xiang D W, Ran L, Tavner P, Palmer P R 2011 *IEEE Trans. Power Electron.* **26** 3019
- [7] Trivedi M, Shenai K 1997 *IEEE Trans. Electron Dev.* **44** 887
- [8] Zhang J P, Li Z H, Zhang B, Li Z J 2014 *Chin. Phys. B* **23** 088504
- [9] Wang H, Zhang B 2010 *International Conference on Communications, Circuits and Systems (ICCCAS)* Chengdu, China, July 28–30, 2010 p532
- [10] Eio S, Shammas N Y A 2008 *Universities Power Engineering Conference Padova*, Italy, September 1–4, 2008 p1
- [11] Baliga B J 2008 *Fundamentals of Power Semiconductor Devices* (New York: Springer) pp390–400
- [12] Tominaga S, Urushibata H, Fujita H, Akagi H, Horiguchi T 2011 *Proc. EPE* Birmingham, England, August 30–September 1, 2011 p1
- [13] Yang X, Otsuki M, Palmer P R 2015 *IET Power Electron.* **8** 417

Modeling and simulation of the insulated gate bipolar transistor turn-off voltage slope under inductive load*

Tan Ji¹⁾ Zhu Yang-Jun^{1)2)†} Lu Shuo-Jin¹⁾²⁾ Tian Xiao-Li¹⁾ Teng Yuan¹⁾ Yang Fei¹⁾
Zhang Guang-Yin¹⁾ Shen Qian-Xing²⁾

1) (Institute of Microelectronics, Chinese Academy of Sciences, University of Chinese Academy of Sciences, Beijing, 100029, China)

2) (Jiangsu R&D Center for Internet of Things, Wuxi 214135, China)

(Received 19 April 2016; revised manuscript received 27 April 2016)

Abstract

The insulated gate bipolar transistor (IGBT) has developed rapidly as a key power device for medium power application since it was first introduced. It is well known for its relatively low conduction loss and easy gate control. The IGBT is commonly seen in the inductive load application circuit. Due to the large inductive load, the current of the IGBT will stay high until the voltage rises to the bus voltage during the IGBT turn-off. After that, the current starts to decrease and IGBT goes into the tail-current procedure withstanding high voltage. When evaluating the turn-off loss of IGBT, the fall time and the tail current are commonly taken into consideration because these two features are known as good representations of power loss during tail-current procedure. However, the power loss occurring during the voltage rise, which is usually neglected, can also be a significant contributor to the total turn-off loss. The dv/dt determines the voltage rise time and the power loss during this procedure. Thus, predicting the dv/dt is essential for evaluating the power loss during the IGBT turn-off. In this paper, the turn-off transient is divided into four stages and the physical mechanism which determines the dv/dt during the turn-off transient is carefully investigated. An analytical model to characterize the dv/dt during IGBT inductive turn-off is derived based on the calculated miller capacitance values. The functions of the miller capacitance and the dv/dt against time are presented to predict the collector voltage waveform during the IGBT turn-off. To make the model more accurate, the current dependence is considered when calculating the miller capacitance as well as the voltage dependency. The derived model shows that the dv/dt increases nonlinearly with the time going by and can be influenced by several factors, including the drive circuit conditions, the collector current and the carrier concentration profile in the ON-state. Further investigation indicates that the ON-state carrier concentration is greatly influenced by the IGBT cell structure. Thus, the model presented in this paper is effective in both the estimation of IGBT turn-off loss and the guidance of device structure design. The prediction of the derived model shows good agreement with the two-dimensional numerical simulation by Sentaurus TCAD (with the relative error not exceeding 10%) for the IGBT turn-off over a broad range of the collector current values. The device structure simulated in this paper is based on the 650 V/60 A trench-FS-IGBT. The thickness values of the total structure and the buffer layer are 80 μm and 20 μm , respectively.

Keywords: insulated gate bipolar transistor, inductive load, collector voltage slope, miller capacitance

PACS: 85.30.De, 85.30.Pq, 85.30.Tv

DOI: [10.7498/aps.65.158501](https://doi.org/10.7498/aps.65.158501)

* Project supported by the National Science and Technology Major Project of the Ministry of Science and Technology of China (Grant No. 2013ZX02305-005-002), the National Natural Science Foundation of China (Grant No. 51490681), and the Cooperation of Province and Academy Special Funds of High Technology and Industrialization, China (Grant No. 2016SYHZ0026).

† Corresponding author. E-mail: zhuyangjun@ime.ac.cn