

空间高能离子在纳米级 SOI SRAM 中引起的单粒子翻转特性及物理机理研究

张战刚 雷志锋 岳龙 刘远 何玉娟 彭超 师谦 黄云 恩云飞

Single event upset characteristics and physical mechanism for nanometric SOI SRAM induced by space energetic ions

Zhang Zhan-Gang Lei Zhi-Feng Yue Long Liu Yuan He Yu-Juan Peng Chao Shi Qian Huang Yun En Yun-Fei

引用信息 Citation: [Acta Physica Sinica](#), 66, 246102 (2017) DOI: 10.7498/aps.66.246102

在线阅读 View online: <http://dx.doi.org/10.7498/aps.66.246102>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn/CN/Y2017/V66/I24>

您可能感兴趣的其他文章

Articles you may be interested in

单晶六方 SiC 和多晶化学气相沉积 SiC 的常温辐照肿胀差异性

[Comparative study of irradiation swelling in monocrystalline and polycrystalline silicon carbide](#)

物理学报.2017, 66(6): 066104 <http://dx.doi.org/10.7498/aps.66.066104>

离子束刻蚀碲镉汞晶体的电学特性研究

[Study on electrical properties of ion-beam-etched HgCdTe crystal](#)

物理学报.2015, 64(11): 116102 <http://dx.doi.org/10.7498/aps.64.116102>

基于蒙特卡洛和器件仿真的单粒子翻转计算方法

[Calculation of single event upset based on Monte Carlo and device simulations](#)

物理学报.2014, 63(19): 196102 <http://dx.doi.org/10.7498/aps.63.196102>

低剂量率 ^{60}Co γ 射线辐照下 SOI MOS 器件的退化机理

[Degradation mechanism of SOI NMOS devices exposed to \$^{60}\text{Co}\$ \$\gamma\$ -ray at low dose rate](#)

物理学报.2012, 61(24): 246101 <http://dx.doi.org/10.7498/aps.61.246101>

辐照下背栅偏置对部分耗尽型绝缘层上硅器件背栅效应影响及机理分析

[Back-gate bias effect on partially depleted SOI/MOS back-gate performances under radiation condition](#)

物理学报.2012, 61(20): 206102 <http://dx.doi.org/10.7498/aps.61.206102>

空间高能离子在纳米级SOI SRAM中引起的单粒子翻转特性及物理机理研究*

张战刚[†] 雷志锋 岳龙 刘远 何玉娟 彭超 师谦 黄云 恩云飞

(电子元器件可靠性物理及其应用技术重点实验室, 工业和信息化部电子第五研究所, 广州 510610)

(2017年7月1日收到; 2017年8月29日收到修改稿)

基于蒙特卡罗方法研究空间高能离子在65—32 nm绝缘体上硅静态随机存取存储器(SOI SRAM)中产生的灵敏区沉积能量谱、单粒子翻转截面和空间错误率特性及内在的物理机理. 结果表明: 单核能为200 MeV/n的空间离子在60—40 nm厚的灵敏区中产生的能损歧离导致纳米级SOI SRAM在亚线性能量转移阈值区域出现单粒子翻转; 宽的二次电子分布导致灵敏区仅能部分收集单个高能离子径迹中的电子-空穴对, 致使灵敏区最大和平均沉积能量各下降25%和33.3%, 进而引起单粒子翻转概率降低, 以及在轨错误率下降约80%. 发现俘获带质子直接电离作用导致65 nm SOI SRAM的在轨错误率增大一到两个数量级.

关键词: 绝缘体上硅, 单粒子翻转, 二次电子, 能损歧离

PACS: 61.80.Jh, 61.82.Fk, 85.30.Tv, 02.50.Ng

DOI: 10.7498/aps.66.246102

1 引言

宇宙空间中存在恶劣的辐射环境, 其中的重离子、质子等在空间电子系统中引起的单粒子效应是威胁航天器在轨安全运行的关键因素. 尤其随着集成电路的特征尺寸持续减小至纳米量级, 集成度不断增高, 单粒子效应越来越严重^[1].

作为行业空间错误率预计的基本架构, 立方体/积分立方体(rectangular parallelepiped/ integral rectangular parallelepiped, RPP/IRPP)模型已取得近30年的成功^[2]. RPP/IRPP模型使用线性能量转移(LET)值作为“桥梁”, 将具有相同LET值的空间离子和地面加速器离子对等起来, 继而使用地面加速器离子测试和评价电子器件空间单粒子效应敏感性. 但是, 近些年关于RPP/IRPP模型在现代先进工艺器件中局限性的报道较多, 源

于一些新的物理机理(如二次电子、能损歧离、核反应等)的影响^[3-15]. 随着纳米器件灵敏区尺寸的减小、临界电荷的降低和集成度的增高, 这些物理机理的影响越来越大, 使得空间高能离子的单粒子效应不能简单地使用地面低能离子模拟和替代.

空间离子的能量范围十分广, 最高可达几百GeV/n, 通量峰位于几百MeV/n处^[11]. 目前, 国际上几乎没有地面加速器能达到这个能量范围, 导致空间高能离子单粒子效应的文献数据报道非常缺少. 空间离子轰击和能量沉积的本征随机性使得蒙特卡罗(Monte-Carlo, MC)仿真成为一个研究空间高能离子单粒子效应的理想工具^[2]. 我们报道过纳米级体硅静态随机存取存储器(SRAM)中的研究结果^[16]. 相比于体硅器件, 绝缘体上的硅(silicon on insulator, SOI)器件的灵敏区更薄, 故离子能损歧离程度会更大; 且SOI器件的灵敏区被浅沟道隔离和埋氧层介电隔离, 故灵敏区之间不能通过电荷

* 国家自然科学基金(批准号: 11505033)、广东省省级科技计划(批准号: 2015B090901048, 2017B090901068, 2015B090912002)和广州市科技计划(批准号: 201707010186)资助的课题.

[†] 通信作者. E-mail: zhangangzhang@163.com

扩散效应产生电荷共享, 进而引起多位翻转^[17]. 因此, 空间高能离子的二次电子效应在 SOI SRAM 中尤为重要, 需开展深入研究.

基于此, 本文基于 MC 方法, 进一步研究空间高能离子在 65—32 nm SOI SRAM 中产生的灵敏区沉积能量谱、单粒子翻转截面和空间错误率特性, 并探究其内在的物理机理.

2 器件和仿真参数

图 1 为纳米级 SOI SRAM 三维器件模型示意图. 器件模型的表面积为 $5\ \mu\text{m} \times 5\ \mu\text{m}$, 灵敏区位于表层布线和埋氧层之间. 灵敏区的厚度设置为硅层厚度. 由于本文主要研究二次电子和能损歧离对单粒子翻转的影响, 故器件模型中的多层金属布线使用 $12\ \mu\text{m}$ 二氧化硅层替代. 需要强调的是, 虽然本文仅考虑一个灵敏单元, 研究二次电子分布和能损歧离在单个灵敏单元中造成的影响, 但实际上本文间接考虑了电荷共享效应, 原因为本文也对轰击在灵敏单元附近的粒子产生的二次电子效应进行了详细计算和分析.

表 1 列出了 65, 45 和 32 nm SOI SRAM 器件的仿真参数, 包括存储单元表面积、硅层厚度及临界电荷; 临界能量根据临界电荷计算得到, 计算公式如下:

$$E_c = Q_c \times 2.25 \times 10^{-2},$$

其中, E_c 为临界能量 (单位为 MeV), Q_c 为临界电荷 (单位为 fC), 按 $3.6\ \text{eV}/\text{e-h pair}$ 将 Q_c 转换为 E_c . LET 阈值根据临界能量和硅层厚度计算得到, 计算公式如下:

$$\text{LET}_{\text{th}} = \frac{E_c}{\rho_{\text{Si}} \times T_{\text{Si}}} \times 10^7,$$

其中, LET_{th} 单位为 $\text{MeV}\cdot\text{cm}^2/\text{mg}$, ρ_{Si} 为硅材料的密度 (取 $2.32 \times 10^3\ \text{mg}/\text{cm}^3$), T_{Si} 为硅层厚度

(单位为 nm). 不同于体硅 SRAM, 通常认为 SOI SRAM 的单粒子翻转灵敏区为“闭态” N 型金属氧化物半导体 (NMOS) 管和 P 型金属氧化物半导体 (PMOS) 管的栅极区域 (尤其对于全耗尽型 SOI 器件). 表 1 中灵敏区表面积指“闭态” NMOS 管和 PMOS 管的表面积之和, 如图 1 所示.

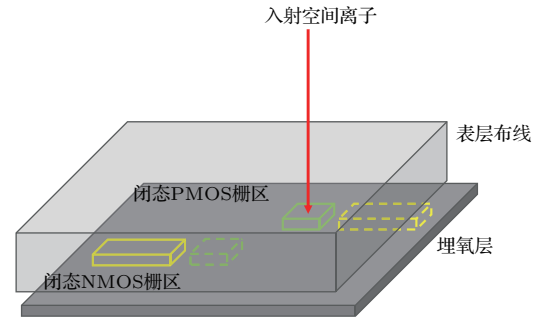


图 1 (网刊彩色) 纳米级 SOI SRAM 三维器件模型示意图
Fig. 1. (color online) Schematic diagram of three-dimensional device model of nanometric SOI SRAM.

基于图 5, 地球同步轨道 (GEO) 轨道离子的通量峰基本位于 $200\ \text{MeV}/\text{n}$ 的能量处. 因此, 大多数情况下, 本文使用 $200\ \text{MeV}/\text{n}$ 的离子开展 MC 仿真, 详细离子参数见表 2. 使用工具为 CRÈME-MC^[2,21,22], 所有离子垂直入射, 随机轰击在器件模型表面. 为了保证良好的统计性, 大多数情况下, 离子总注量达到 $6.52 \times 10^{11}\ \text{ions}/\text{cm}^2$. 此外, 本文计算和分析了三种工艺节点的 SOI SRAM 在 GEO 和国际空间站 (ISS) 轨道上的在轨错误率. 轨道天气条件设置为太阳极小、地磁平静和 AP8MIN (对于 ISS 轨道而言). 空间离子各向同性, 穿过 $3\ \text{mm}$ 等效铝屏蔽层. 考虑的离子原子序数为 1—92 (即质子—U 离子). 为了保证良好的统计性, 每种计算条件下的仿真粒子数量达到 10^8 个. MC 计算中, 共使用如下两种模式.

表 1 65, 45 和 32 nm SOI SRAM 器件仿真参数^[18–20]
Table 1. Simulation parameters of 65, 45, and 32 nm SOI SRAM devices^[18–20].

工艺节点	存储单元 表面积/ $\mu\text{m}^2\cdot\text{bit}^{-1}$	硅层 厚度/nm	临界 电荷/fC	临界 能量/MeV	LET 阈值/ ($\text{MeV}\cdot\text{cm}^2$)· mg^{-1}	灵敏区 表面积/ $\text{cm}^2\cdot\text{bit}^{-1}$
65 nm	0.625	60	0.6	0.0135	0.97	3×10^{-10}
45 nm	0.4	50	0.5	0.01125	0.97	2×10^{-10}
32 nm	0.3	40	0.4	0.009	0.97	1.4×10^{-10}

1) Case 1: 不考虑二次电子和核反应, 仅考虑直接电离过程. 此种计算类型下, 单粒子效应源于离子径迹的局部效应. 需要强调的是, Case 1是RPP/IRPP模型的基本假设之一.

2) Case 2: 考虑二次电子, 不考虑核反应.

表2 仿真计算使用的离子参数

Table 2. Ion parameters using in the MC simulations.

离子	能量/ MeV·n ⁻¹	LET*/ (MeV·cm ²)·mg ⁻¹	LET*/ MeV·μm ⁻¹	硅中 射程/mm
¹² C	200	0.13	0.03	47.47
²⁸ Si	200	0.71	0.17	19.95
⁵⁶ Fe	200	2.40	0.56	11.96
⁸⁴ Kr	200	4.67	1.09	9.36
¹³² Xe	200	10.46	2.44	6.70
²⁰⁹ Bi	200	23.58	5.49	4.98

注: *表示使用SRIM2008计算得到.

离子沉积能量歧离的计算使用TRIM和SSSM工具^[23-25]实现. 详细计算了入射离子与核外电子的直接电离作用和原子核的库仑散射过程. 为了提高计算精度, 没有详细计算二次粒子的传播, 这对能量沉积歧离的计算结果没有影响. 详细记录了入射离子在器件灵敏层的沉积能量、出射动量、出射位置和角度. 计算模式为“ion distribution and quick calculation of damage”, 总离子数为10⁵个, 所有离子垂直入射.

3 结果与分析

3.1 单粒子翻转截面

图2为200 MeV/n离子辐照下65, 45和32 nm SOI SRAM的单粒子翻转截面随LET值的变化图, 图中对比了Case 1和Case 2两种情况. 由图2可见, 随着特征尺寸的减小, SOI SRAM的per-bit饱和截面持续降低, 与特征尺寸降低单个存储单元尺寸减小的趋势相符合. 从图2发现两个有趣的现象: 1) 表1列出了器件的LET阈值为0.97 MeV·cm²/mg, 但是LET值分别为0.13 MeV·cm²/mg和0.71 MeV·cm²/mg的C离子和Si离子仍然可以在65—32 nm SOI SRAM中引起单粒子翻转; 其中, 在LET值为0.71 MeV·cm²/mg处, Case 1和Case 2下均有单

粒子翻转, 而在LET值为0.13 MeV·cm²/mg处, Case 1下仍有单粒子翻转, Case 2下未产生单粒子翻转; 2) 在LET值为0.71 MeV·cm²/mg处, 对于三种工艺节点, Case 2下的单粒子翻转截面均小于Case 1, 差别约为1/15—1/6; 无论是Case 1还是Case 2, 随着特征尺寸的降低, 此LET处的单粒子翻转截面均持续降低.

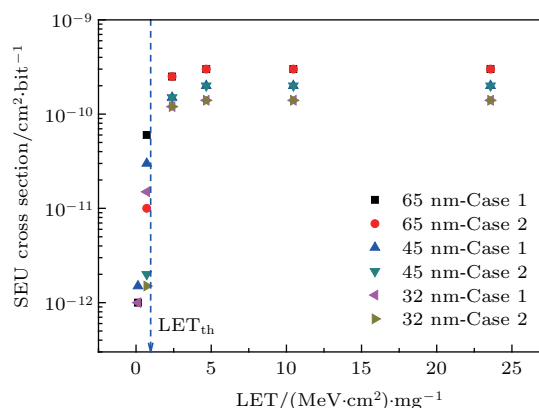


图2 (网刊彩色) 200 MeV/n离子辐照下65, 45和32 nm SOI SRAM的单粒子翻转截面随LET值的变化趋势

Fig. 2. (color online) Single event upset cross sections of 65, 45, and 32 nm SOI SRAM devices as a function of LET of 200 MeV/n heavy ions.

对现象1)的原因进行分析. 首先, 文献^[3,4,12]报道亚LET阈值区域内重离子非直接电离效应导致的单粒子效应截面. 但是, 本文中Case 1和Case 2并不考虑核反应过程, 因此可排除此类原因. 其次, 在后文中的分析发现, 二次电子效应会导致per-bit单粒子翻转截面的降低, 因此也可以排除此类原因. 根据文献^[14, 15], 高能离子在器件灵敏区中的沉积能量并不是一个固定值, 而是服从高斯分布, 且沉积能量的歧离度随灵敏区厚度的减小而增大. 对200 MeV/n的Si离子在32 nm SOI SRAM灵敏区(厚度为40 nm)中的沉积能量歧离进行MC模拟计算, 结果如图3所示. 由图3可见, Si离子在器件灵敏区中的沉积能量并不是一个绝对值, 而是呈一定分布, 存在一定的歧离. 其平均沉积能量为6.63 keV, 对应的LET值与表2相符. 其最高沉积能量可达25 keV, 对应的LET值为2.6 MeV·cm²/mg, 远高于器件LET阈值. 图3中沉积能量高于9 keV(器件的临界能量)的离子数占总离子数(10⁵个)的23%左右, 说明仅有23%的Si离子可以在32 nm SOI SRAM中引起单粒子翻转, 将导致单粒子翻转截面下降23%, 该值与图2中

32 nm-Case1 基本相符, 进一步证实了亚LET 阈值区域单粒子翻转的产生源于沉积能量歧离. 此外, 对 200 MeV/n 的 C 离子在 32 nm SOI SRAM 灵敏区中的沉积能量歧离计算结果表明, 其最高沉积能量也可以达到器件的临界能量, 从而引起单粒子翻转.

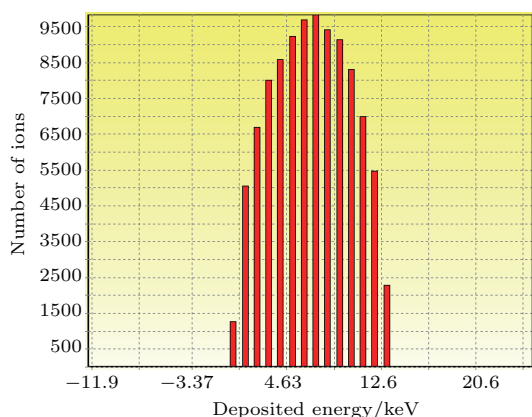


图3 200 MeV/n 的 Si 离子在 32 nm SOI SRAM 灵敏区中的沉积能量歧离

Fig. 3. Deposited-energy straggling of 200 MeV/n Si ions in the sensitive volume of 32 nm SOI SRAM.

对现象 2) 的原因进行分析. Case 2 情况下, 单核能高达 200 MeV/n 的 C 和 Si 离子在器件灵敏区中会产生一个较大的二次电子空间分布, 即离子径迹. 轰击在灵敏区上方的单个离子径迹中的部分电荷超出纳米级 SOI SRAM 的灵敏区, 导致电荷被部分收集, 降低了产生单粒子翻转的概率. 根据上一段的分析可知, C 离子和 Si 离子在灵敏区中产生的电荷量与临界电荷接近, 因此二次电子导致的灵敏区收集电荷的减小可直接导致单粒子翻转截面的降低 (如 Case 2 情况下的 Si 离子), 甚至不能产生单粒子翻转 (如 Case 2 情况下的 C 离子). 此外, 在 LET 值为 $0.71 \text{ MeV}\cdot\text{cm}^2/\text{mg}$ 处, 无论是 Case 1 还是 Case 2, 随着特征尺寸的降低, 单粒子翻转截面均持续降低. 该现象的内在原因有两方面: 一方面, 随着 SOI SRAM 的特征尺寸从 65 nm 降至 32 nm, 其灵敏区表面积持续降低 (从 $3 \times 10^{-10} \text{ cm}^2/\text{bit}$ 降至 $1.4 \times 10^{-10} \text{ cm}^2/\text{bit}$), 直接导致其单粒子翻转截面的下降 (对于 Case 1), 或导致灵敏区在单个离子径迹中的有效收集截面减小, 进而导致单粒子翻转截面的下降 (对于 Case 2); 另一方面, 随着 SOI SRAM 的特征尺寸从 65 nm 降至 32 nm, 其灵敏区厚度持续降低 (从 60 nm 降至 40 nm), 导致入射离子在灵敏区中的沉积能量歧离持续增大, 对于

Case 1 和 Case 2, 灵敏区中的沉积能量歧离的持续增大导致更多的离子具备了引起单粒子翻转的能力, 造成单粒子翻转截面的增大. 在两者的共同作用下, 单粒子翻转截面随特征尺寸的减小而持续降低. 可见, 灵敏区表面积的减小是最主要的影响因素.

综上所述, 沉积能量歧离和二次电子效应共同决定了亚LET 阈值区域的单粒子翻转特性.

此外, 在高于 LET 阈值的区域, 图 2 中 65, 45 和 32 nm SOI SRAM 的饱和截面与灵敏区表面积基本相符, 并没有发现如文献 [26] 中单粒子翻转截面随 LET 值增高而持续增大的现象, 说明在单核能为 200 MeV/n 的空间高能离子辐照下, 二次电子对单粒子翻转截面的影响较小. 原因为: 1) 随着离子能量增大到至 200 MeV/n, 其二次电子分布范围越来越大, 稀释了径迹内的电子密度; 2) 随着离子能量增大至 200 MeV/n, 其 LET 值持续降低; 3) 纳米级 SOI SRAM 的灵敏区非常薄, 达到纳米量级, 导致灵敏区的收集电荷量持续减小. 上述三个原因的共同作用, 导致只有轰击在灵敏区表面的空间高能离子才能引起单粒子翻转, 即离子径迹核心区域的高密度电子-空穴对被灵敏区收集后超过临界电荷, 而轰击在灵敏区周围的空间高能离子, 由于其非径迹核心区域的电子密度非常低, 被灵敏区收集后不能超过器件的临界电荷, 故不能引起单粒子翻转, 从而导致单粒子翻转截面与灵敏区表面积基本相符.

3.2 沉积能谱

为了进一步说明二次电子对纳米级 SOI SRAM 灵敏区沉积能谱和单粒子翻转截面的影响, 图 4 给出了 200 MeV/n Bi 离子辐照下 32 nm SOI SRAM 的灵敏区沉积能谱和单粒子翻转截面. 图中对比了 Case 1 和 Case 2 两种情况, 可见明显的差异. 首先, Case 2 能谱的最大沉积能量为 0.3 MeV, 比 Case 1 能谱小 25%; Case 2 能谱右峰的平均沉积能量为 0.2 MeV, 比 Case 1 能谱小 33.3%. 由于 Case 2 和 Case 1 的差别仅在于 Case 2 考虑了详细的二次电子效应, 故可以进一步证实, Case 2 情况下, 单个空间高能离子产生的二次电子分布区域大于 32 nm SOI SRAM 的灵敏区, 引起灵敏区仅能部分收集单个空间高能离子产生的电子-空穴对,

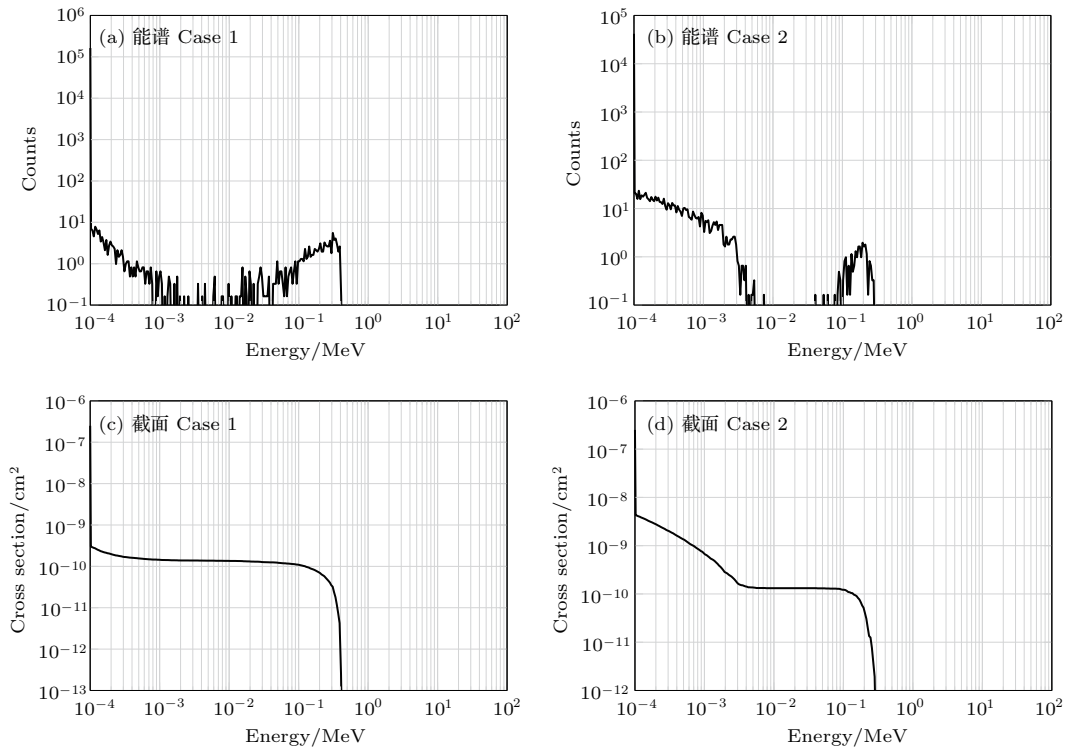


图4 200 MeV/n的Bi离子辐照下32 nm SOI SRAM灵敏区沉积能谱和单粒子翻转截面

Fig. 4. Deposited-energy spectra and single event upset cross sections induced by 200 MeV/n Bi ions in the sensitive volume of 32 nm SOI SRAM.

从而导致了灵敏区最大沉积能量和平均沉积能量的减小。其次, Case 2截面在临界能量小于4 keV的区域内迅速增大, 而Case 1截面几乎不变。这是因为当灵敏区的临界能量下降到一定程度后, 轰击在灵敏区周围区域的空间高能离子产生的二次电子被灵敏区收集, 超过临界能量, 导致翻转截面的增大。

3.3 空间在轨错误率

本节主要研究纳米级SOI SRAM的空间在轨错误率表现及二次电子和俘获带质子直接电离对在轨错误率的影响和贡献。需要说明的是, 质子核反应是产生在轨错误率的机理之一, 但其不在本文的研究范畴, 本文仅考虑直接电离产生的在轨错误率。本节的第三部分研究证实, 质子直接电离效应可以在65 nm SOI SRAM中引起单粒子翻转, 且直接电离比核反应的作用截面高三到四个数量级, 因此, 本文中不考虑核反应对在轨错误率的结果影响较小。

3.3.1 在轨错误率随特征尺寸的变化趋势

以GEO轨道、Case 2情况为例, 表3对比了65, 45和32 nm SOI SRAM的在轨错误率。由表3可

见, 随着特征尺寸的减小, 其per-bit在轨错误率持续降低, 其原因在于单比特灵敏区几何尺寸随特征尺寸降低而减小, 相同的空间离子入射条件下, 将受到更少的离子辐射。虽然单比特在轨错误率随特征尺寸的降低而减小, 但对于纳米级集成电路, 单位面积芯片内集成更多的存储单元, 将导致集成电路整体在轨错误率增大。

表3 纳米级SOI SRAM在轨错误率随特征尺寸的变化趋势

Table 3. Change trend of on-orbit error rate of nanometric SOI SRAM with the feature size.

特征尺寸/nm	软错误率 (GEO轨道, Case2) (errors/bit/day)
65	1.5×10^{-8}
45	9×10^{-9}
32	3×10^{-9}

3.3.2 二次电子对在轨错误率的影响

以两个典型卫星轨道(GEO和ISS轨道)为例进行对比分析。图5为使用CREME96软件^[22]计算得到的GEO和ISS轨道粒子通量-能量谱, 计算条件为太阳极小、3 mm等效铝屏蔽, 图5(b)考虑俘获带质子。表4为计算得到的65 nm SOI SRAM

在轨错误率, 对比了 Case 1 和 Case 2 两种情况. 由表 4 可见, 二次电子导致在轨错误率下降约 80%.

引入二次电子的贡献后, 单比特在轨错误率降低的原因可用图 4 解释: Case 2 情况下, 单个离子

径迹中的电荷被单比特灵敏区部分收集, 导致一部分 LET 阈值附近的离子无法引起预期的单粒子翻转, 导致在轨错误率下降; 而 LET 值越低, 对应的离子空间通量越大.

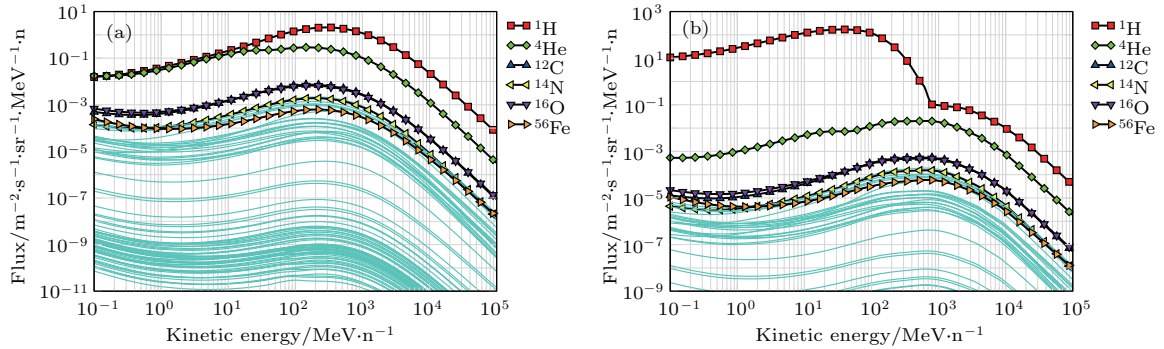


图 5 (网刊彩色) (a) GEO 轨道和 (b) ISS 轨道粒子通量-能量谱 (计算条件: 太阳极小、3 mm 等效铝屏蔽)

Fig. 5. (color online) Ion flux-energy spectra of (a) GEO and (b) ISS orbit (solar minimum, 3 mm equivalent Al-shielding).

表 4 65 nm SOI SRAM 在轨错误率的 Case 1 和 Case 2 对比

Table 4. On-orbit error rates of 65 nm SOI SRAM under Case 1 and Case 2.

空间环境	GEO		ISS (考虑俘获带质子)	
	Case 1	Case 2	Case 1	Case 2
错误率 (errors/bit/day)	9×10^{-8}	1.5×10^{-8}	1.5×10^{-7}	3×10^{-8}

3.3.3 质子直接电离对在轨错误率的贡献

如前文所述, 虽然俘获带质子通过核反应引起的错误是低地轨道在轨错误率的重要组成成分, 但其并不在本文的研究范畴之内. 质子通过直接电离在纳米器件中引起的效应是近些年国内外研究的热点和焦点之一, 受到广泛的关注, 主要原因有: 1) 相比核反应, 直接电离的作用概率高三到四个数量级; 2) 质子是空间中最多的离子. 因此, 本文通过对比 ISS 轨道“考虑俘获带质子”和“不考虑俘获

带质子”的粒子谱引起的在轨错误率, 研究质子直接电离对在轨错误率的贡献.

图 6 对比了考虑和不考虑俘获带质子的 ISS 轨道粒子通量-能量谱, 明显可见图 6 (a) 的质子通量在小于 800 MeV 的能量范围内迅速增大. 表 5 对比了考虑和不考虑俘获带质子的 ISS 轨道在轨错误率. 由表 5 可见, 同样的情况下, 俘获带质子直接电离作用导致 65 nm SOI SRAM 的在轨错误率增大一到两个数量级.

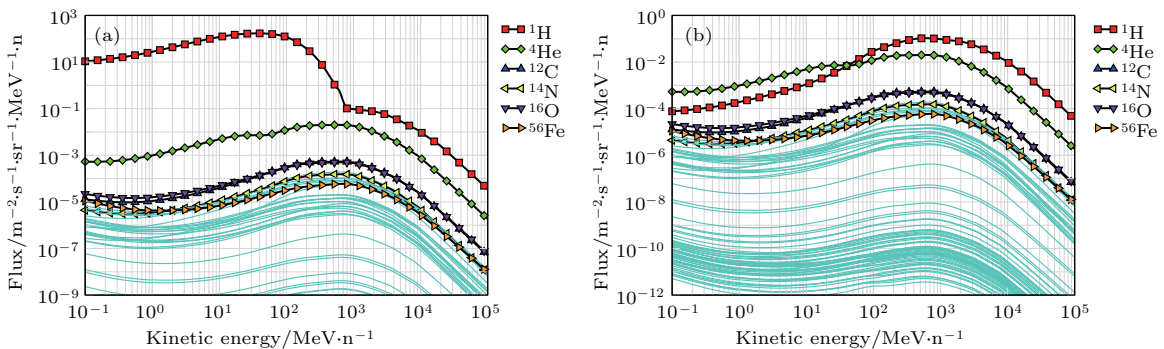


图 6 (网刊彩色) (a) 考虑和 (b) 不考虑俘获带质子的 ISS 轨道粒子通量-能量谱 (计算条件: 太阳极小、3 mm 等效铝屏蔽)

Fig. 6. (color online) Ion flux-energy spectra of ISS orbit (a) with and (b) without the trapped protons (solar minimum, 3 mm equivalent Al-shielding).

表5 俘获带质子对65 nm SOI SRAM在轨错误率的贡献
Table 5. Contribution of trapped protons to the on-orbit error rate of 65 nm SOI SRAM.

空间环境	ISS (考虑俘获带质子)		ISS (不考虑俘获带质子)	
	Case 1	Case 2	Case 1	Case 2
错误率 (errors/bit/day)	1.5×10^{-7}	3×10^{-8}	9×10^{-9}	3×10^{-10}

4 结 论

GEO离子的通量峰基本位于200 MeV/n的能量处. 基于此, 本文使用MC方法开展单核能为200 MeV/n的空间离子在65, 45和32 nm SOI SRAM中产生的灵敏区沉积能量谱和单粒子翻转截面特性及内在物理机理研究, 并预计其空间在轨错误率, 揭示二次电子和质子直接电离作用对在轨错误率的影响.

结果表明, 单核能为200 MeV/n的空间离子在60—40 nm厚的灵敏区中产生的能损歧离较大, 导致纳米级SOI SRAM在亚LET阈值区域出现单粒子翻转, 翻转截面比饱和截面下降一到两个数量级. 宽的二次电子分布导致灵敏区仅能部分收集单个高能离子径迹中的电子-空穴对, 致使灵敏区最大和平均沉积能量各下降25%和33.3%, 进而引起单粒子翻转概率降低, 以及在轨错误率下降约80%. 随着特征尺寸的减小, 纳米级SOI SRAM的per-bit饱和截面和在轨错误率持续降低, 未观测到单粒子翻转截面随LET值增高而持续增大的现象, 源于200 MeV/n空间离子径迹内的电子-空穴对密度较小, 且SOI器件的灵敏区较薄, 导致二次电子效应不能引起邻近灵敏单元的翻转. 此外, 文中发现俘获带质子直接电离作用导致65 nm SOI SRAM的在轨错误率增大一到两个数量级.

感谢CRÈME团队、美国Vanderbilt大学对CRÈME工具的网站和技术支持.

参考文献

[1] Dodd P E, Shaneyfelt M R, Schwank J R, Felix J A 2010 *IEEE Trans. Nucl. Sci.* **57** 1747
 [2] Weller R A, Mendenhall M H, Reed R A, Schrimpf R D, Warren K M, Sierawski B D, Massengill L W 2010 *IEEE Trans. Nucl. Sci.* **57** 1726

[3] Reed R A, Weller R A, Schrimpf R D, Mendenhall M H, Warren K M, Massengill L W 2006 *IEEE Trans. Nucl. Sci.* **53** 3356
 [4] Warren K M, Weller R A, Mendenhall M H, Reed R A, Ball D R, Howe C L, Olson B D, Alles M L, Massengill L W, Schrimpf R D, Haddad N F, Doyle S E, McMorro D, Melinger J S, Lotshaw W T 2005 *IEEE Trans. Nucl. Sci.* **52** 2125
 [5] Dodd P E, Schwank J R, Shaneyfelt M R, Ferlet-Cavrois V, Paillet P, Baggio J, Hash G L, Felix J A, Hirose K, Saito H 2007 *IEEE Trans. Nucl. Sci.* **54** 889
 [6] Dodd P E, Schwank J R, Shaneyfelt M R, Felix J A, Paillet P, Ferlet-Cavrois V, Baggio J, Reed R A, Warren K M, Weller R A, Schrimpf R D, Hash G L, Dalton S M, Hirose K, Saito H 2007 *IEEE Trans. Nucl. Sci.* **54** 2303
 [7] Ecoffet R, Duzellier S, Falguere D, Guibert L, Inguibert C 1997 *IEEE Trans. Nucl. Sci.* **44** 2230
 [8] Koga R, Crain S H, Crain W R, Crawford K B, Hansel S J 1998 *IEEE Trans. Nucl. Sci.* **45** 2475
 [9] Liu M S, Liu H Y, Brewster N, Nelson D, Golke K W, Kirchner G, Hughes H L, Campbell A, Ziegler J F 2006 *IEEE Trans. Nucl. Sci.* **53** 3487
 [10] Xapsos M A 1992 *IEEE Trans. Nucl. Sci.* **39** 1613
 [11] Dodd P E, Musseau O, Shaneyfelt M R, Sexton F W, D'hose C, Hash G L, Martinez M, Loemker R A, Leray J L, Winokur P S 1998 *IEEE Trans. Nucl. Sci.* **45** 2483
 [12] Reed R A, Weller R A, Mendenhall M H, Lauenstein J M, Warren K M, Pellish J A, Schrimpf R D, Sierawski B D, Massengill L W, Dodd P E, Shaneyfelt M R, Felix J A, Schwank J R, Haddad N F, Lawrence R K, Bowman J H, Conde R 2007 *IEEE Trans. Nucl. Sci.* **54** 2312
 [13] Raine M, Gaillardin M, Sauvestre J E, Flament O, Bournel A, Aubry-Fortuna V 2010 *IEEE Trans. Nucl. Sci.* **57** 1892
 [14] Zhang Z G, Liu J, Hou M D, Sun Y M, Zhao F Z, Liu G, Han Z S, Geng C, Liu J D, Xi K, Duan J L, Yao H J, Mo D, Luo J, Gu S, Liu T Q 2013 *Chin. Phys. B* **22** 096103
 [15] Raine M, Gaillardin M, Paillet P, Duhamel O, Girard S, Bournel A 2011 *IEEE Trans. Nucl. Sci.* **58** 2664
 [16] Zhang Z G, Lei Z F, En Y F, Liu J 2016 *Radiation Effects on Components & Systems Conference (RADECS) Bremen, Germany, September 19–23, 2016* pp1–4
 [17] Schwank J R, Ferlet-Cavrois V, Shaneyfelt M R, Paillet P, Dodd P E 2003 *IEEE Trans. Nucl. Sci.* **50** 522

- [18] 2006 International Technology Roadmap for Semiconductor (ITRS) [Online]. Available: <http://www.itrs.net/Links/2006update/2006UpdateFinal> [2017-7-3]
- [19] Heidel D F, Marshall P W, LaBel K A, Schwank J R, Rodbell K P, Hakey M C, Berg M D, Dodd P E, Friendlich M R, Phan A D, Seidleck C M, Shaneyfelt M R, Xapsos M A 2008 *IEEE Trans. Nucl. Sci.* **55** 3394
- [20] Fenouillet-Beranger C, Perreau P, Pham-Nguyen L, Denorme S, Andrieu F, Tosti L, Brevard L, Weber O, Barnola S, Salvetat T, Garros X, Casse M, Cassé M, Leroux C, Noel J P, Thomas O, Le-Gratiet B, Baron F, Gatefait M, Campidelli Y, Abbate F, Perrot C, de-Buttet C, Beneyton R, Pinzelli L, Leverd F, Gouraud P, Gros-Jean M, Bajolet A, Mezzomo C, Leyris C, Haendler S, Noblet D, Pantel R, Margain A, Borowiak C, Josse E, Planes N, Delprat D, Boedt F, Bourdelle K, Nguyen B Y, Boeuf F, Faynot O, Skotnicki T 2009 *IEEE International Electron Devices Meeting (IEDM)* Baltimore, USA, December 7–9, 2009 p1
- [21] Adams J H, Barghouty A F, Mendenhall M H, Reed R A, Sierawski B D, Warren K M, Watts J W, Weller R A 2012 *IEEE Trans. Nucl. Sci.* **59** 3141
- [22] Tylka A J, Adams J H, Boberg P R, Brownstein B, Dietrich W F, Flueckiger E O, Petersen E L, Shea M A, Smart D F, Smith E C 1997 *IEEE Trans. Nucl. Sci.* **44** 2150
- [23] Ziegler J F, Biersack J P, Littmark U 1985 *The Stopping and Range of Ions in Solids* (New York: Pergamon Press)
- [24] The Stopping and Range of Ions in Matter, Ziegler J F <http://www.srim.org/> [2017-7-3]
- [25] Pavlovic M, Strasik I 2007 *Nucl. Instrum. Meth. Phys. Res. B* **257** 601
- [26] Raine M, Hubert G, Gaillardin M, Artola L, Paillet P, Girard S, Sauvestre J, Bournel A 2011 *IEEE Trans. Nucl. Sci.* **58** 840

Single event upset characteristics and physical mechanism for nanometric SOI SRAM induced by space energetic ions*

Zhang Zhan-Gang[†] Lei Zhi-Feng Yue Long Liu Yuan He Yu-Juan Peng Chao
Shi Qian Huang Yun En Yun-Fei

(Science and Technology on Reliability Physics and Application of Electronic Component Laboratory, China Electronic Product Reliability and Environmental Testing Research Institute, Guangzhou 510610, China)

(Received 1 July 2017; revised manuscript received 29 August 2017)

Abstract

Based on Monte-Carlo method, the characteristics and physical mechanisms for deposited-energy spectra in sensitive volume (SV), single event upset cross sections, and on-orbit error rates in 65–32 nm silicon-on-insulator static random access memory (SOI SRAM) devices induced by space energetic ions are investigated. Space ions on geostationary earth orbit exhibit a flux peak at an energy point of about 200 MeV/n. In consequence, the single event response of nanometric SOI SRAMs under 200 MeV/n heavy ions is studied in detail. The results show that 200 MeV/n space ions exhibit the large straggling of deposited-energy in the device SV with thickness ranging from 60 nm to 40 nm, which causes the single event upsets to occur in the sub-LET_{th} region. The device SV can only partially collect the electron-hole pairs in the single ion track with a wide distribution of secondary electrons. As a result, the maximum and average deposited-energy in the SV decrease by 25% and 33.3%, respectively. Further, the single event upset probability decreases and the on-orbit error rate decreases by about 80%. With the downscaling of feature size, the per-bit saturated cross sections and on-orbit error rates of nanometric SOI SRAM devices decrease dramatically. The phenomenon of constant-increasing single event upset cross section with higher ion linear energy transfer (LET) is not observed, owing to the fact that (a) the density of electron-hole pairs in the track of 200 MeV/n space ion is relatively low and (b) the SOI device has thin sensitive volume, which results in the fact that the secondary-electron effect cannot upset nearby sensitive cells. Besides, it is found that the direct-ionization process of trapped protons leads to an increase of on-orbit error rate of 65 nm SOI SRAM by one to two orders of magnitude.

Keywords: silicon-on-insulator, single event upset, secondary electron, deposited energy straggling

PACS: 61.80.Jh, 61.82.Fk, 85.30.Tv, 02.50.Ng

DOI: [10.7498/aps.66.246102](https://doi.org/10.7498/aps.66.246102)

* Project supported by the National Natural Science Foundation of China (Grant No. 11505033), the Science and Technology Research Project of Guangdong, China (Grant Nos. 2015B090901048, 2017B090901068, 2015B090912002), and the Science and Technology Plan Project of Guangzhou, China (Grant No. 201707010186).

[†] Corresponding author. E-mail: zhangangzhang@163.com