



GaN肖特基二极管的正向电流输运和低频噪声行为

闫大为 田葵葵 闫晓红 李伟然 俞道欣 李金晓 曹艳荣 顾晓峰

Forward current transport and noise behavior of GaN Schottky diodes

Yan Da-Wei Tian Kui-Kui Yan Xiao-Hong Li Wei-Ran Yu Dao-Xin Li Jin-Xiao Cao Yan-Rong Gu Xiao-Feng

引用信息 Citation: *Acta Physica Sinica*, 70, 087201 (2021) DOI: 10.7498/aps.70.20201467

在线阅读 View online: <https://doi.org/10.7498/aps.70.20201467>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

蓝紫光发光二极管中的低频产生-复合噪声行为研究

Low-frequency generation-recombination noise behaviors of blue/violet-light-emitting diode

物理学报. 2019, 68(12): 128104 <https://doi.org/10.7498/aps.68.20190189>

氢化非晶硅薄膜晶体管的低频噪声特性

Low-frequency noise in hydrogenated amorphous silicon thin film transistor

物理学报. 2017, 66(23): 237101 <https://doi.org/10.7498/aps.66.237101>

Ni/Au/n-GaN肖特基二极管可导位错的电学模型

Physical model of conductive dislocations in GaN Schottky diodes

物理学报. 2018, 67(17): 177202 <https://doi.org/10.7498/aps.67.20180762>

1000 V p-GaN混合阳极AlGaIn/GaN二极管

p-GaN hybrid anode AlGaIn/GaN diode with 1000 V operation

物理学报. 2018, 67(19): 198501 <https://doi.org/10.7498/aps.67.20181208>

GaN基通孔垂直结构的发光二极管失效分析

Failure analysis of GaN-based Light-emitting diode with hole vertical structure

物理学报. 2017, 66(4): 048501 <https://doi.org/10.7498/aps.66.048501>

用于提高微波无线能量传输系统接收端能量转换效率的肖特基二极管

Ge Schottky diode for improving energy conversion efficiency of the receiver of microwave wireless power transfer

物理学报. 2020, 69(10): 108401 <https://doi.org/10.7498/aps.69.20191415>

GaN 肖特基二极管的正向电流输运 和低频噪声行为*

闫大为^{1)†} 田葵葵¹⁾ 闫晓红¹⁾ 李伟然¹⁾ 俞道欣¹⁾
李金晓¹⁾ 曹艳荣²⁾³⁾ 顾晓峰¹⁾

1) (江南大学电子工程系, 物联网技术应用教育部工程研究中心, 无锡 214122)

2) (北京市电力高可靠性集成电路设计工程技术研究中心, 北京智芯微电子科技有限公司, 北京 102200)

3) (西安电子科技大学, 宽带隙半导体技术国家重点学科实验室, 西安 710071)

(2020年9月4日收到; 2020年12月1日收到修改稿)

首先测量了 GaN 肖特基二极管的正向变温电流-电压特性, 研究了其电流输运机制, 然后分析了在不同注入电流条件下的低频噪声行为. 结果表明: 1) 在正向高电压区, 热发射机制占主导, 有效势垒高度约为 1.25 eV; 2) 在正向低偏压区 ($V < 0.8$ V), 与位错相关的缺陷辅助隧穿电流占主导, 有效势垒高度约为 0.92 eV ($T = 300$ K); 3) 在极小电流 ($I < 1$ μ A) 和极低频率 ($f < 10$ Hz) 下, 洛伦兹型噪声才会出现; 电子的渡越时间取决于多个缺陷对电子的不断捕获和释放过程, 典型时间常数约为 30 ms ($I = 1$ μ A); 4) 在更高频率和电流下, 低频 $1/f$ 噪声占主导; 电流的输运主要受到势垒高度的随机波动的影响, 所对应的系数约为 1.1.

关键词: GaN 基肖特基二极管, 输运机制, 低频噪声

PACS: 72.80.Ey, 73.40.-c, 73.20.At, 74.25.fc

DOI: 10.7498/aps.70.20201467

1 引言

由于优异的材料物理特性, 如高击穿电场、高电子迁移率和高电子饱和速率, 以氮化镓 (GaN) 为代表的宽禁带 III 族氮化物半导体非常适合制备功率微波电子器件, 如 AlGaN/GaN 异质结高电子迁移率晶体管^[1]. 肖特基接触是 GaN 电子器件最重要的基本结构之一, 其电学性能的优劣对整个器件的电学特性具有关键影响. 然而, 实际的 GaN 肖特基接触的反向漏电流比理论预测值大得多. 尤其是, 当器件长时间工作在高温和高压条件下时, 其反向电流会逐渐增大, 发生严重的退化行为, 给可靠性也带来很大问题^[2]. 例如, 较大的反向漏

电流会减小反向击穿电压和输出功率密度, 导致电流击穿失效提前发生. 因此, 理解反向漏电流的具体输运机制有助于提高器件的整体电学性能. 与单晶硅材料不同, 外延生长的 GaN 薄膜内部往往存在高密度的线性位错. 这些位错 (主要为线性位错和混合螺旋位错) 是过剩漏电流的主要输运通道, 其微观电学结构决定了电流的偏压和温度依赖关系^[3-5]. 以往, 研究者多通过测量和分析变温电流-电压 (T - I - V) 特性曲线来研究肖特基接触的输运机制^[6-9]. 虽然该方法能够获得有效势垒高度等静态电学参数, 但无法获得与缺陷相关的时间常数. 与之相比, 低频噪声技术是研究缺陷动态特性的可靠技术之一, 可用于分析缺陷对电子的捕获效应^[10]. 目前, 低频噪声技术已被广泛用于电子器件

* 国家自然科学基金 (批准号: 61504050, 11604124, 51607022) 和北京智芯微电子科技有限公司实验室开放基金资助的课题.

† 通信作者. E-mail: daweyan@jiangnan.edu.cn

的粒子辐照效应研究, 以获取新缺陷的能级深度和时间常数.

鉴于此, 本文分别利用变温 I - V 法和低频噪声技术研究了体衬底 GaN 肖特基二极管的正向电流输运机制和低频噪声行为. 结果表明: 经典热发射 (TE) 机制只有在正向大偏压下占主导; 而在小偏压下, 随 T 从 300 K 升高至 450 K, 输运机制从缺陷辅助隧穿向热场发射过程转变; 只有在极小电流 ($I < 1 \mu\text{A}$) 和极低频率下 ($I < 10 \text{ Hz}$) 洛伦兹型噪声才会出现, 典型时间常数约为 30 ms; 而在大电流和更高频率下低频 $1/f$ 型噪声占优势, 系数约为 1.1.

2 器件制备与测试

采用的 GaN 外延片是通过金属有机化学气相沉积法生长在自支撑 GaN 体衬底上的, 外延结构包括 $0.5 \mu\text{m n}^+$ -GaN 过渡层和 $3 \mu\text{m n}$ -GaN 有源层. 通过 CL mapping 技术得到外延片的平均位错密度 N_{dis} 约为 $5 \times 10^6 \text{ cm}^{-2}$. 图 1(a) 所示为器件横截面结构示意图. 首先, 利用标准光刻和剥离工艺定义欧姆电极的形状和尺寸后, 利用电子束沉积 Ti/Al/Ni/Au 合金, 并在 $750 \text{ }^\circ\text{C}$ 的氮气环境中快速热退火 60 s 形成欧姆接触; 然后, 通过等离子体化学气相沉积技术生长 20 nm 的 SiO_2 钝化层以减少器件的表面横向漏电流; 最后, 利用标准光刻和剥离工艺定义肖特基电极的形状和尺寸, 通过电子

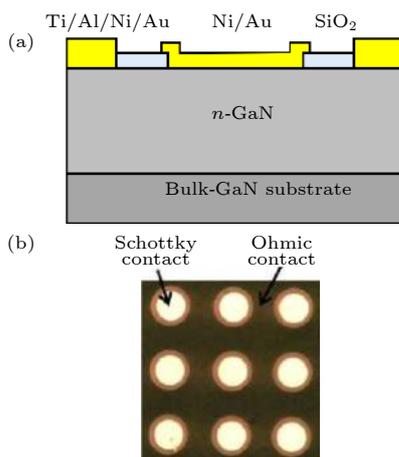


图 1 Ni/Au/n-GaN 肖特基二极管的横截面结构示意图 (a) 和器件俯视图 (b)

Fig. 1. (a) Schematic cross-section diagram of the fabricated Ni/Au/n-GaN Schottky diode; (b) top view image of the devices.

束蒸发 Ni/Au ($50 \text{ nm}/250 \text{ nm}$) 形成直径 $150 \mu\text{m}$ 的圆形肖特基电极. 图 1(b) 所示为最终制备的 Ni/Au/n-GaN 肖特基二极管器件的俯视图. 利用高频 C - V (C 为电容, V 为电压) 法可得 GaN 层的有效施主掺杂密度 $N_{\text{D}}-N_{\text{A}}$ 约为 $2.08 \times 10^{16} \text{ cm}^{-3}$ (N_{D} 、 N_{A} 分别为施主和受主的掺杂浓度), 如图 2 所示; 图 2 内插图为 $1/C^2$ - V 关系, 通过其横轴截距得内建电势约为 1.06 V , 进而计算肖特基势垒高度约为 1.19 eV .

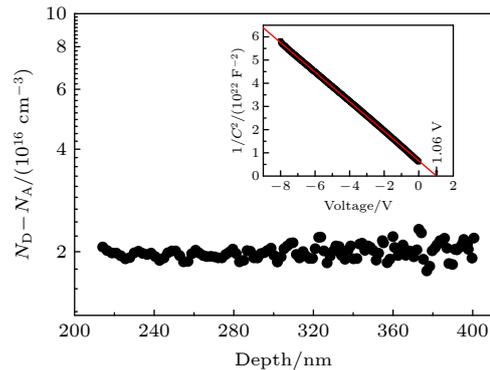


图 2 Ni/Au/n-GaN 肖特基二极管的掺杂浓度与结深关系曲线, 内插图为高频 $1/C^2$ - V 数据图

Fig. 2. Dopant concentration as a function of junction depth of the fabricated Ni/Au/n-GaN Schottky diode. The inset shows a plot of $1/C^2$ vs. V .

利用半导体参数分析仪 (Keithley 4200A-SCS) 测试器件的正向 I - V 曲线, 并从中提取反向饱和电流、理想因子、势垒高度等基本参数; 利用低频电压前置放大器 (Stanford SR560) 和频谱分析仪 (Stanford SR760) 测量器件的低频噪声信号.

3 结果与讨论

与 p-n 结不同, 肖特基接触的正向电流的载流子为多子. 图 3 所示为 n 型半导体肖特基结构在正向偏压下的三种基本电流输运过程. 图中, E_{Fm} 、 E_{Fn} 分别是金属和半导体的费米能级, E_{c} 为半导体的导带, $q\phi_{\text{Bn}}$ 是金属的功函数, $q\phi_{\text{n}}$ 为 E_{c} 和费米能级之间的能量差. 从图 3 可以看出: 1) 温度较高时, 高能电子从半导体越过势垒进入金属的经典热发射 (TE) 机制; 2) 温度较低时, 低能电子从电场获得能量, 从半导体隧穿至金属的场发射 (FE) 机制; 3) 中等温度时 (例如 300 K), 以可比较的 TE 和 FE 分量为主要的热场发射 (TFE) 机制.

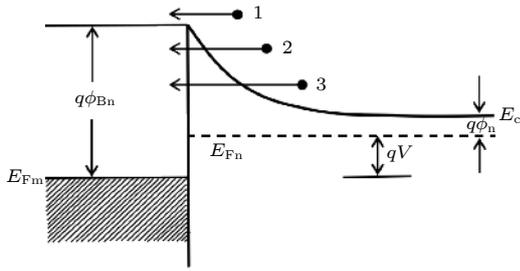


图 3 正向偏压下的三种运输机制: 1, TE; 2, TFE; 3, FE, 实点代表 GaN 中的自由电子

Fig. 3. Three basic transport processes under forward bias: 1 is thermionic emission, 2 is thermal field emission, 3 is field emission. The solid dots represent electrons in GaN, and the solid points are free electron in GaN.

图 4 所示为 Ni/Au/n-GaN 肖特基二极管的 T - I - V 特性曲线, 测试温度范围为 300—450 K. 可以看出, 在正向低偏压下 ($V < 0.8$ V), 电流随电压呈指数增长, 其斜率随温度升高逐渐减小; 而在高偏压下, 电流随着偏压增大逐渐向下弯曲, 此时串联电阻效应显著. 通常, 理想肖特基接触的电流行为可由经典 TE 理论来描述^[11]

$$I_{TE} = I_0 \left\{ \exp \left[\frac{q(V - IR_s)}{nkT} \right] - 1 \right\}, \quad (1a)$$

$$I_0 = AA^*T^2 \exp \left(-\frac{q\phi_{Bn}}{kT} \right), \quad (1b)$$

式中, A 为肖特基接触面积, $A^* \sim 55.7A / (\text{cm}^2 \cdot \text{K}^2)$ 为有效理查森常数, R_s 为二极管的串联电阻, n 为理想因子, k 为玻耳兹曼常数, I_0 为反向饱和电流, 其值可由线性关系外延至 $V = 0$ 的电流截距得到, $q\phi_{Bn}$ 为金属与 n 型半导体接触时零偏压下势垒高度.

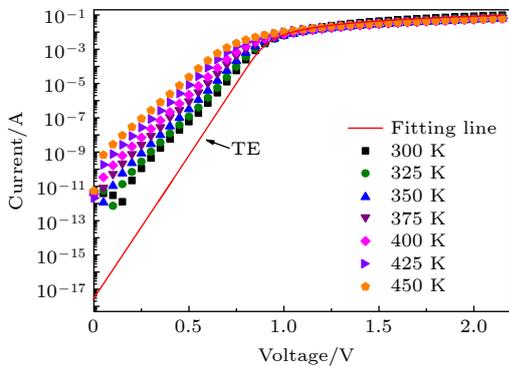


图 4 Ni/Au-GaN 肖特基二极管的典型变温 I - V 特性曲线, 红色实线为 300 K 下 TE 模型

Fig. 4. Forward bias I - V characteristics of Ni/Au/n-GaN Schottky diode measured at different temperatures. The red solid line is the fitting line based on TE model at 300 K.

图 4 内的红色曲线为理论拟合曲线 ($T = 300$ K), 正向高偏置区电流与 TE 模型吻合较好. 图 5 所示为拟合获得的势垒高度, 表明 $q\phi_{Bn} \sim 1.25$ eV 基本不随温度发生变化, 与电容法获得势垒高度接近. 必须注意到, 当 $V < 0.8$ V 时二极管的实际电流远大于 TE 模型的理论电流, 这表明在低偏压下存在很大的隧穿电流分量. 因此, 正向低偏压下的电流不能利用理想的 TE 模型解释, 应当主要考虑隧穿电流的影响.

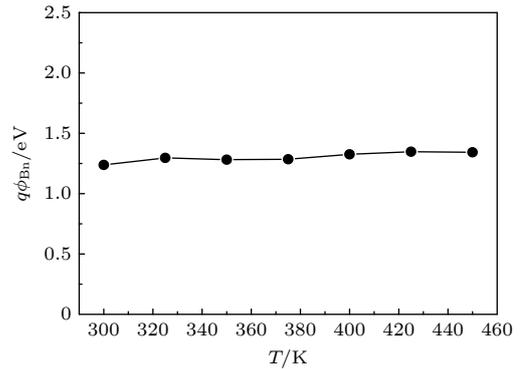


图 5 $q\phi_{Bn}$ 和 T 的关系

Fig. 5. Relationship between Schottky barrier height and temperature.

对于具有高密度界面缺陷的非理想肖特基二极管, 电子从半导体隧穿至金属的概率将会增大, 极易发生缺陷辅助隧穿过程. 此时, 反向饱和电流可写为^[12]

$$I_0 = Aqv_D D \exp \left[-\frac{q\phi_{Bn} - (E_C - E_F)}{E_0} \right], \quad (2a)$$

$$E_0 = \frac{q\hbar}{2} \sqrt{\frac{N_D^*}{m^* \epsilon_s}}, \quad (2b)$$

式中, $v_D \sim 1.5 \times 10^{13} \text{ s}^{-1}$ 为德拜频率, D 是有效缺陷态密度, $m^* = 0.2m_0$ 为有效电子质量, $\epsilon_s = 8.9\epsilon_0$ 为 GaN 的介电常数, E_0 为特征能量, N_D^* 为有效施主密度. 令 $E_0 = nkT$, 可以得到不同温度下的理想因子, 结果如图 6(a) 所示. 可以看到, 随着温度的升高, n 从 1.47 逐渐下降到 1.14, 表明热发射电流分量逐渐增强. 具体地讲, 当 $T < 400$ K 时, $n > 1.2$, FE 机制占主导; 当 $T > 400$ K 时, $1 < n < 1.2$, TFE 机制占主导.

根据 (2) 式, 由图 4 的电流斜率可得到不同温度下的 E_0 值, 结果如图 6(b) 所示. 随 T 从 300 K 升高至 450 K, E_0 从 38 meV 近似线性地增加到

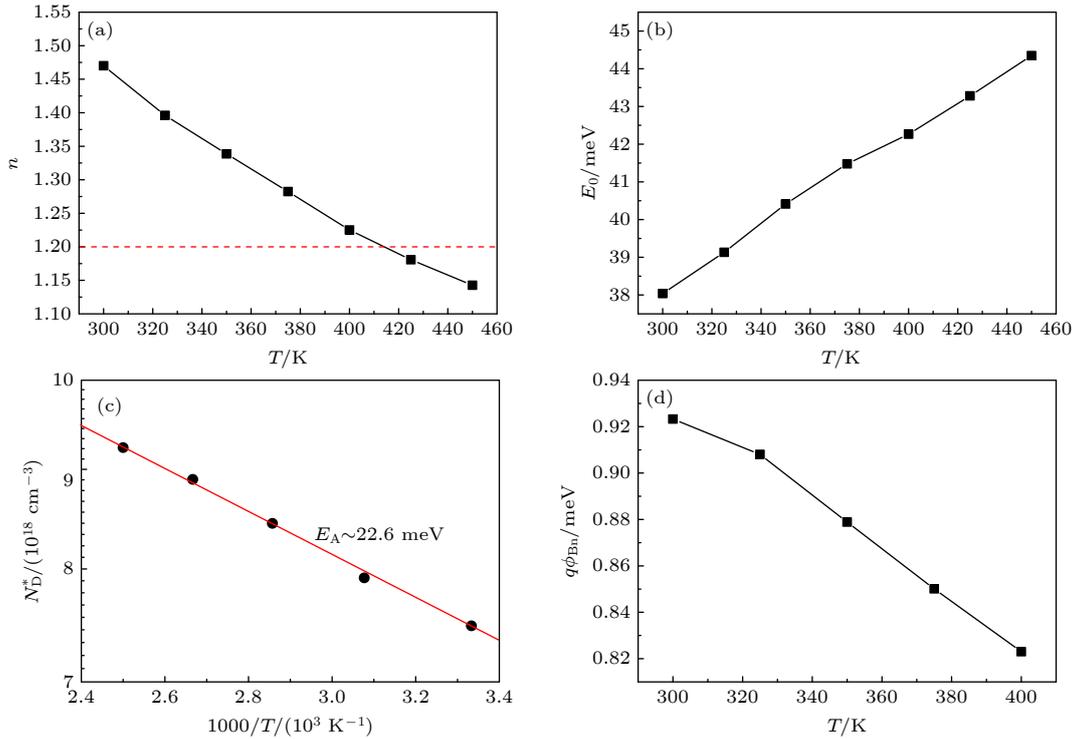


图 6 (a) n , (b) E_0 , (c) N_D^* , (d) $q\phi_{Bn}$ 与温度的依赖关系

Fig. 6. Derived values of (a) n , (b) E_0 , (c) N_D^* , and (d) $q\phi_{Bn}$ as a function of temperature.

45 meV. 根据 (2b) 式可计算有效掺杂浓度 N_D^* , 如图 6(c) 所示. 随 T 从 300 K 升高至 400 K, N_D^* 从 $7.55 \times 10^{18} \text{ cm}^{-3}$ 增大至 $1.03 \times 10^{19} \text{ cm}^{-3}$, 具有明显的热激活行为, 激活能 $E_A \sim 22.6 \text{ meV}$. N_D^* 值远大于体施主态浓度 $N_D \sim 10^{16} \text{ cm}^{-3}$, 表明可导位错内部存在高密度的势能级施主态. 所以, 可导位错区域形成了耗尽宽度较薄的局部势垒区, 更有利于隧穿过程的发生 [13]. 图 6(d) 所示为隧穿势垒高度与温度的依赖关系, 其值随温度从 0.92 eV 逐渐减小至 0.73 eV. 在室温下, 电流势垒高度比电容势垒高度低 0.27 eV, 这主要是由于位错施主态的热电离导致的. 既然可导位错是形成隧穿电流的主要原因, 那么有效的导电面积应远小于肖特基接触面积. 假设位错的平均直径为 20 nm, 缺陷密度为 $5 \times 10^6 \text{ cm}^{-2}$, 则有效导电面积为 $5.44 \times 10^{-9} \text{ cm}^2$, 仅为电极面积的 $1/10^5$.

前期研究中曾提出了可导位错的精细电学物理模型 [14], 其能带示意图如图 7 所示. 位错中心带负电 [15], 周围浅能级施主态形成的较低势垒区带正电, 整体位错在 n-GaN 中呈电中性. 可认为浅能级施主态可能是 O 替代 N 形成的 O_N 缺陷. 在材料的生长过程中, O 原子通过 N 空位进行扩散并在位错终端积累, 形成高密度 O_N-V_{Ga} 复合物, 从而

影响位错的电学特性 [16]. 而 Ga 空位形成能较低, 常作为深能级受主态存在于位错中心位置. 它们能够获得周围施主态的自由电子, 从而抬高此处的库仑势, 同时降低周围施主态的电势 [17,18].

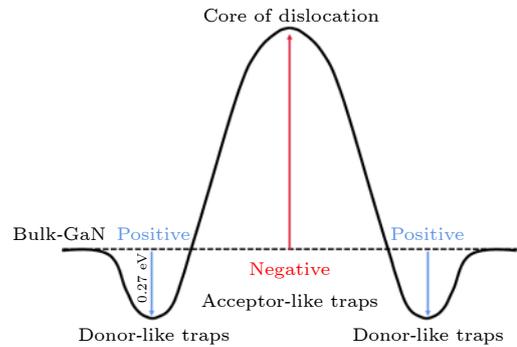


图 7 GaN 可导位错的能带结构示意图

Fig. 7. Schematic band gap diagram of the conductive dislocations in GaN.

下文将分析器件正向电流的低频噪声行为. 当缺陷辅助隧穿电流占主导时, 电子的连续捕获和释过程会导致电荷渡越时间的随机波动, 产生洛伦兹型噪声; 当热发射电流占主导时, 耗尽层内的缺陷态大量捕获和释放电子, 会引起肖特基势垒分布的随机变化, 形成低频 $1/f$ 型噪声 [19,20]. 考虑以上两种情况的电压功率密度噪声谱可写为

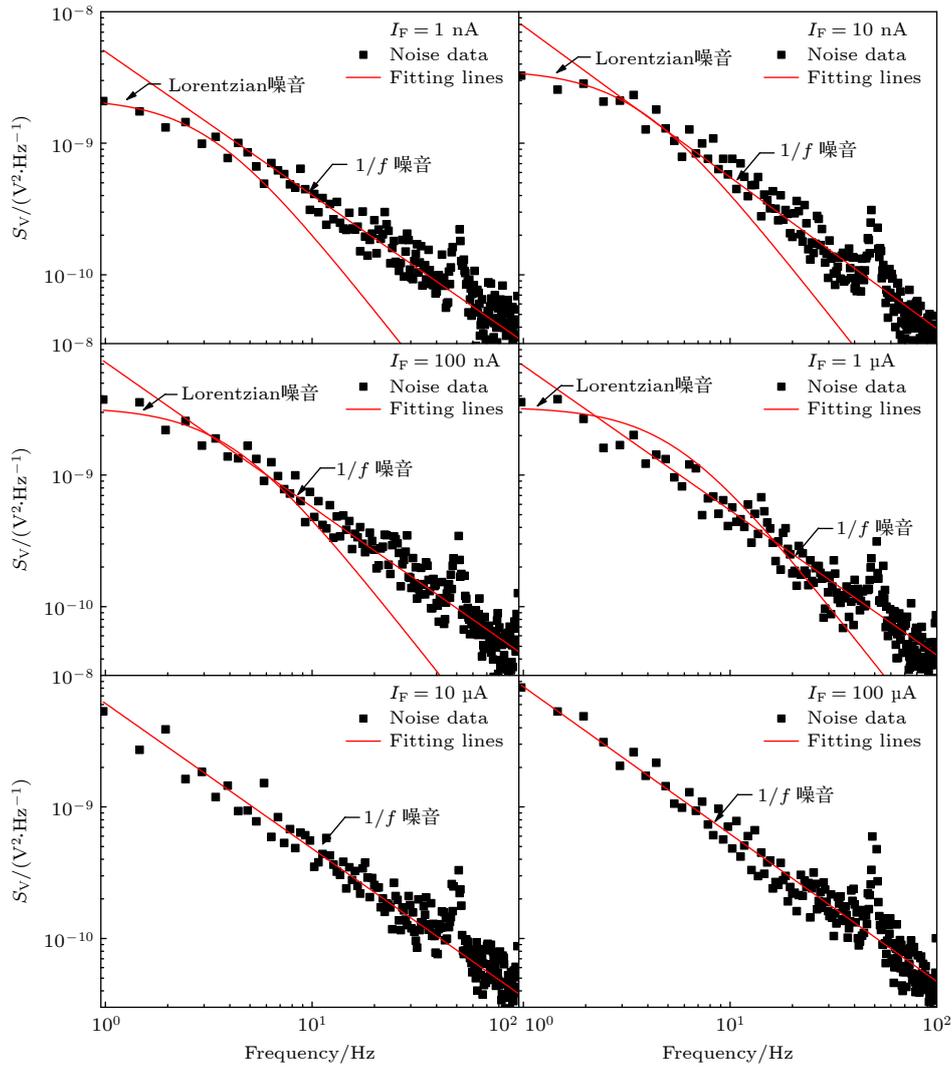


图 8 $I = 1 \text{ nA}$ 到 $100 \text{ } \mu\text{A}$ 的低频噪声谱

Fig. 8. Low frequency noise spectrum under $I = 1 \text{ nA}$ to $100 \text{ } \mu\text{A}$.

$$S_V = \frac{A\tau}{1 + (2\pi f\tau)^2} + \frac{B}{f^r}, \quad (3)$$

式中, τ 为电荷渡越时间或电子捕获效应的时间常数, $A\tau$ 表示洛伦兹型噪声的幅值, $r \sim 1$ 为一个常数, B 为低频 $1/f$ 型噪声幅值.

图 8 所示为 Ni/Au/n-GaN 肖特基二极管在不同注入电流下的低频噪声谱, 其中红色曲线为理论拟合结果. 可以看到, 洛伦兹型噪声仅在小注入电流下 ($I < 1 \text{ } \mu\text{A}$) 和极低频率下 ($f < 10 \text{ Hz}$) 时占主导, 而在更高频率和更大注入电流下, $1/f$ 噪声完全占主导. 表 1 所示为拟合得到的各种参数值. 1) 洛伦兹噪声幅值 $A\tau$ 为 10^{-7} 量级, 但随着电流从 1 nA 逐渐增大到 $1 \text{ } \mu\text{A}$, τ 值从 50 ms 也逐渐减小至 30 ms . 这里, 时间常数 (即电子渡越时间) 的减小可归因于大正向偏压下隧穿势垒高度和

宽度的减小. 2) 在整个电流测量范围内, 低频 $1/f$ 噪声的 $r \sim 1.1$ 和幅值 B 为 10^{-9} 量级, 基本不发生变化. 对于多步缺陷辅助隧穿过程, 单步的缺陷捕获和释放时间常数是随机变化的, 会产生相对频率较高的 $1/f$ 噪声; 在热发射机制占主导的大电流

表 1 不同正向电流下的参数变化

Table 1. Values of different parameters at various forward currents.

I/nA	$A/10^{-8}$	$B/10^{-9}$	τ/ms	$A\tau/10^{-7}$	r
1	4.36	4.96	50	2.18	1.09
10	8.09	7.79	45	3.64	1.13
100	8.25	7.20	40	3.30	1.10
1000	11.00	6.79	30	3.30	1.10
10000		6.12			1.10
100000		8.20			1.12

条件下, 势垒高度会因为缺陷态对电子的捕获和释放过程而发生随机变化, 形成低频 $1/f$ 噪声.

4 结 论

本文通过 T - I - V 和低频噪声技术研究了 GaN 肖特基二极管的正向电流输运和低频噪声行为. 在正向低电流下, 缺陷对电子的捕获和释放过程所导致的总渡越时间常数的随机波动是产生洛伦兹型噪声的主要原因; 在 TE 机制占主导正向高电流下, 缺陷对电子的捕获和释放过程导致势垒高度的随机波动, 是产生低频 $1/f$ 噪声的主要原因.

参考文献

- [1] Kotani J, Yamada A, Ishiguro T, Tomabechi S, Nakamura N 2016 *Appl. Phys. Lett.* **108** 4
- [2] Sheu J K, Lee M L, Lai W 2005 *Appl. Phys. Lett.* **86** 052103
- [3] Hsu J W P, Manfra M J, Lang D V, Richter S, Chu S N G, Sergent A M, Kleiman R N, Pfeiffer L N, Molnar R J 2001 *Appl. Phys. Lett.* **78** 1685
- [4] Kaun S W, Wong M H, Dasgupta S, Choi S, Chung R, Mishra U K, Speck J S 2011 *Appl. Phys. Express* **4** 3
- [5] Cao X A, Stokes E B, Sandvik P M, Leboeuf S F, Kretchmer J, Walker D 2002 *IEEE Electron. Dev. Lett.* **23** 535
- [6] Hashizume T, Kotani J, Hasegawa H 2004 *Appl. Phys. Lett.* **84** 4884
- [7] Lei Y, Lu H, Cao D, Chen D, Zhang R, Zheng Y 2013 *Solid State Electron* **82** 63
- [8] Ren J, Yan D W, Yang G F, Wang F X, Xiao S Q, Gu X F 2015 *J. Appl. Phys.* **117** 5
- [9] Zhang H, Miller E J, Yu E T 2006 *J. Appl. Phys.* **99** 247
- [10] Madenach A J, Werner J H 1988 *Phys. Rev. B* **38** 13150
- [11] Yan D W, Lu H, Chen D J, Zhang R, Zheng Y D 2010 *Appl. Phys. Lett.* **96** 3
- [12] Yan D W, Jiao J P, Ren J, Yang G F, Gu X F 2013 *J. Appl. Phys.* **114** 5
- [13] Wang X, Chen L L, Cao Y R, Yang Q S, Zhu P M, Yang G F, Wang F X, Yan D W, Gu X F 2018 *Acta Phys. Sin.* **67** 177202 (in Chinese) [王翔, 陈雷雷, 曹艳荣, 羊群思, 朱培敏, 杨国锋, 王福学, 闫大为, 顾晓峰 2018 *物理学报* **67** 177202]
- [14] Chen L, Jin N, Yan D, Cao Y, Zhao L, Liang H, Liu B, Zhang E X, Gu X, Schrimpf R D, Fleetwood D M, Lu H 2020 *IEEE Trans. Electron Devices* **67** 841
- [15] Cherns D, Jiao C G 2001 *Phys. Rev. Lett.* **87** 4
- [16] Hawkridge M E, Cherns D 2005 *Appl. Phys. Lett.* **87** 3
- [17] Elsner J, Jones R, Heggie M I, Sitch P K, Haugk M, Frauenheim T, Oberg S, Briddon P R 1998 *Phys. Rev. B* **58** 12571
- [18] Lei H, Leipner H S, Schreiber J, Weyher J L, Wosinski T, Grzegory I 2002 *J. Appl. Phys.* **92** 6666
- [19] Kumar A, Asokan K, Kumar V, Singh R 2012 *J. Appl. Phys.* **112** 024507
- [20] Kumar A, Kumar V, Singh R 2016 *J. Appl. Phys.* **49** 1

Forward current transport and noise behavior of GaN Schottky diodes*

Yan Da-Wei^{1)†} Tian Kui-Kui¹⁾ Yan Xiao-Hong¹⁾ Li Wei-Ran¹⁾
Yu Dao-Xin¹⁾ Li Jin-Xiao¹⁾ Cao Yan-Rong²⁾³⁾ Gu Xiao-Feng¹⁾

1) (*Engineering Research Center of Internet of Things Technology Applications (Ministry of Education),*

Department of Electronic Engineering, Jiangnan University, Wuxi 214122, China)

2) (*Beijing Smart-Chip Microelectronics Technology Co., Ltd., Beijing Engineering Research Center of High-reliability IC*

with Power Industrial Grade, Beijing 102200, China)

3) (*State Key Discipline Laboratory of Wide Band-gap Semiconductor Technology, Xidian University, Xi'an 710071, China)*

(Received 4 September 2020; revised manuscript received 1 December 2020)

Abstract

In this work, we first measure the forward temperature-dependent current-voltage (T - I - V) characteristics of the GaN-based Schottky diodes grown on the bulk GaN substrates, and then study the transport mechanisms of the forward current and the low-frequency current noise behaviors under various injection levels. The results are obtained below. 1) In a forward high-bias region the thermionic emission current dominates, and the extracted barrier height is about 1.25 eV at $T = 300$ K, which is close to the value measured by capacitance-voltage sweeping. 2) In a forward low-bias region ($V < 0.8$ V) the current is governed by the trap assist tunneling process, having an ideality factor much larger than 1, and the derived barrier height is about 0.92 eV at $T = 300$ K, which indicates that the conductive dislocation should be mainly responsible for the excessive leakage current, having a reduced barrier around the core of dislocations. 3) The Lorentzian noise appears only at very small current ($I < 1$ μ A) and low frequency ($f < 10$ Hz), whose typical time constant is extracted to be about 30 ms, depending on the multiple capture and release process of electrons via defects. 4) At a higher frequency and current, the low-frequency $1/f$ noise becomes important and the corresponding coefficient is determined to be about 1.1, where the transport is affected by the random fluctuation of the Schottky barrier height.

Keywords: GaN Schottky diode, transport mechanism, low-frequency noise

PACS: 72.80.Ey, 73.40.-c, 73.20.At, 74.25.fc

DOI: 10.7498/aps.70.20201467

* Project supported by the National Natural Science Foundation of China (Grant Nos. 61504050, 11604124, 51607022) and the Laboratory Open Fund of Beijing Smart-chip Microelectronics Technology Co., Ltd, China.

† Corresponding author. E-mail: daweiyan@jiangnan.edu.cn