

4H-SiC n-MOSFET 的高温特性分析*

徐静平[†] 李春霞 吴海平

(华中科技大学电子科学与技术系, 武汉 430074)
(2004 年 8 月 2 日收到, 2004 年 10 月 6 日收到修改稿)

通过考虑迁移率和阈值电压随温度的变化关系, 模拟分析了 4H-SiC n-MOSFET 高温下的电学特性. 模拟结果与实验有较好的符合, 并进一步讨论了主要结构参数和工艺参数对高温电特性的影响及其最佳取值.

关键词: n-MOSFET, 4H-SiC, 迁移率, 阈值电压

PACC: 7340Q, 7360L

1. 引 言

SiC 作为新一代微电子器件和集成电路的半导体材料具有良好的特性, 例如, 禁带宽度大, 击穿场强高, 热导率大, 饱和漂移速度高等优点, 使其在高温、高频、大功率等领域有着广泛的应用前景. 随着 SiC MOSFET 制备工艺的发展, 有关 SiC MOSFET 电特性的建模和模拟研究也取得一定的进展. 例如, Linewith 等人^[1]根据 SPICE 模型, 通过拟合实验数据得到了 SiC MOSFET 电流模型, 但该模型只考虑了室温的情况; 在文献 [2—4] 中采用数值解法模拟常温下 SiC MOSFET 电流电压变化关系, 这种方法的优点是模拟结果精确, 但计算量大, 耗用时间长, 不适宜作为集成电路中的器件模型, 且仅是常温下电特性模拟; Hasanuzzaman^[5]等人提出的模型考虑了 SiC MOSFET 随温度的变化情况, 但其中迁移率取一固定值, 这与实验情况不相符^[6,7]. 为了较好地反映 SiC MOSFET 电特性随温度的变化, 本文采用 MOSFET 的分区电流电压模型, 通过考虑反型沟道电子迁移率和阈值电压随温度的变化, 模拟了不同温度下 4H-SiC n-MOSFET 电流电压变化曲线, 并在此基础上分析了主要结构参数和工艺参数对器件高温电特性的影响.

2. 迁移率和阈值电压的温度关系

大量实验研究和模拟结果表明 4H-SiC MOSFET 在高温下有良好的电学特性^[7,8], 与 Si MOSFET 有相似的变化趋势, 其漏源电流可表示为:

线性区:

$$I_D = \frac{\mu W C_{ox}}{L} \left(V_{GS} - V_{th} - \frac{1}{2} V_{DS} \right) V_{DS} \quad (V_{DS} < (V_{GS} - V_{th})), \quad (1)$$

饱和区:

$$I_{D(sat)} = \frac{\mu W C_{ox}}{2L} (V_{GS} - V_{th})^2 \quad (V_{DS} \geq (V_{GS} - V_{th})), \quad (2)$$

式中 μ 为反型沟道电子迁移率, L 为沟道长度, W 为沟道宽度, C_{ox} 为单位面积栅氧化层电容, V_{th} 为阈值电压, V_{DS} 为漏源电压, V_{GS} 为栅源电压.

分析 (1) (2) 式可知, 电流与温度的关系主要体现在迁移率 μ 和阈值电压 V_{th} 随温度的变化. 下面将分别讨论.

2.1. 迁移率随温度的变化

4H-SiC n-MOSFET 反型沟道电子迁移率受到诸多因素的影响, 典型的散射机制有体晶格散射 μ_B , 表面粗糙度散射 μ_{sr} , 表面声子散射 μ_{ph} 和界面态散射 μ_{it} . 根据 Mathiessens' s rule, 反型沟道电子有效迁移率可表示为

* 国家自然科学基金项目(批准号: 60176030)资助的课题.

[†]E-mail: jpxu@mail.hust.edu.cn

$$\mu_{\text{eff}}^{-1} = \mu_{\text{B}}^{-1} + \mu_{\text{it}}^{-1} + \mu_{\text{ph}}^{-1} + \mu_{\text{sr}}^{-1} + \mu_{\text{HF}}^{-1}. \quad (3)$$

下面分别对各个散射机制进行讨论.

2.1.1. 体晶格散射迁移率 μ_{B}

体晶格散射包括离子杂质对载流子的散射和光学声子散射.在低场下,沟道电子迁移率受体晶格散射影响较大,体迁移率是掺杂浓度和温度的函数,对于 4H-SiC MOSFET μ_{B} 可由下面经验公式表示^[9]:

$$\mu_{\text{B}} = \mu_{\text{min}} + \frac{\mu_{\text{max}} - \mu_{\text{min}}}{1 + \left(\frac{N_{\text{b}}}{N_{\text{ref}}}\right)^{\gamma}}. \quad (4)$$

上式中各参数的物理意义如下:

μ_{min} —离子杂质为主要散射机制时重掺杂 SiC 中的电子迁移率,

$$\mu_{\text{min}} = 40 \times (T/300)^{0.5} \text{ cm}^2 (\text{V} \cdot \text{s}). \quad (5)$$

μ_{max} —光学声子散射为主要散射机制时本征 SiC 中的电子迁移率,

$$\mu_{\text{max}} = 950 \times (T/300)^{-2.4} \text{ cm}^2 (\text{V} \cdot \text{s}). \quad (6)$$

N_{b} —衬底掺杂浓度,

N_{ref} —迁移率为 μ_{max} 和 μ_{min} 的平均值时的衬底掺杂浓度,

$$N_{\text{ref}} = 2 \times 10^{17} \times (T/300) \text{ cm}^{-3}. \quad (7)$$

γ —表征迁移率随掺杂浓度从 μ_{max} 变化到 μ_{min} 的快慢程度, $\gamma = 0.76$ ^[9].

2.1.2. 界面态散射迁移率 μ_{it}

大量实验研究结果表明, SiC MOSFET 反型沟道电子迁移率过低的主要原因是 SiO_2/SiC 界面态密度较高.一般认为,禁带的上半部分为类受主型界面态,下半部分为类施主型界面态.对反型沟道电子产生散射作用主要来自禁带上半部分的类受主型界面态.实验研究表明,在 SiC 禁带中界面态的能量分布 $D_{\text{it}}(E_{\text{T}})$ 可用下式表示^[10]:

$$D_{\text{it}}(E_{\text{T}}) = D_{\text{i}} + D_{\text{c}} e^{-(E_{\text{c}} - E_{\text{T}})\zeta}. \quad (8)$$

上式中, D_{i} 和 D_{c} 分别为禁带中央和导带底的界面态密度, E_{c} 和 E_{T} 分别为导带底和界面陷阱能量, ζ 为带尾衰减能量.由此可得界面陷阱电荷密度为

$$Q_{\text{it}} = -qN_{\text{it}} = -q \int_{E_{\text{i}}}^{E_{\text{F}}} D_{\text{it}}(E_{\text{T}}) \lambda E_{\text{T}}. \quad (9)$$

用半导体体内的 E_{i} 作为参考能级零点,用 E_{i0} 表示,则费米势 ϕ_{f} 和表面势 ϕ_{s} 可写为:

$$\phi_{\text{f}} = \frac{E_{\text{f}} - E_{\text{i0}}}{-q}, \quad \phi_{\text{s}} = \frac{E_{\text{i}} - E_{\text{i0}}}{-q}, \quad (10)$$

反型时, $\phi_{\text{s}} = 2\phi_{\text{f}}$. 代入(9)式则有:

$$Q_{\text{it}} = -q \left[D_{\text{i}}(\phi_{\text{s}} - \phi_{\text{f}}) + \zeta D_{\text{c}} \exp\left(\frac{E_{\text{i}} - E_{\text{c}}}{\zeta}\right) \times \left(\exp\left(\frac{q(\phi_{\text{s}} - \phi_{\text{f}})}{\zeta}\right) - 1 \right) \right]. \quad (11)$$

根据文献[11,12]的实验结果,在反型电子密度 N_{i} 较低时,迁移率与 N_{i} 成正比;在 N_{i} 高于某个值后,迁移率受 N_{i} 的影响呈指数衰减,

$$\mu_{\text{it}} = \frac{B}{N_{\text{i}}} \left(1 - \exp\left(-\frac{N_{\text{i}}^2}{\beta}\right) \right), \quad (12)$$

$$B = B_0 \times (T/300), \quad (13)$$

式中, B_0 和 β 为实验拟合参数.

2.1.3. 表面粗糙散射迁移率 μ_{sr}

根据 Si MOSFET 表面粗糙散射迁移率公式^[4], 4H-SiC MOSFET 表面粗糙散射迁移率可表示为:

$$\mu_{\text{sr}} = \delta \exp[-(T/T_0)^{\gamma}] E_{\perp}^2, \quad (14)$$

式中, δ 为拟合参数,它与 SiC/SiO_2 的界面质量有关.随制备工艺的不同而变化; T_0 是描述 μ_{sr} 随温度升高而减小的速率参数, E_{\perp} 为反型沟道有效垂直电场:

$$E_{\perp} = \frac{1}{\epsilon_0 \epsilon_{\text{SiC}}} (Q_{\text{d}} + 0.5 | Q_{\text{i}} + Q_{\text{it}} + Q_{\text{f}} |) \quad (15)$$

其中 Q_{d} , Q_{i} , Q_{it} 和 Q_{f} 分别为耗尽层电荷面密度、反型层可动电荷面密度、界面陷阱电荷面密度和固定电荷面密度, ϵ_{SiC} 为 SiC 的相对介电常数, ϵ_0 为真空介电常数.

2.1.4. 表面声子散射迁移率 μ_{ph}

与 Si 一样,在 SiC 中声子散射也是影响反型层载流子速度的机制.在室温下,声子散射对迁移率影响不大,但在高温区,由于声子能量的增加,对载流子散射能力加强,其对反型层电子迁移率的影响必须予以考虑.

根据文献[4],声子散射迁移率 μ_{ph} 可以表示为:

$$\mu_{\text{ph}}^{-1} = \frac{\alpha_{\text{ac}} E_{\perp}}{1 + \frac{\beta_{\text{ac}} E_{\perp}^{2/3}}{T}}, \quad (16)$$

式中

$$\alpha_{\text{ac}} = h^3 u_{\text{l}}^2 (8\pi^3 m^* m_{\text{c}} Z_{\text{A}}^2), \quad (17)$$

$$\beta_{\text{ac}} = \frac{2}{3} \frac{q}{k_{\text{B}}} \left(\frac{9h^2}{16\pi^2 q m_{\perp}} \right)^{1/3}, \quad (18)$$

Z_{A} 为表面声学形变势, m^* 为导带有效态密度质量, β_{ac} 为 4H-SiC 的质量面密度, u_{l} 为声子速度, m_{\perp} 为纵向电子有效质量, m_{c} 为电导有效质量.

2.1.5. 横向电场迁移率

当器件的漏源两端外加电压 V_{DS} 时,沿沟道方向产生压降,形成横向电场 $E_{//}$.随着反型沟道横向电场的增加,一方面声子散射概率增加;另一方面反型层电子速度趋于饱和,这都将使反型层电子迁移率降低.为此引入 μ_{HF} 表示横向电场对迁移率的影响

$$\mu_{HF} = v_{sat}/E_{//}. \quad (19)$$

这里设沟道电子饱和速度 v_{sat} 与温度的关系和 Si 中沟道电子饱和速度类似,可表示为

$$v_{sat} = v_{sat}(0)[1 + 0.8\exp(-T/600)], \quad (20)$$

其中 $v_{sat}(0)$ 为室温下 SiC 中电子饱和漂移速度,其值为 $2 \times 10^7 \text{ cm} \cdot \text{s}^{-1}$; $E_{//}$ 为横向电场.从而,考虑横向电场影响后,反型沟道电子有效迁移率表示为

$$\begin{aligned} \mu_{eff}^{-1} &= \mu_B^{-1} + \mu_{it}^{-1} + \mu_{ph}^{-1} + \mu_{sr}^{-1} + \mu_{HF}^{-1} \\ &= \left[\frac{B}{N_{it}} \left(1 - \exp\left(-\frac{N_i^2}{\beta}\right) \right) \right]^{-1} \\ &\quad + \left[\mu_{min} + \frac{\mu_{max} - \mu_{min}}{1 + \left(\frac{N}{N_{ref}}\right)^7} \right]^{-1} + \left(\frac{1 + \frac{\beta_{ac}}{T} E_{\perp}^{2/3}}{\alpha_{ac} E_{\perp}} \right)^{-1} \\ &\quad + \left(\frac{\delta \exp(-T/T_0)}{E_{\perp}^2} \right)^{-1} + \left(\frac{v_{sat}}{E_{//}} \right)^{-1}. \quad (21) \end{aligned}$$

2.2. 阈值电压随温度的变化

考虑固定电荷和界面态电荷对阈值电压的影响,阈值电压可由下式表示^[13]:

$$V_{th} = V_{FB} + 2\phi_f + \frac{1}{C_{ox}} \sqrt{2\epsilon_0 \epsilon_{SiC} q N_{it} (2\phi_f)} + \frac{Q_{ss}}{C_{ox}}, \quad (22)$$

式中,

$$2\phi_f = \frac{2KT}{q} \ln \frac{p}{n_i}, \quad (23)$$

$$Q_{ss} = Q_{it} + Q_f, \quad (24)$$

V_{FB} 为平带电压, p 为衬底自由空穴浓度,在高温下近似认为杂质全部电离, $p \approx N_b$; n_i 为 4H-SiC 本征载流子浓度.(22) 式中,与温度有关的量主要是 ϕ_f 和 Q_{it} ,其中 Q_{it} 随温度的变化关系如(11) 式所示,下面对费米势随温度变化进行分析.

从(23) 式知 ϕ_f 除与温度 T 直接有关外,与本征载流子浓度 n_i 也密切相关. n_i 与温度有下列关系:

$$n_i = \left[\frac{\chi (2\pi k_0 T)^{3/2} (m_p^* m_n^*)^{3/4}}{h^3} \right] \exp\left(-\frac{E_g}{2k_0 T}\right), \quad (25)$$

式中, m_p^* 为空穴有效质量, m_n^* 为电子有效质量, h 为普朗克常数, k_0 为波耳兹曼常数, E_g 为 4H-SiC 禁带宽度:

$$E_g = E_g(0) - 3.3 \times 10^{-4} \times (T - 300), \quad (26)$$

其中, $E_g(0)$ 为 300K 时 4H-SiC 的禁带宽度: $E_g(0) = 3.26\text{eV}$.

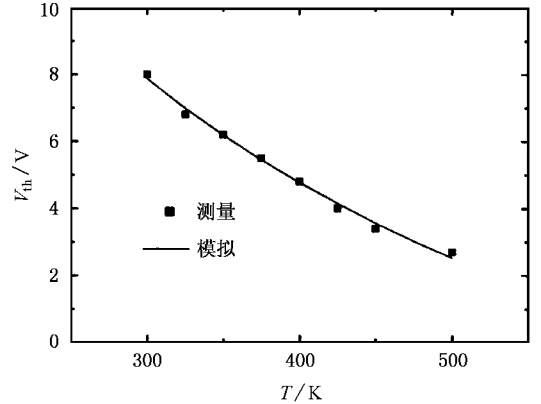


图 1 阈值电压随温度的变化曲线

考虑 ϕ_f 和 Q_{it} 随温度的变化关系,模拟出阈值电压随温度的变化曲线如图 1 所示,实验数据来自^[7].可见,当温度从 300K 增加至 500K 时,阈值电压从 8V 下降至 2.7V,理论与实验符合较好. V_{th} 随温度下降是因为温度升高时,根据(23) 和(25) 式, n_i 增加,费米势 ϕ_f 减小,再由(11) 式可知界面态俘获的电荷减少,结果导致阈值电压降低.

2.3. I-V 特性模拟

利用上面所描述的迁移率和阈值电压与温度的关系,可模拟 4H-SiC n-MOSFET 的 $I-V$ 特性随温度的变化,其中实验数据来自文献^[7].为了简化,模拟中取横向电场为器件刚达到饱和时的电场,即

$$E_{//} \approx V_{DS}/L = \frac{1}{L} (V_{GS} - V_{th}). \quad (27)$$

但实际电场比上式大,用因子 α 予以修正,则高场散射迁移率表示为

$$\mu_{HF} = \alpha v_{sat} L (V_{GS} - V_{th}), \quad (28)$$

α 为描述迁移率随横向电场增大而退化的系数,为拟合参数.图 2 所示即为器件的输出特性随温度的变化.可以看到,无论是高温还是室温,模拟结果均与实验数据符合较好,进一步表明 4H-SiC n-MOSFET 电流电压的温度特性主要受迁移率和阈值电压随温度变化的影响.模型中拟合参数取值如表

1所示.

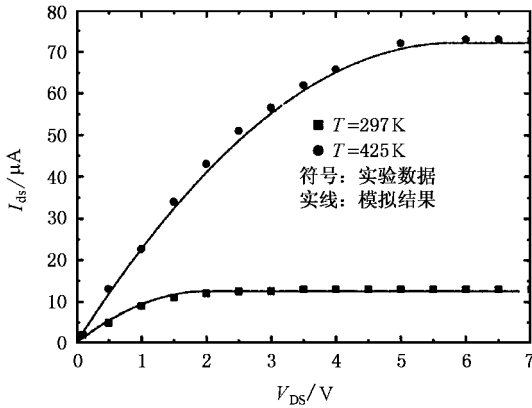


图2 不同温度下漏电流与漏源电压的关系

表1 模型拟合参数

$B_0/V^{-1} \cdot s^{-1}$	β/cm^{-4}	$\delta/V \cdot s^{-1}$	T_0/K	α
2.56×10^{11}	1×10^{23}	5.5×10^{13}	550	0.011

3. 讨 论

利用上面所建立的电流电压模型可分析 4H-SiC n-MOSFET 工艺参数和结构参数在高温下对器件电学性能的影响. 模拟中取 $N_b = 5 \times 10^{15} \text{ cm}^{-3}$, $T_{ox} = 40 \text{ nm}$, $L = 10 \mu\text{m}$, $W = 200 \mu\text{m}$, $D_c = 1 \times 10^{13} \text{ cm}^{-2} \cdot \text{eV}^{-1}$, $D_i = 1 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$, $\zeta = 0.13 \text{ eV}^{-1}$.

3.1. 温度对器件特性的影响

图3模拟了温度对最大沟道迁移率和阈值电压的相对变化量(相对于室温值) $\Delta\mu_{\text{eff}}$ 和 ΔV_{th} 的影响. 模拟结果表明 $\Delta\mu_{\text{eff}}$ 随温度的升高先增大后减小, 而 ΔV_{th} 随温度升高而单调减小. 温度升高时, 界面捕获电荷减少, 界面态散射迁移率增加, 结果有效迁移率增加; 当温度进一步升高时 ($T > 600 \text{ K}$), 由于表面粗糙度散射和声子散射加强, 使得相应的迁移率的减小大于界面态散射迁移率的增加, 从而电子有效迁移率减小. 另一方面, 温度升高, 费米势降低, 界面态减少, 阈值电压减小. 由此可见, 对于一定的器件结构参数和工艺参数, 器件有一最佳工作温度范围, 如图3模拟结果是在 600K 左右, 这时电子有效迁移率最大, 阈值电压较室温下降了约 20%, 较为合适.

3.2. 衬底掺杂浓度 N_b

衬底掺杂浓度直接影响到 4H-SiC n-MOSFET 中

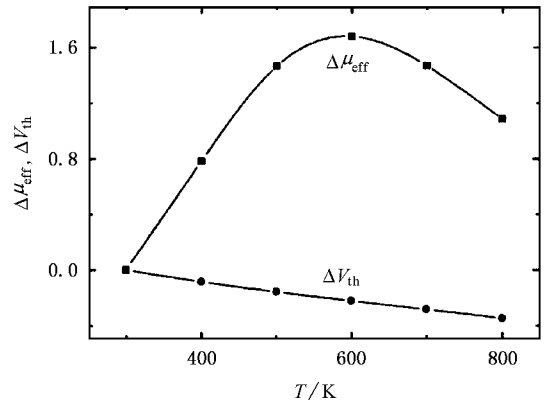


图3 温度对器件特性的影响

载流子浓度的大小, 而载流子浓度与器件电学性能直接相关. 图4模拟了 $T = 600 \text{ K}$ 时 $\Delta\mu_{\text{eff}}$ 和 ΔV_{th} 随衬底掺杂浓度的变化. 从图中可见 $\Delta\mu_{\text{eff}}$ 随衬底掺杂浓度 N_b 先增大后减小, 而 ΔV_{th} 随 N_b 变化则与之相反. 这与 3.1 节中讨论的 $\Delta\mu_{\text{eff}}$ 和 ΔV_{th} 随温度的变化有关, 即: 在衬底掺杂浓度 N_b 较低时, 由于温度的升高使得 $\Delta\mu_{\text{eff}}/\Delta V_{\text{th}}$ 随 N_b 增加而增加/降低; 当 N_b 增加超过 10^{16} cm^{-3} 以后, 体晶格散射加强, 导致迁移率下降, 阈值电压升高, 从而 $\Delta\mu_{\text{eff}}$ 减小、 ΔV_{th} 增加. 综合考虑 N_b 对 μ_{eff} 和 V_{th} 的影响, 可知 N_b 取 10^{16} cm^{-3} 左右时, 迁移率相对增加量最大, 而阈值电压变化最小, 从而可获得优良的器件电特性.

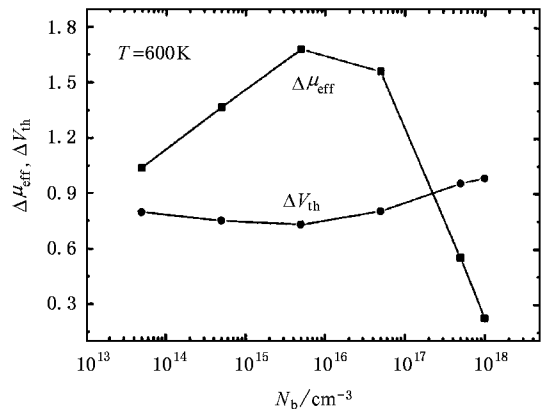


图4 高温下 ($T = 600 \text{ K}$) 掺杂浓度对器件电学性能的影响

3.3. 栅氧化层厚度 t_{ox}

在相同栅压下, 栅氧化层越厚, 栅电容越小. 栅电容的大小决定着栅电压对表面势的控制能力. 图5模拟了 $T = 600 \text{ K}$ 时 $\Delta\mu_{\text{eff}}$ 和 ΔV_{th} 随 t_{ox} 的变化关系. 模拟结果显示, 随着 t_{ox} 的增加, ΔV_{th} 增加, 而 $\Delta\mu_{\text{eff}}$ 无

明显变化.因此,可根据阈值电压的设计要求,结合工艺水平来确定合适的栅氧化层厚度.一般在工艺水平许可情况下,尽量减薄栅氧化层厚度,有利于阈值电压降低,电流驱动能力的提高.目前,4H-SiC

MOSFET的栅氧化层厚度一般在10—40 nm范围.

4. 总 结

4H-SiC n-MOSFET的高温电特性主要决定于迁移率和阈值电压随温度的变化.其中影响迁移率温度特性的主要因素包括界面态、光学声子、离化杂质、表面粗糙度、表面声子和横向高场等散射机制;而影响阈值电压温度特性的主要因素是费米势和界面态电荷.高温电特性的模拟结果与实验结果进行了比较,两者符合较好.在此基础上,研究了主要结构参数和工艺参数对高温下迁移率和阈值电压的影响.结果表明:对于一定的器件结构参数和工艺参数,当衬底掺杂浓度为 10^{16} cm^{-3} ,栅氧化层厚度为10—40 nm,工作温度在600 K左右时,4H-SiC n-MOSFET有较好的电学性能.

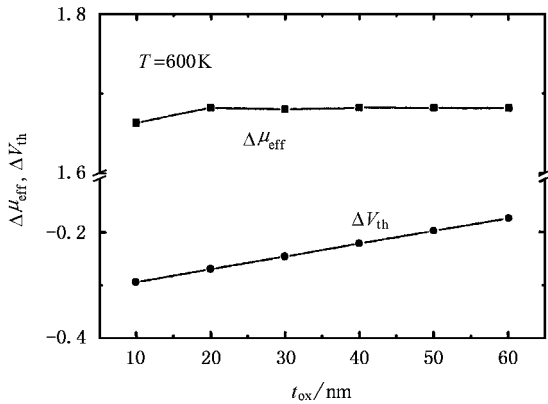


图5 高温下($T=600\text{K}$)氧化层厚度对器件电学性能的影响

- [1] Linewih H, Dimitrijević S and Kuan Y C 2003 *Microelectronic Reliability* **43** 405
- [2] Kumar A, Kaushik N, Haldar S, Gupta M and Gupta R S 2003 *Microelectronic Engineering* **65** 416
- [3] Arnold E 1999 *IEEE Trans. on Electron Devices* **46** 497
- [4] Powell S K, Goldsman N, McGarrity J M and Bernstein J 2002 *Journal of Applied Physics* **92** 4053
- [5] Hasanuzzaman Md, Islam S K and Tolbert L M 2004 *Solid-State Electronics* **48** 125
- [6] Lu C Y et al 2003 *IEEE Trans on Electron Devices* **50** 1582
- [7] Harada S, Kosugi R, Senzaki J, Cho W J, Fukuda K and Arai K 2002 *J. Appl. Phys.* **91** 1568
- [8] Kosugi R, Suzuki S, Okamoto M, Harada S, Senzaki J and Fukuda K 2002 *IEEE Electron Device Letters* **23** 136
- [9] Roschke M and Schwierz F 2001 *IEEE Trans. on Electron Devices* **48** 1442
- [10] Vathulya V R and White M H 2000 *IEEE Trans. on Electron Devices* **47** 2018
- [11] Chung G Y, Williams J R, Tin C C, McDonald K, Farmer D, Chanana R K, Pantelides S T, Holland O W and Feldman L C 2001 *Appl. Sur. Sci* **184** 399
- [12] Kosugi R, Suzuki S, Okamoto M, Harada S, Senzaki J and Fukuda K 2002 *IEEE Electron Device Letters* **23** 136
- [13] Tang X Y, Zhang Y M and Zhang Y M 2002 *Acta Phys. Sin.* **51** 771 (in Chinese) [汤晓燕、张义门、张玉明 2002 物理学报 **51** 771]

Analyses on high-temperature electrical properties of 4H-SiC n-MOSFET *

Xu Jing-Ping[†] Li Chun-Xia Wu Hai-Ping

(*Department of Electronic Science & Technology , Huazhong University of Science and Technology , Wuhan 430074 ,China*)

(Received 2 August 2004 ; revised manuscript received 6 October 2004)

Abstract

High-temperature electrical properties of 4H-SiC n-MOSFET are simulated and analyzed by considering changes of mobility and threshold voltage with temperature. The simulated results are in good agreement with experimental data. Further more , influences of main structural and technological parameters on high-temperature electrical properties of devices are discussed for obtaining optimum values of these parameters.

Keywords : n-MOSFET , 4H-SiC , mobility , threshold voltage

PACC : 7340Q , 7360L

* Project supported by the National Natural Science Foundation of China (Grant No.60176030).

[†]E-mail : jpxu@mail.hust.edu.cn.