

## 氢终端单晶金刚石反相器特性

邢雨菲 任泽阳 张金凤 苏凯 丁森川 何琦 张进成 张春福 郝跃

## Characteristics of hydrogen terminated single crystalline diamond logic inverter

Xing Yu-Fei Ren Ze-Yang Zhang Jin-Feng Su Kai Ding Sen-Chuan He Qi Zhang Jin-Cheng  
Zhang Chun-Fu Hao Yue

引用信息 Citation: *Acta Physica Sinica*, 71, 088102 (2022) DOI: 10.7498/aps.71.20211447

在线阅读 View online: <https://doi.org/10.7498/aps.71.20211447>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

## 您可能感兴趣的其他文章

### Articles you may be interested in

#### 高跨导氢终端多晶金刚石长沟道场效应晶体管特性研究

Characterization of high-transconductance long-channel hydrogen-terminated polycrystal diamond field effect transistor

物理学报. 2018, 67(6): 068101 <https://doi.org/10.7498/aps.67.20171965>

#### 不同晶面的氢终端单晶金刚石场效应晶体管特性

Characteristics of hydrogen-terminated single crystalline diamond field effect transistors with different surface orientations

物理学报. 2020, 69(2): 028101 <https://doi.org/10.7498/aps.69.20191013>

#### 硼硫协同掺杂金刚石的高压合成与电学性能研究

Synthesis of diamond co-doped with B and S under high pressure and high temperature and electrical properties of the synthesized diamond

物理学报. 2019, 68(9): 098101 <https://doi.org/10.7498/aps.68.20190133>

#### 金刚石-碳化硅超硬复合材料的冲击强度

Dynamic impact strength of diamond-SiC superhard composite

物理学报. 2019, 68(15): 158101 <https://doi.org/10.7498/aps.68.20190350>

#### 金刚石氮-空位缺陷发光的温度依赖性

Temperature dependence of nitrogen-vacancy optical center in diamond

物理学报. 2020, 69(12): 127802 <https://doi.org/10.7498/aps.69.20200395>

#### 氧化对单颗粒层纳米金刚石薄膜硅空位发光和微结构的影响

Effects of oxidation on silicon vacancy photoluminescence and microstructure of separated domain formed nanodiamond films

物理学报. 2019, 68(16): 168101 <https://doi.org/10.7498/aps.68.20190422>

## 氢终端单晶金刚石反相器特性\*

邢雨菲<sup>1)</sup> 任泽阳<sup>1)2)†</sup> 张金凤<sup>1)2)</sup> 苏凯<sup>1)</sup> 丁森川<sup>1)</sup>  
何琦<sup>1)</sup> 张进成<sup>1)</sup> 张春福<sup>1)</sup> 郝跃<sup>1)</sup>

1) (西安电子科技大学, 宽禁带半导体技术国防重点学科实验室, 西安 710071)

2) (西安电子科技大学芜湖研究院, 芜湖 241002)

(2021 年 8 月 6 日收到; 2021 年 11 月 4 日收到修改稿)

超宽禁带半导体金刚石材料在高温、高压电路中具有重要的应用潜力. 本研究采用微波等离子体化学气相沉积生长的单晶金刚石衬底制备了原子层沉积 (atomic layer deposition, ALD) 的  $\text{Al}_2\text{O}_3$  栅介质的氢终端金刚石金属氧化物半导体场效应晶体管 (metal oxide semiconductor field effect transistor, MOSFET) 器件, 并与负载电阻互连, 成功制备了金刚石反相器.  $4\ \mu\text{m}$  栅长的氢终端金刚石器件实现了最大  $113.4\ \text{mA/mm}$  的输出饱和漏电流, 器件开关比高达  $10^9$ , 并在不同负载电阻条件下均成功测得金刚石反相器的电压反转特性, 反相器的最大增益为 10.

关键词: 金刚石, 场效应管, 反相器

PACS: 81.05.ug, 85.30.Tv, 68.35.bg

DOI: 10.7498/aps.71.20211447

## 1 引言

金刚石属于新一代超宽禁带半导体材料, 具有禁带宽度大、载流子迁移率高、热导率高、化学稳定性好等一系列优点, 在高频、高温、大功率电子器件等领域有着重要应用<sup>[1–3]</sup>, 但是由于一直缺乏合适的掺杂剂而阻碍了其发展与应用. 将金刚石在氢等离子体氛围中处理后形成的氢终端金刚石暴露在空气氛围中以后, 其表面处形成一层二维空穴气 (two-dimensional hole gas, 2DHG), 空穴的浓度通常在  $10^{12}$ – $10^{14}\ \text{cm}^{-2}$ , 空穴迁移率通常在  $10$ – $300\ \text{cm}^2/(\text{V}\cdot\text{s})$ <sup>[4–6]</sup>. 刘金龙等<sup>[7]</sup>在高质量金刚石表面制备氢终端时形成致密的薄碳层, 实现了高达  $365\ \text{cm}^2/(\text{V}\cdot\text{s})$  的空穴迁移率. 氢终端金刚石表面

2DHG 广泛应用于金刚石电子器件的研究. 基于氢终端金刚石制备的场效应晶体管已经实现了最高  $70\ \text{GHz}$  的截止频率<sup>[8]</sup>,  $120\ \text{GHz}$  的最大振荡频率<sup>[9]</sup>,  $2\ \text{kV}$  的击穿电压<sup>[10]</sup> 以及最大  $3.8\ \text{W/mm} (@1\ \text{GHz})$  的输出功率密度<sup>[11]</sup>. 由于氢终端金刚石表面 2DHG 的形成与暴露在空气中形成的表面吸附层有关, 这也导致氢终端金刚石表面电导稳定性差的问题<sup>[12,13]</sup>. 为了实现氢终端金刚石场效应晶体管, 研究发现, 采用具有高功函数或者原子层沉积 (atomic layer deposition, ALD) 的介质作为钝化层能够有效改善器件的稳定性. 已有很多报道表明, 采用  $\text{H}_2\text{O}$  作为氧化剂 ALD 沉积的  $\text{Al}_2\text{O}_3$  介质非常适合于氢终端金刚石微波功率场效应晶体管的研制<sup>[8,14–16]</sup>. 此前 Ren 等<sup>[17]</sup>研究也发现, 采用  $300\ ^\circ\text{C}$  下 ALD 沉积的  $\text{Al}_2\text{O}_3$  介质作为金属氧化物半导体场效应晶体管

\* 国家磁约束核聚变能发展研究专项基金 (批准号: 2019YFE03100200)、国家自然科学基金 (批准号: 62127812, 62004148, 61874080)、国家科技重大专项 (批准号: 2009ZYHW0015)、陕西省自然科学基金 (批准号: 2020JQ-315, 2018ZDCXL-GY-01-01-02, 2019ZDLGY16-02) 和中国博士后科学基金 (批准号: 2021TQ0256) 资助的课题.

† 通信作者. E-mail: zeyangren@xidian.edu.cn

(metal oxide semiconductor field effect transistor, MOSFET) 器件的栅介质和钝化层, 不仅能够有效改善器件的稳定性, 还能够有效保持氢终端金刚石表面的载流子浓度.

经过近 20 年的发展, 氢终端金刚石场效应晶体管的特性得到了不断的提高, 已经开始展现出其巨大的应用潜力. 金刚石具有禁带宽度大、载流子迁移率高的优点, 在未来高温逻辑电路应用中也有着巨大的应用前景. 因此, 研究金刚石逻辑电路的制备, 也有重要意义<sup>[18–20]</sup>. 现已证明  $\text{Al}_2\text{O}_3$  介质能够实现稳定性好的高性能氢终端金刚石 MOSFET 器件. 但是, 目前尚未有报道采用 ALD 外延的  $\text{Al}_2\text{O}_3$  介质制备氢终端金刚石逻辑电路.

本研究采用 300 °C ALD 沉积的  $\text{Al}_2\text{O}_3$  介质作为栅介质和钝化层制备氢终端金刚石 MOSFET 器件, 并通过与在片制备的电阻 (利用氢终端表面制备的电阻) 互连, 实现  $\text{Al}_2\text{O}_3$  介质的氢终端金刚石反相器, 并对器件及反相器性能进行了研究.

## 2 实验过程

本研究采用微波等离子体化学气相沉积法外延制备的单晶金刚石作为衬底. 衬底尺寸为  $8.0\text{ mm} \times 8.0\text{ mm} \times 0.5\text{ mm}$ , 衬底为 (100) 晶向. 在进行制备工艺之前, 先将衬底置于 250 °C 的  $\text{HNO}_3$  与  $\text{H}_2\text{SO}_4$  溶液中清洗 30 min, 以去除衬底表面的污染物和非金刚石相杂质. 然后依次将衬底在丙酮、酒精、去离子水中超声清洗 15 min. 将清洗完成的单晶金刚石放置于微波等离子体化学气相沉积系统中进行氢等离子体处理, 处理过程中, 氢气流量、甲烷流量、微波功率、压强分别为 500 sccm、1 sccm、2 kW 和 100 mbar (1 mbar = 100 Pa), 处理过程中样品表面温度为 800 °C, 处理时间持续 30 min<sup>[14]</sup>. 处理完成后将氢终端金刚石暴露在空气中, 金刚石表面会形成一层 2 DHG. 在处理完成后的金刚石表面, 采用电子束蒸发设备沉积一层 100 nm 厚度的金层<sup>[21]</sup>, 该金层一方面能够有效保护氢终端金刚石表面的 2DHG, 另一方面可以作为源漏电极的欧姆接触金属. 接着采用接触式光刻机进行光刻工艺, 然后用  $\text{KI}/\text{I}_2$  的水溶液腐蚀, 形成器件的有源区. 再用低功率氧等离子体对样品进行表面处理, 形成器件隔离. 在进行栅窗口光刻工艺和窗口中金的湿法腐蚀之后, 暴露出器件

的栅窗口, 采用 ALD 设备, 以  $\text{H}_2\text{O}$  作为氧化剂, 300 °C 下在样品表面沉积  $\text{Al}_2\text{O}_3$  介质, 介质厚度为 15 nm. 然后, 进行下一步光刻, 定义器件的栅条. 接着, 采用电子束蒸发设备沉积一层 100 nm 厚度的铝, 作为栅金属. 最后, 通过金属剥离工艺完成器件的制备. 在器件制备的过程中, 器件隔离完成之后的第二步光刻同时在衬底表面制备了电阻图形, 并通过制备不同间距的电极, 实现了不同阻值大小的电阻制备.

本研究制备的氢终端金刚石 MOSFET 器件栅长为 4  $\mu\text{m}$ , 栅漏间距和栅源间距均为 2  $\mu\text{m}$ , 器件栅宽为 50  $\mu\text{m}$ . 制备了电极间距分别为 20, 80 和 160  $\mu\text{m}$  三种不同阻值的电阻, 电阻一端与器件的漏电极相连, 另一端测试过程中接直流电压. 制备的器件剖面及俯视原理图如图 1 所示. 采用吉时利 4200 设备对器件及反相器性能进行测试, 所有测试均在室温空气环境中进行.

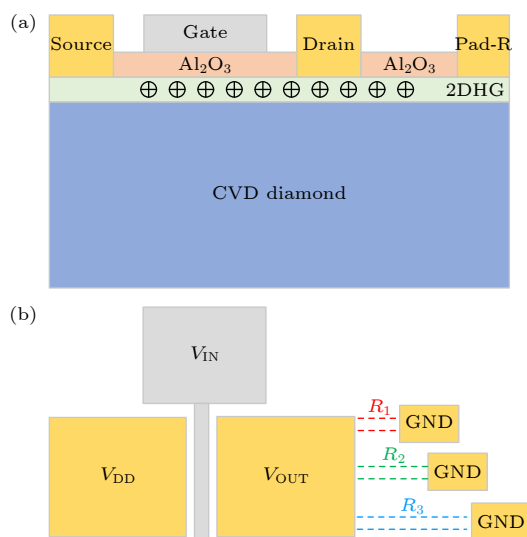


图 1 实验制备器件的原理图 (a) 剖面图; (b) 俯视图  
Fig. 1. Schematic diagram of the device structure: (a) Sectional view; (b) top view.

## 3 实验结果及讨论

本研究为得到实验制备的三个不同间距电阻的阻值, 首先对这三个电阻进行  $I$ - $V$  特性测试. 测试结果如图 2 所示, 三个电阻都表现出非常好的欧姆接触特性 (图 2(a)), 说明金与氢终端金刚石之间形成了良好的欧姆接触. 通过计算得到三个电阻值分别为 16.7, 69.5 和 136.4 k $\Omega$ , 并且电阻值随着电极间距的变化而线性变化 (图 2(b)), 这也表明实验制备的氢终端金刚石具有较好的稳定性.

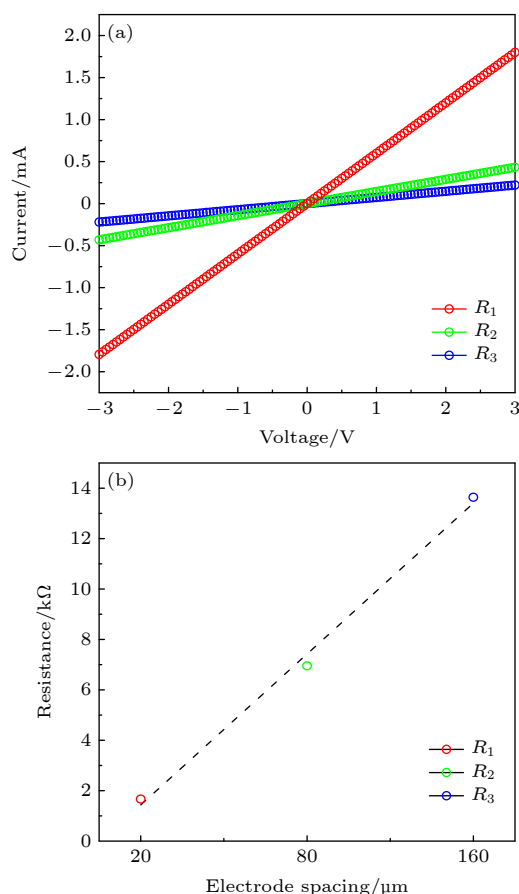


图2 器件负载电阻 (a)  $I$ - $V$ 特性; (b)  $R_1$ ,  $R_2$ ,  $R_3$ 电阻阻值  
Fig. 2. The load resistance of device: (a)  $I$ - $V$  relationships; (b) resistance values for the  $R_1$ ,  $R_2$  and  $R_3$  resistors.

氢终端金刚石 MOSFET 器件的输出特性曲线如图 3 所示.  $4\ \mu\text{m}$  栅长的器件在  $-6\ \text{V}$  的栅电压下实现了最大  $113.4\ \text{mA}/\text{mm}$  的输出饱和漏电流  $I_D$ . 本文总结了目前文献中报道的不同条件沉积的  $\text{Al}_2\text{O}_3$  介质的氢终端金刚石 MOSFET 器件的最大输出饱和电流密度, 如表 1 所列. 可以看出, 本研究制备的氢终端金刚石 MOSFET 器件, 与目前报道的栅长  $4\ \mu\text{m}$  以上的  $\text{Al}_2\text{O}_3$  介质器件相比, 具有最大输出电流密度. 从器件输出曲线 (见图 3), 可以计算得到  $-6\ \text{V}$  栅电压下器件的导通电阻  $R_{\text{on}} = 83.68\ \Omega\cdot\text{mm}$ . 该导通电阻达到了 Ren 等 [17,22] 报道的 MOSFET 器件的同等水平.

图 4 所示为漏电压  $V_{\text{DS}} = -10\ \text{V}$  时的器件饱和区转移特性. 从图 4(a) 插图中栅电压  $V_{\text{GS}}$  与漏电流平方根  $|I_{\text{DS}}|^{1/2}$  的关系可以得到器件的阈值电压  $V_{\text{TH}} = 5.2\ \text{V}$ , 实验制备的氢终端金刚石 MOSFET 为耗尽型器件. 器件在  $-0.2\ \text{V}$  栅压下实现了  $24\ \text{mS}/\text{mm}$  的最大跨导. 从图 4(b) 器件对数坐标的转移曲线可以得到, 器件开关比达到了  $10^9$  以上,

栅漏电流决定了器件的关态漏电. 从图 4(c) 可知, 器件的最小亚阈值摆幅  $\text{SS} = 117\ \text{mV}/\text{dec}$ .

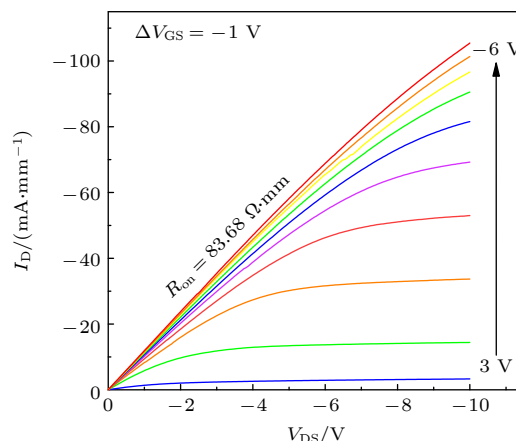


图3 氢终端金刚石 MOSFET 器件输出特性

Fig. 3. Output characteristics of the hydrogen-terminated diamond (H-diamond) MOSFET.

表1 不同条件沉积的  $\text{Al}_2\text{O}_3$  介质的氢终端金刚石 MOSFET 器件的最大输出电流密度

Table 1. Summarization of the characterization of the H-diamond MOSFETs with the different temperatures grown  $\text{Al}_2\text{O}_3$  as gate dielectrics.

$\text{Al}_2\text{O}_3$ 厚度/ $\text{nm}$	生长 温度/ $^{\circ}\text{C}$	$L_G/\mu\text{m}$	$L_{\text{GD}}/\mu\text{m}$	电流密度 $/(\text{mA}\cdot\text{mm}^{-1})$	参考 文献
6	80	0.1	—	585.0	[8]
20	200	2.0	2	339.0	[14]
20	300	2.0	2	85.0	[14]
25	300	2.0	2	339.0	[17]
83	450	5.0	20	12.0	[23]
200	450	20.0	10	18.2	[24]
200	450	2.0	17	120.0	[25]
200	450	6.0	6	12.0	[6]
200	450	15.0	24	5.2	[10]
400	450	2.0	17	59.0	[26]
15	300	4.0	2	113.4	本工作

最后, 对实验制备的各种负载电阻下的反相器直流电压传输特性进行测试, 结果如图 5 所示, 插图给出了反相器的电路原理图. 测试过程中,  $V_{\text{DD}}$  施加恒定电压  $10\ \text{V}$ . 当  $V_{\text{in}}$  从  $12\ \text{V}$  变化到  $0\ \text{V}$ , 对于所有的负载电阻情况, 都观察到了反相器特性. 当  $|V_{\text{GS}}| < |V_{\text{TH}}|$  时, 金刚石 MOSFET 器件关闭, 此时,  $V_{\text{DD}}$  到地之间电流几乎为零, 因此输出电压  $V_{\text{out}} = 0\ \text{V}$ . 当  $|V_{\text{GS}}| > |V_{\text{TH}}|$  时, 金刚石 MOSFET 器件开启,  $V_{\text{out}}$  为导通电阻与负载电阻的分压, 器件的导通电阻远小于负载电阻值, 因此  $V_{\text{out}} = 10\ \text{V}$ .

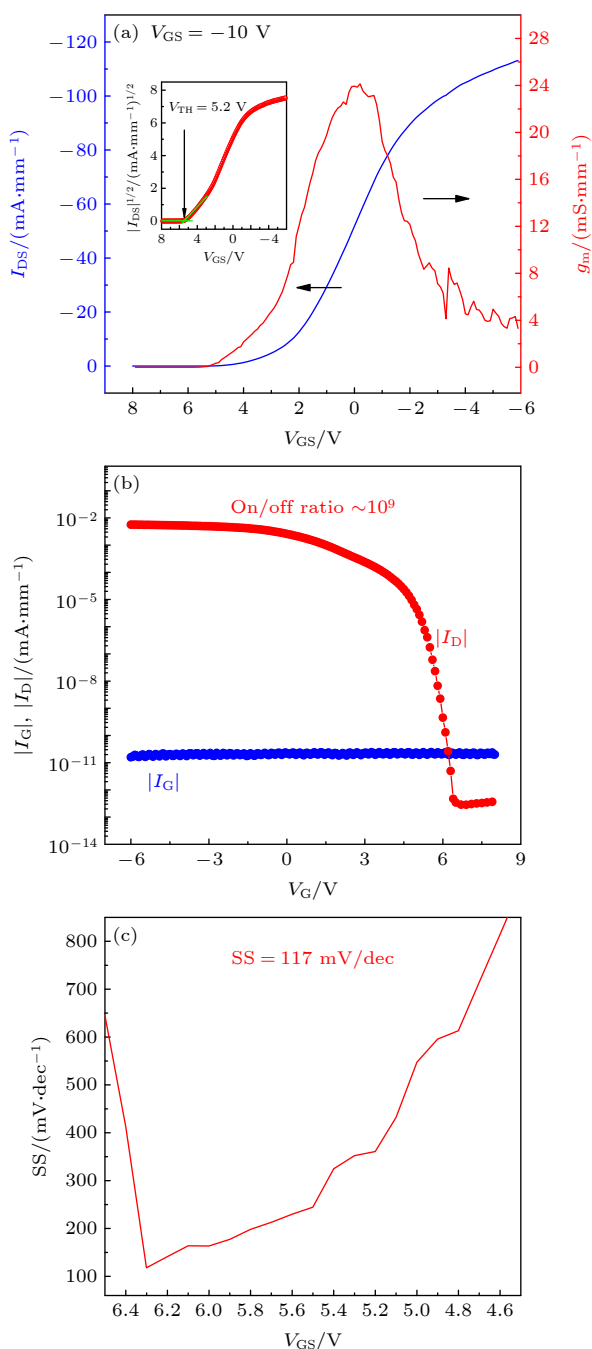


图4 氢终端金刚石 MOSFET 器件传输特性

Fig. 4. Transfer characteristics of the H-diamond MOSFET.

由此可以看出, 当输入为高电平时, 输出为低电平; 当输入为低电平时, 输出为高电平, 也就是实现了反相器特性. 由图5还可以看出, 当负载电阻增大时, 输出的低电平更低.

计算得到该反相器不同负载电阻情况下增益与输入电压  $V_{in}$  的关系如图6所示. 随着负载电阻的增大, 反相器增益的最大值出现的  $V_{in}$  值左移, 并且随着负载电阻阻值的增大, 反相器增益呈现出先增大后减小的趋势, 最大增益为 10.

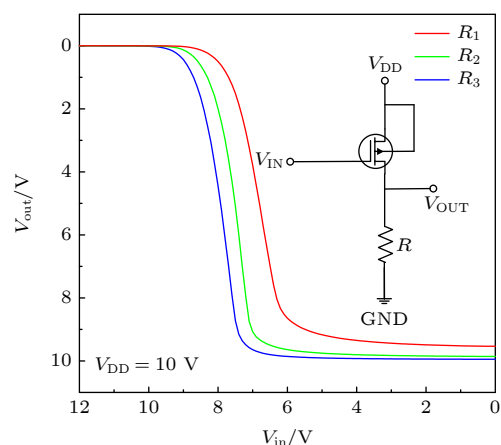


图5 不同负载电阻的逻辑反相器的电压传输特性

Fig. 5. The voltage transfer characteristics of the logic inverter with the various load resistors.

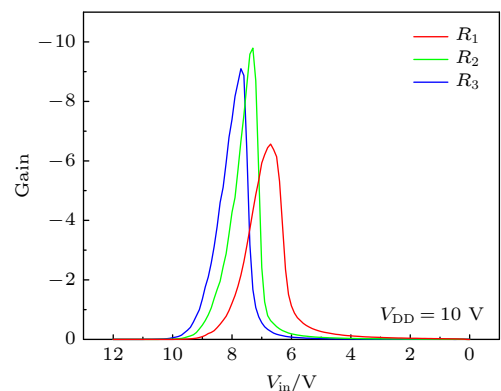


图6 反相器不同负载电阻情况下增益与输入电压的关系

Fig. 6. Relationship between  $V_{in}$  and the gain of the inverter under different load resistances.

反相器增益的定义为输出电压变化率与输入电压变化率之比 ( $dV_{out}/dV_{in}$ ), 电路满足  $V_{DD} = V_{DS} + V_{out} = V_{DS} + I_D R_D$ , 在输出特性曲线上做图中负载线. 随着  $R_D$  的增大, 负载线与纵坐标  $I_D$  的交点下移. 如图7(a)所示, 当器件在恒流区工作时, 随着  $R_D$  的增大, 固定输入电压  $V_{in}$ , 输出电压  $V_{out}$  的变化率逐渐增大, 因此反相器增益增大. 如图7(b)所示, 当器件在可变电阻区工作时, 随着  $R_D$  的增大, 固定输入电压  $V_{in}$ , 输出电压  $V_{out}$  的变化率逐渐减小, 因此反相器增益减小.

当  $V_{in} = 8$  V,  $R_D = 136.4$  k $\Omega$  时,  $V_{out} = 7.6$  V, 计算可得:  $|V_{DS}| = 2.4$  V,  $|V_{GS}| - |V_{TH}| = 3.1$  V, 因此器件已经进入可变电阻区, 增益减小.

本研究成功制备并测试验证了金刚石反相器特性, 表明超宽禁带半导体金刚石在数字电路中具有应用潜力. 未来将通过提高器件特性, 进一步提



高金刚石反相器的性能, 并通过制备金刚石增强型器件, 降低反相器的静态功耗.

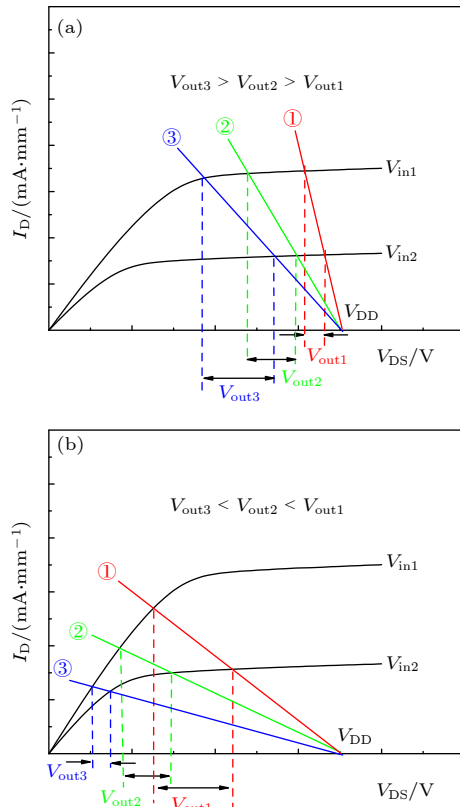


图 7 (a) 恒流区器件输出电压变化; (b) 可变电阻区器件输出电压变化

Fig. 7. (a) Output voltage variation in saturation area; (b) output voltage variation in variable resistance area.

## 4 结 论

用 ALD 生长的  $\text{Al}_2\text{O}_3$  介质制备了栅长为  $4\ \mu\text{m}$  的氢终端金刚石 MOSFET 器件, 并通过互连负载电阻, 制备了氢终端金刚石反相器.  $4\ \mu\text{m}$  栅长的器件实现了  $113\ \text{mA}/\text{mm}$  的最大输出饱和漏电流, 器件开关比达  $10^9$  以上. 器件测试表明, 当输入电压由  $12\ \text{V}$  变化到  $0\ \text{V}$  时, 输出电压实现了由  $0\ \text{V}$  变化到  $V_{\text{DD}}(10\ \text{V})$ , 成功实现了基于耗尽型 MOSFET 的氢终端金刚石反相器. 当负载电阻由  $16.7\ \text{k}\Omega$  变化到  $136.4\ \text{k}\Omega$  时, 反相器增益呈现出先增大后减小的趋势, 最大增益为 10. 本研究为金刚石在集成电路的应用奠定了基础. 此外, 基于增强型的氢终端金刚石反相器逻辑电路也正在研究过程中.

## 参考文献

- [1] Wort C J H, Balmer R S 2008 *Mater. Today* **11** 22
- [2] Baliga B J 1989 *IEEE Electr. Device Lett.* **10** 455
- [3] Achard J, Silva F, Tallaire A, Bonnin X, Lombardi G, Hassouni K, Gicquel A 2007 *J. Phys. D:Appl. Phys.* **40** 6175
- [4] Kasu M, Ueda K, Ye H, Yamauchi Y, Sasaki S, Makimoto T 2006 *Diam. Relat. Mater.* **15** 783
- [5] Hirama K, Sato H, Harada Y, Yamamoto H, Kasu M 2012 *IEEE Electr. Device Lett.* **33** 1111
- [6] Kawarada H, Tsuboi H, Naruo T, Yamada T, Xu D, Daicho A, Saito T, Hiraiwa A 2014 *Appl. Phys. Lett.* **105** 4
- [7] Liu J, Yu H, Shao S, Tu J, Zhu X, Yuan X, Wei J, Chen L, Ye H, Li C 2020 *Diam. Relat. Mater.* **104** 107750
- [8] Yu X X, Zhou J J, Qi C J, Cao Z Y, Kong Y C, Chen T S 2018 *IEEE Electr. Device Lett.* **39** 1373
- [9] Ueda K, Kasu M, Yamauchi Y, Makimoto T, Schwitters M, Twitchen D J, Scarsbrook G A, Coe S E 2006 *IEEE Electr. Device Lett.* **27** 570
- [10] Kitabayashi Y, Kudo T, Tsuboi H, Yamada T, Xu D, Shibata M, Matsumura D, Hayashi Y, Syamsul M, Inaba M, Hiraiwa A, Kawarada H 2017 *IEEE Electr. Device Lett.* **38** 363
- [11] Imanishi S, Horikawa K, Oi N, Okubo S, Kageura T, Hiraiwa A, Kawarada H 2019 *IEEE Electr. Device Lett.* **40** 279
- [12] Russell S A O, Sharabi S, Tallaire A, Moran D A J 2012 *IEEE Electr. Device Lett.* **33** 1471
- [13] Kasu M, Ueda K, Ye H, Yamauchi Y, Sasaki S, Makimoto T 2005 *IEEE Electr. Device Lett.* **41** 1249
- [14] Ren Z Y, Yuan G S, Zhang J F, Xu L, Zhang J C, Chen W J, Hao Y 2018 *Aip. Adv.* **8** 6
- [15] Daicho A, Saito T, Kurihara S, Hiraiwa A, Kawarada H 2014 *J. Appl. Phys.* **115** 4
- [16] Wang Y F, Chang X, Zhang X, Fu J, Fan S, Bu R, Zhang J, Wang W, Wang H X, Wang J 2018 *Diam. Relat. Mater.* **81** 113
- [17] Ren Z, Lv D, Xu J, Zhang J, Zhang J, Su K, Zhang C, Hao Y 2020 *Appl. Phys. Lett.* **116** 013503
- [18] Liu J W, Liao M Y, Imura M, Watanabe E, Oosato H, Koide Y 2014 *Appl. Phys. Lett.* **105** 082110
- [19] Liu J W, Oosato H, Liao M Y, Imura M, Watanabe E, Koide Y 2018 *Appl. Phys. Lett.* **112** 153501
- [20] Liu J, Ohsato H, Liao M, Imura M, Watanabe E, Koide Y 2017 *IEEE Electr. Device Lett.* **38** 922
- [21] Wang J J, He Z Z, Yu C, Song X B, Xu P, Zhang P W, Guo H, Liu J L, Li C M, Cai S J, Feng Z H 2014 *Diam. Relat. Mater.* **43** 43
- [22] Ren Z, Zhang J, Zhang J, Zhang C, Xu S, Li Y, Hao Y 2017 *IEEE Electr. Device Lett.* **38** 786
- [23] Yamaguchi T, Umezawa H, Ohmagari S, Koizumi H, Kaneko J H 2021 *Appl. Phys. Lett.* **118** 162105
- [24] Inaba M, Muta T, Kobayashi M, Saito T, Shibata M, Matsumura D, Kudo T, Hiraiwa A, Kawarada H 2016 *Appl. Phys. Lett.* **109** 033503
- [25] Kawarada H, Yamada T, Xu D, Kitabayashi Y, Shibata M, Matsumura D, Kobayashi M, Saito T, Kudo T, Inaba M, Hiraiwa A, Ieee. 2016 *Diamond MOSFETs using 2D Hole Gas with 1700 V Breakdown Voltage*. (New York: Ieee) p483
- [26] Syamsul M, Kitabayashi Y, Kudo T, Matsumura D, Kawarada H 2017 *IEEE Electr. Device Lett.* **38** 607

# Characteristics of hydrogen terminated single crystalline diamond logic inverter<sup>\*</sup>

Xing Yu-Fei<sup>1)</sup> Ren Ze-Yang<sup>1)2)†</sup> Zhang Jin-Feng<sup>1)2)</sup> Su Kai<sup>1)</sup>  
 Ding Sen-Chuan<sup>1)</sup> He Qi<sup>1)</sup> Zhang Jin-Cheng<sup>1)</sup>  
 Zhang Chun-Fu<sup>1)</sup> Hao Yue<sup>1)</sup>

1) (*The National Key Discipline Laboratory of Wide Band Gap Semiconductor, Xidian University, Xi'an 710071, China*)

2) (*Wuhu Research Institute, Xidian University, Wuhu 241002, China*)

( Received 6 August 2021; revised manuscript received 4 November 2021 )

## Abstract

Diamond has a wide band gap, high carrier mobility, and high thermal conductivity, thereby possessing great potential applications in high power, and high temperature electronics devices, and also in high temperature logic circuit. In this work, we fabricate a hydrogen terminated diamond metal-oxide-semiconductor field effect transistor (MOSFET) by using the atomic layer deposition grown  $\text{Al}_2\text{O}_3$  as a gate dielectric and passivation layer. The device has a gate length and width of 4  $\mu\text{m}$  and 50  $\mu\text{m}$ , respectively. The device delivers a maximum output current of about 113.4 mA/mm at  $V_{\text{GS}}$  of -6 V and an ultra-high on/off ratio of  $10^9$ . In addition, we fabricate three resistors, respectively, with an interelectrode distance of 20, 80 and 160  $\mu\text{m}$ , corresponding to the resistance value of 16.7, 69.5 and 136.4 k $\Omega$ , respectively. The logic inverter is realized by combining the MOSFET with the load resistance, and the characteristics of the logic inverter are demonstrated successfully, which indicates that the diamond MOSFET has great potential applications in future logic circuits.

**Keywords:** diamond, field effect transistor, logic inverter

**PACS:** 81.05.ug, 85.30.Tv, 68.35.bg

**DOI:** 10.7498/aps.71.20211447

<sup>\*</sup> Project supported by the National Special Fund for Magnetic Confinement Nuclear Fusion Energy R&D Program (Grant No. 2019YFE03100200), the National Natural Science Foundation of China (Grant Nos. 62127812, 62004148, 61874080), the National Science and Technology Major Project of the Ministry of Science and Technology of China (Grant No. 2009ZYHW0015), the Natural Science Basic Research Program of Shanxi Province, China (Grant Nos. 2020JQ-315, 2018ZDCXL-GY-01-01-02, 2019ZDLGY16-02), and the China Postdoctoral Science Foundation (Grant No. 2021TQ0256).

<sup>†</sup> Corresponding author. E-mail: [zeyangren@xidian.edu.cn](mailto:zeyangren@xidian.edu.cn)