

全耗尽绝缘体上硅氧化钬基铁电场效应晶体管存储单元单粒子效应计算机模拟研究

沈睿祥 张鸿 宋宏甲 侯鹏飞 李波 廖敏 郭红霞 王金斌 钟向丽

Numerical simulation of single-event effects in fully-depleted silicon-on-insulator HfO_2 -based ferroelectric field-effect transistor memory cell

Shen Rui-Xiang Zhang Hong Song Hong-Jia Hou Peng-Fei Li Bo Liao Min Guo Hong-Xia Wang Jin-Bin Zhong Xiang-Li

引用信息 Citation: *Acta Physica Sinica*, 71, 068501 (2022) DOI: 10.7498/aps.71.20211655

在线阅读 View online: <https://doi.org/10.7498/aps.71.20211655>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

HfO_2 基铁电场效应晶体管读写电路的单粒子翻转效应模拟

Single-event-upset effect simulation of HfO_2 -based ferroelectric field effect transistor read and write circuits

物理学报. 2020, 69(9): 098502 <https://doi.org/10.7498/aps.69.20200123>

绝缘体上硅金属氧化物半导体场效应晶体管中辐射导致的寄生效应研究

Radiation induced parasitic effect in silicon-on-insulator metal-oxide-semiconductor field-effect transistor

物理学报. 2018, 67(21): 216102 <https://doi.org/10.7498/aps.67.20181372>

纳米体硅鳍形场效应晶体管单粒子瞬态中的源漏导通现象

Effect of source-drain conduction in single-event transient on nanoscaled bulk fin field effect transistor

物理学报. 2020, 69(8): 086101 <https://doi.org/10.7498/aps.69.20191896>

铁电负电容场效应晶体管研究进展

Recent research progress of ferroelectric negative capacitance field effect transistors

物理学报. 2020, 69(13): 137701 <https://doi.org/10.7498/aps.69.20200354>

新型绝缘体上硅静态随机存储器单元总剂量效应

Total ionizing dose effects on innovative silicon-on-insulator static random access memory cell

物理学报. 2019, 68(16): 168501 <https://doi.org/10.7498/aps.68.20190405>

硅/锗基场效应晶体管沟道中载流子散射机制研究进展

Progress of the study on carrier scattering mechanisms of silicon/germanium field effect transistors

物理学报. 2019, 68(16): 167301 <https://doi.org/10.7498/aps.68.20191146>

全耗尽绝缘体上硅氧化钪基铁电场效应晶体管 存储单元单粒子效应计算机模拟研究*

沈睿祥¹⁾ 张鸿¹⁾²⁾ 宋宏甲^{1)†} 侯鹏飞¹⁾ 李波¹⁾
廖敏¹⁾ 郭红霞¹⁾²⁾ 王金斌¹⁾ 钟向丽^{1)‡}

1) (湘潭大学材料科学与工程学院, 湘潭 411105)

2) (西北核技术研究所, 西安 710024)

(2021 年 9 月 6 日收到; 2021 年 11 月 20 日收到修改稿)

铁电场效应晶体管具有非挥发性、低功耗、读写速度快等优异的存储性能, 是最有前景的新型半导体存储器件之一. 为促进铁电场效应晶体管在辐射环境中的应用, 本文利用计算机辅助设计软件对全耗尽绝缘体上硅氧化钪基铁电场效应晶体管存储单元的单粒子效应进行研究, 分析了重离子不同入射位置及角度和漏极偏置电压对存储单元相关特性的影响. 结果表明: 重离子入射位置改变不会使氧化钪铁电层中相应的极化状态发生反向, 但会影响存储单元输出电压瞬态变化, 最敏感区域靠近漏-体结区域; 随着重离子入射角度减小, 存储单元输出电压峰值增大, 读数据“0”时入射角度变化的影响更为明显; 存储单元输出电压峰值受漏极偏置电压调制, 读数据“1”时调制效应更为明显. 本工作为全耗尽绝缘体上硅氧化钪基铁电场效应晶体管存储单元抗单粒子效应加固设计提供理论依据和指导.

关键词: 全耗尽绝缘体上硅, 铁电场效应晶体管, 单粒子效应, 计算机辅助设计

PACS: 85.30.Tv, 94.05.Dd, 02.60.Cb

DOI: 10.7498/aps.71.20211655

1 引言

半导体存储器件在太空环境中会受到各种粒子轰击而引起辐射效应, 最终影响其正常工作^[1–3]. 单粒子效应作为电离辐射效应的一类. 半导体存储器件在单粒子效应作用下可电离产生电子-空穴对, 这些电荷被敏感区域收集, 导致器件信号突变而干扰其正常工作. 在各种半导体存储器件中, 铁电存储器凭借其优异的存储性能和独特的抗辐射性能引起了科研人员广泛的研究. 铁电存储器根据存储单元结构的不同可分为电容型和铁电场效应晶体

管 (ferroelectric field-effect transistor, FeFET) 型存储器. 与传统的电容型铁电存储器相比, FeFET 具有集成度高、非破坏性读出、与互补型金属氧化物半导体 (complementary metal oxide semiconductor, CMOS) 工艺兼容性好等优点^[4–6], 是目前非易失性存储器件中有力竞争者. 自 Müller 等^[7] 首次发现 Si 掺杂 HfO₂ 薄膜具有良好的铁电性后, 以新型 HfO₂ 基薄膜为铁电层的 FeFET 成为铁电存储领域的研究热点之一^[6,8–10]. 当前 HfO₂ 基 FeFET 存储器研究仍处于实验阶段, 难以开展其单粒子效应实验研究. 计算机辅助设计 (TCAD) 技术可以有效地研究和分析半导体器件中众多的可靠性问

* 国家自然科学基金 (批准号: 11875229, 51872251, 61634008)、湖南省自然科学基金 (批准号: 2021JJ30675) 和湖南省教育厅优秀青年基金 (批准号: 20B560) 资助的课题.

† 通信作者. E-mail: hjsong@xtu.edu.cn

‡ 通信作者. E-mail: xlzhong@xtu.edu.cn

题^[11]. 通过 TCAD 数值仿真对 HfO_2 基 FeFET 的单粒子效应进行研究, 可以快速分析器件内部电流、电势和电场等电学参数, 从而深入理解、预测单粒子效应, 为后续工艺实验提供理论指导. 本工作前期通过器件-电路仿真方法搭建了体硅结构 HfO_2 基 FeFET 读写电路, 研究了重离子入射 FeFET 存储单元和外围灵敏放大器敏感节点后读写数据的变化情况^[12]. 绝缘体上硅 (silicon-on-insulator, SOI) 结构采用掩埋氧化物 (buried oxide, BOX) 作为隔离介质将电子器件与衬底隔离开来, 相较于传统的体硅结构, 这种结构的器件敏感区域较小, 收集电荷的能力也较弱, 具有良好的抗单粒子效应能力^[13,14]. Trentzsch 等^[15] 通过在 28 nm 全耗尽绝缘体上硅 (fully-depleted silicon-on-insulating, FDSOI) CMOS 平台中实现了基于 FeFET 的嵌入式非易失性存储器技术, 使 HfO_2 基 FeFET 可以满足 28 nm 及以下工艺集成的需求. 目前还未见粒子入射对 HfO_2 基 FDSOI FeFET 存储特性影响的相关报道.

本文首先构建 FDSOI 结构 HfO_2 基 FeFET 器件仿真模型, 通过实验数据对器件模型进行校准. 其次在构建的器件基础上, 对 HfO_2 基 FDSOI FeFET 存储单元进行读写操作和重离子入射仿真, 探讨重离子不同入射位置及角度和漏极偏置电压对存储单元相关特性的影响, 深入分析单粒子效应的作用机理, 为 HfO_2 基 FDSOI FeFET 存储单元在辐射环境中应用提供参考.

2 器件结构和电学特征仿真

本文仿真使用的 HfO_2 基 FDSOI FeFET 器件结构参数来源于文献^[15–18] 的实验结果. 模拟采用二维器件结构, TCAD 软件中默认沟道宽度为 1 μm , 而实验^[15,16] 上器件沟道宽度为数百纳米左右, 这对具体电流大小有一定区别, 但单粒子效应对电流变化的影响趋势是一致的. 图 1(a) 为 HfO_2 基 FDSOI FeFET 器件模型的截面示意图, 图 1(b) 为 HfO_2 基 FDSOI FeFET 存储单元结构示意图, 器件结构物理参数 (表 1) 如下: 栅极长度为 30 nm, 隔离层长度为 10 nm, 源漏区高度为 18.5 nm, 顶层硅膜和埋氧层 (BOX) 厚度分别为 7 nm 和 25 nm. 在硅沟道和铁电层之间的栅氧层采用高介电材料 HfO_2 , 厚度为 1 nm. 根据参考文

献^[19, 20] 报道, 10 nm 厚度的 Zr 掺杂 HfO_2 铁电层薄膜的介电常数为 30, 矫顽场 E_c 为 1 MV/cm, 剩余极化 P_r 为 17 $\mu\text{C}/\text{cm}^2$.

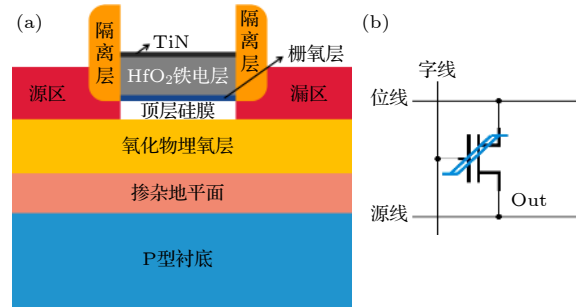


图 1 HfO_2 基 FDSOI FeFET (a) 器件模型的截面示意图; (b) 存储单元结构示意图

Fig. 1. HfO_2 -based FDSOI FeFET: (a) Schematic cross section of device model; (b) schematic diagram of storage unit structure.

表 1 HfO_2 基 FDSOI FeFET 工艺参数

Table 1. Process parameters of HfO_2 -based FDSOI FeFET.

物理参数	数值
TiN 厚度/nm	1
HfO_2 铁电层厚度/nm	10
栅氧厚度/nm	1
顶层硅膜厚度/nm	7
氧化物掩埋层厚度/nm	25
沟道长度/nm	30
隔离层长度/nm	10
源漏区高度/nm	18.5
HfO_2 铁电薄膜介电常数	30
剩余极化 $P_r/(\mu\text{C}\cdot\text{cm}^{-2})$	17
矫顽场 $E_c/(\text{MV}\cdot\text{cm}^{-1})$	1

仿真中采用的半导体器件物理模型包括费米-狄拉克统计模型、俄歇 (Auger) 和 Shockley-Read-Hall (SRH) 复合模型、禁带变窄模型、迁移率随掺杂浓度和电场变化以及载流子之间的散射对迁移率的影响模型以及带带隧穿模型. 器件在实际工作中可能存在量子效应, 但在仿真中较难考虑量子效应, 且量子效应对器件单粒子效应的影响较小^[21], 因此在仿真时我们忽略这一效应. 铁电模型结合了 Preisach 磁滞理论^[22] 的所有主要特性, 能够准确描述铁电器件的极化历史依赖行为. 基于上述物理模型, 通过准静态仿真程序求解泊松方程和连续性方程以及电流密度方程, 栅极电压 V_g 从 +4.8 V 减小到 -4.2 V 再增大到 +4.8 V, 漏极偏置电压 V_d

固定为 0.9 V, 从而获得 HfO_2 基 FDSOI FeFET 的转移特性曲线 (漏极电流与栅极电压的关系), 如图 2 所示. 由于铁电层中的极化历史依赖行为, 转移特性曲线表现出类似于磁滞的电滞现象, 存储窗口 (memory window, MV) 宽度约为 2.0 V, 漏极开关电流比大于 100, 这与文献 [15] 中实验结果符合较好, 表明建立的模型基本可靠.

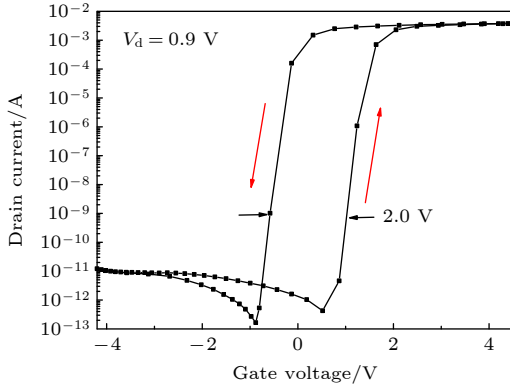


图 2 HfO_2 基 FDSOI FeFET 的转移特性曲线
Fig. 2. Transfer characteristic curve of HfO_2 -based FDSOI FeFET.

在准静态仿真的基础上通过瞬态仿真求解存储单元读取状态下输出电压变化来验证其能否正常读写. 如图 3 中插图所示, 首先在栅极施加正或负电压脉冲写入数据, 然后施加读取电压脉冲, 得到不同写入状态下的输出电压变化, 如图 3 所示. 当栅极施加负电压脉冲时, 在铁电薄膜中诱导一个向上的极化, 在漏源之间施加小电压读出数据, 定义为二进制数据“0”; 反之, 施加正电压脉冲, 诱导一个向下的极化, 读出数据定义为二进制数据“1”. 从图 3 可见, 输出电压无波动, 且能清晰区分, 表明存储单元能正常读写.

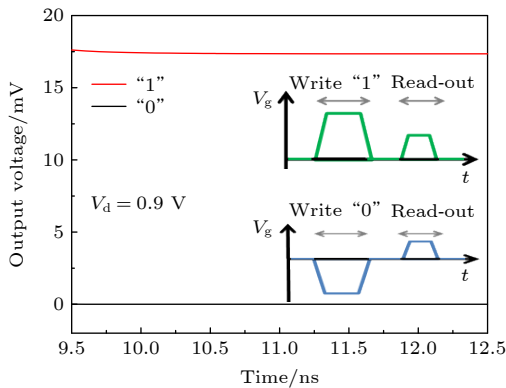


图 3 存储单元读取状态下输出电压的变化
Fig. 3. Change of output voltage under the storage unit reading state.

当粒子击中半导体器件时, 产生的电子-空穴对将会干扰器件的正常运行. 通过上述物理模型中加入重离子辐射模型来模拟单粒子效应对器件的影响. 仿真过程如下: 首先通过瞬态仿真程序计算重离子沿轨道轴分布的电子-空穴对生成速率, 然后计算新增电子-空穴对数目, 进而通过瞬态仿真得到重离子入射对存储单元存储信息的影响. 仿真过程中只考虑了单粒子效应对器件的影响, 忽略了重离子辐射产生的界面电荷对器件性能影响 [23].

由重离子引起的电荷生成速率 $G(l, w, t)$ 计算公式如下 [24]:

$$G(l, w, t) = G_{\text{LET}}(l) R(w, l) T(t), \quad (1)$$

其中, $R(w, l)$ 和 $T(t)$ 分别是空间变化和时间变化函数, $G_{\text{LET}}(l)$ 是线性能量转移 (linear energy transfer, LET) 生成密度. 本文将 $R(w, l)$ 和 $T(t)$ 定义为高斯函数, 重离子轨道采用高斯分布建模. 模拟中设定重离子径迹径向半径为 10 nm [25,26], 高斯时间分布以 10.5 ns 为中心, 特征时序为 5 ps. 在离子轴方向硅膜厚度为几十纳米的情况下, LET 值沿轨道轴保持恒定 [27]. 所研究的 HfO_2 基 FDSOI FeFET 器件面向空间地球俘获带中低轨道航天存储器件应用. 在空间辐射背景下, 要求航天器件不发生单粒子软错误的指标 [28] 是 LET 阈值 $\geq 15 \text{ MeV} \cdot \text{cm}^2 \cdot \text{mg}^{-1}$. 之前研究中常用 LET 值为 $10 \text{ MeV} \cdot \text{cm}^2 \cdot \text{mg}^{-1}$ 的重离子研究单粒子效应对器件的影响 [29]. 为了更好对比之前的研究结果, 本文选择的重离子 LET 值也为 $10 \text{ MeV} \cdot \text{cm}^2 \cdot \text{mg}^{-1}$.

3 单粒子效应仿真结果与讨论

3.1 重离子入射位置对极化状态及输出电压的影响

铁电存储器的存储原理是基于铁电材料的双稳态自发极化, 铁电材料处于向上 (或向下) 的极化状态, 决定了相应铁电存储单元的数据信息为“0” (或“1”). 重离子辐射后, HfO_2 铁电层中相应的极化状态对于铁电存储单元的存储信息十分重要, 因此本研究考虑了重离子从 4 个不同位置 (漏区中央、漏-体结、沟道中央和源区中央) 垂直入射对存储单元读数据“1”和“0”时极化状态的影响, 结果如图 4 所示. 从图 4 可知, 不论存储单元读数据“1”还是“0”, 重离子入射位置均在某种程度上影响了 HfO_2 铁电层的极化强度, 但极化强度变化大小不

超过 $0.25 \mu\text{C}/\text{cm}^2$, 存储单元极化状态均未发生反向、存储信息未发生改变。

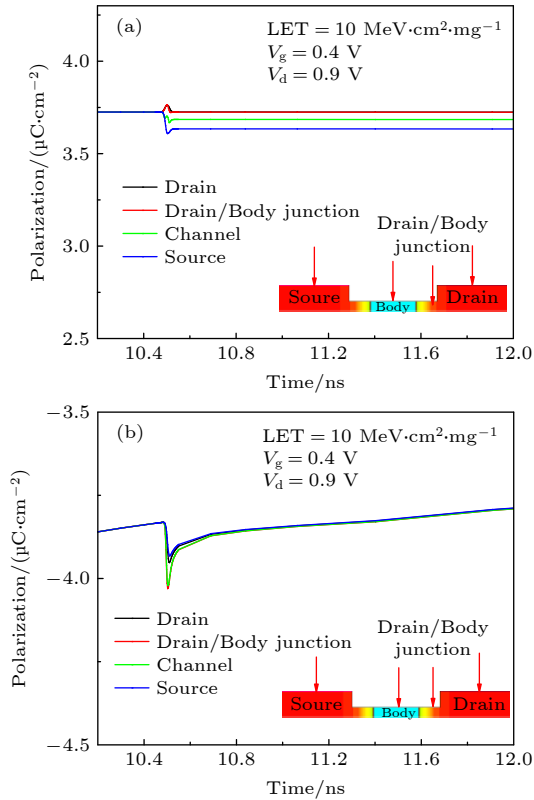


图4 重离子入射 HfO_2 基 FDSOI FeFET 不同位置时铁电层极化强度的变化 (a) 读数据“1”时; (b) 读数据“0”时
Fig. 4. Changes of polarization intensity for ferroelectric layer when heavy particles incident on different positions of the HfO_2 -based FDSOI FeFET: (a) When reading “1”; (b) when reading “0”.

为了分析存储单元在读数据“1”和“0”时的敏感区域, 本文考虑了重离子从4个不同位置垂直入射对存储单元读数据“1”和“0”时输出电压的影响, 分别如图5(a)和图5(b)所示。从图5(a)可见, 当存储单元读数据“1”时, 重离子击中漏-体结、沟道中央、漏区中央和源区中央产生的输出电压瞬态峰值分别下降了6.4 mV, 5.7 mV, 5.4 mV和1.2 mV, 说明漏-体结、沟道中央和漏区中央这3个区域对重离子入射较为敏感。图5(b)中, 读数据“0”时, 重离子击中漏-体结和沟道中央产生的输出电压瞬态峰值变化超过0.45 mV, 而重离子击中漏区中央和源区中央产生的输出电压瞬态峰值变化不超过0.1 mV, 说明漏-体结和沟道中央对重离子入射较为敏感。总的来说, 漏区中央仅对读数据“1”时重离子入射较为敏感; 沟道中央对读数据“1”和读数据“0”时重离子入射都较为敏感; 不论读数据“1”还

是“0”, 重离子击中漏-体结区域所对应的输出电压瞬态峰值都最大, 这表明存储单元最敏感区域靠近漏-体结区域。

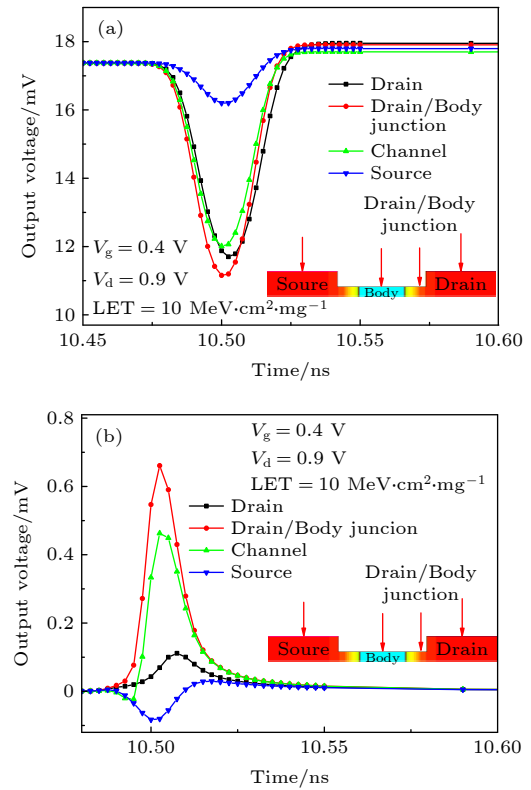


图5 重离子入射存储单元不同位置时输出电压瞬态变化 (a) 读数据“1”时; (b) 读数据“0”时
Fig. 5. Transient change of output voltage when heavy particles incident on different positions of the storage unit: (a) When reading “1”; (b) when reading “0”.

分析认为, 存储单元读数据“1”时, 铁电薄膜极化向下, 使得沟道区域发生强反型, 形成连通N+源区和N+漏区的N型沟道。由于载流子之间的散射作用, 重离子入射器件产生的大量电子-空穴对会使沟道电子迁移率发生变化^[30], 重离子不同位置入射时距离沟道底部5 nm处的水平切割线的电子迁移率分布如图6所示。从图6可知, 重离子入射漏-体结、沟道和漏区中央, 沟道电子迁移率下降较明显, 其中击中漏-体结区域时沟道电子迁移率最低。电子迁移率下降越多, 电子电流密度也将下降越多, 从而产生更向下的负瞬态电压脉冲。

存储单元读数据“0”时, 铁电薄膜极化向上, 使得沟道关断。沟道关断状态下, 由于SOI器件沟道超薄, 沟道电势易受重离子入射产生的电子-空穴对影响而发生变化, 重离子不同位置入射前 ($T = 10.45 \text{ ns}$)、后 ($T = 10.5 \text{ ns}$) 距离沟道底部5 nm

处的水平切割线的静电势分布如图7所示. 从图7可见, 重离子入射会导致沟道区域静电势抬升, 使得沟道区域与源区的静电势差减小, 从而产生寄生双极晶体管效应^[21], 最终使得存储单元输出电压瞬态峰值变大. 其中, 击中漏-体结和沟道中央区域时, 上述现象更为明显, 因而输出电压瞬态峰值最大.

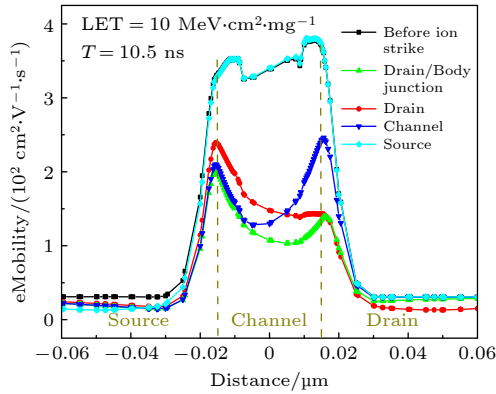


图6 存储单元读数据“1”时, 重离子击中不同位置, $T = 10.5$ ns 时在距离沟道底部 5 nm 处的水平切割线电子迁移率的变化

Fig. 6. Electron mobility variation of the horizontal cutting line 5 nm away from the bottom of the channel when the memory cell reading “1” after heavy ions hit different positions at $T = 10.5$ ns.

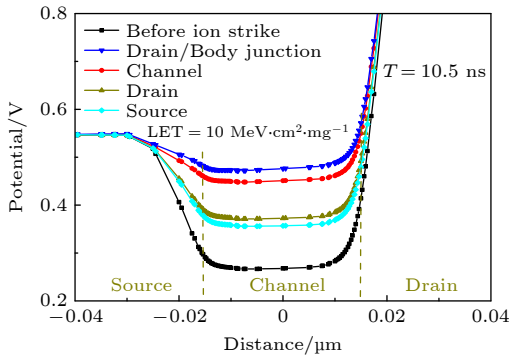


图7 存储单元读数据“0”时, 重离子击中不同位置, $T = 10.5$ ns 时在距离沟道底部 5 nm 处的水平切割线入射前后静电势的变化

Fig. 7. Electrostatic potential variation for the horizontal cutting line of 5 nm away from the bottom of the channel when the memory cell reading “0” before and after heavy ions hit different positions at $T = 10.5$ ns.

3.2 重离子入射角度对输出电压的影响

本文模拟和分析了不同入射角度对存储单元读数据“0”和“1”时输出电压的影响. 为了更好分析入射角度对存储单元读数据“0”和“1”时输出电压瞬态峰值的影响, 于是绘制了相对输出电压峰值随

入射角度变化曲线, 如图8所示, 图中相对输出电压峰值表示相对于重离子未入射器件前输出电压峰值的变化. 由图8可见, 入射角度从 0° 增大到 90° , 相对输出电压峰值逐渐减小, 低角度入射对输出电压瞬态峰值影响较大. 入射角度定义如下: 重离子入射方向以沟道中央为轴线, 沿轴线顺时针旋转, 分别与坐标 X 轴 (与沟道方向平行) 成 90° , 60° , 30° , 0° 夹角. 相对于读取数据“1”时, 存储单元读数据“0”时, 入射角度变化对输出电压的影响更为明显. 不同重离子入射角度下相对输出电压峰值不同, 主要是由于不同角度重离子入射将在敏感区域电离产生不同的电荷密度分布, 进而影响读取数据时沟道电子迁移率分布和沟道静电势分布所致. 重离子不同角度入射器件电离产生的电荷密度分布如图9所示. 从图9可知, 随着入射角度的减小, 重离子入射轨迹的中心距离漏-体结区域越近, 在漏-体结区域产生的电子-空穴对密度越大. 读数据“0”时, 大的电子-空穴对密度将导致如图10(a)所

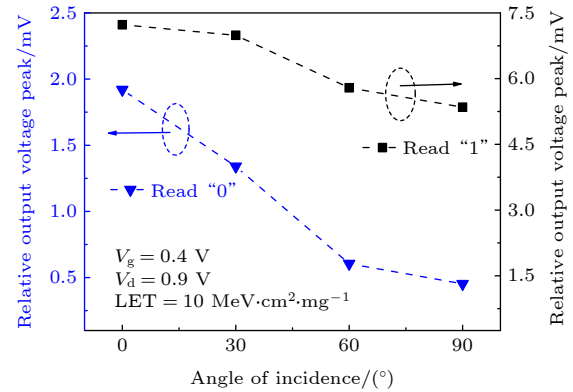


图8 存储单元读数据“1”和“0”时输出电压瞬态峰值随入射角度的变化

Fig. 8. Variations of output voltage transient peak value with incident angle when the memory cell reading “1” and “0”.

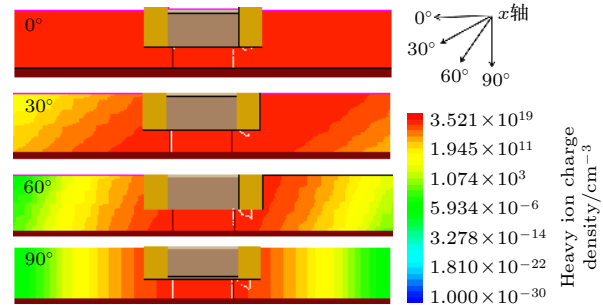


图9 不同角度重离子入射存储单元时电荷密度变化

Fig. 9. Changes in the charge density when the heavy ions with different angle entering the storage unit.

示的沟道区域静电势逐渐抬升, 寄生双极晶体管效应增大, 进而相对输出电压峰值增大. 读数据“1”时, 大的电子-空穴对密度将导致如图 10(b) 所示的沟道区域电子迁移率降低, 从而相对输出电压峰值增大.

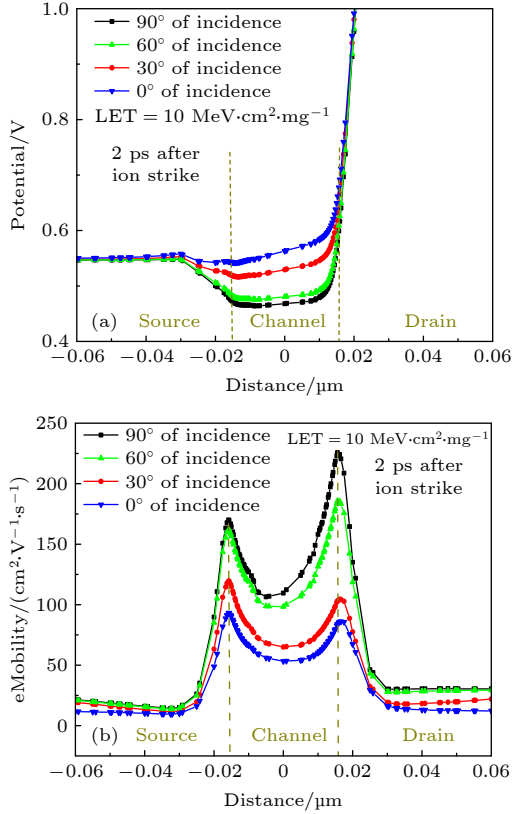


图 10 不同角度重离子入射 2 ps 后, 在距离沟道底部 5 nm 处的水平切割线静电势和电子迁移率的变化 (a) 存储单元读数据“0”时静电势的变化; (b) 存储单元读数据“1”时电子迁移率的变化

Fig. 10. Variations of electrostatic potential and electron mobility at the horizontal cutting line 5 nm away from the bottom of the channel after heavy ions are incident at different angles for 2 ps: (a) Electrostatic potential variation when the memory cell reading “0”; (b) electron mobility variation when the memory cell reading “1”.

3.3 漏极偏置电压对输出电压的影响

本文还研究了漏极偏置电压对存储单元读数据“0”和“1”时输出电压的影响, 结果如图 11 所示, 其中偏置电压 V_d 分别设置为 0.7 V, 0.9 V, 1.1 V, 1.3 V, 重离子击中存储单元漏-体结区域. 从图 11 可见, 相对输出电压峰值表现出一定的漏极偏置电压依赖性, 随着漏极偏置电压的增大, 相对输出电压峰值呈现增大趋势, 存储单元读数据“1”时依赖性更为明显. 根据漂移电荷收集机制, 重离子入射

产生的电子-空穴对在外电场作用下定向运动形成瞬态电流, 进而形成瞬态电压. 偏置电压的改变会影响器件电场的分布. 从图 12 器件沟道处的一维电场分布可知, 不论是存储单元读数据“0”还是

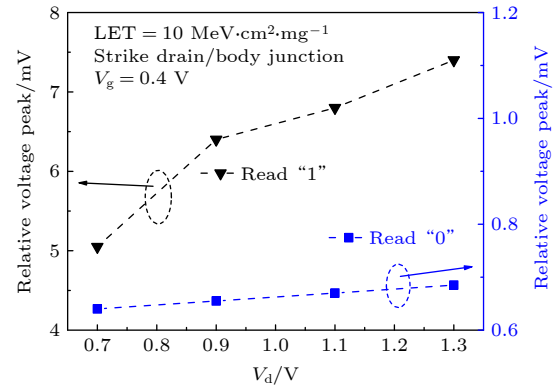


图 11 存储单元读数据“1”和“0”时输出电压瞬态峰值随漏极偏置电压的变化

Fig. 11. Variation of transient peak value for the output voltage with drain bias voltage when the memory cell reading “1” and “0”.

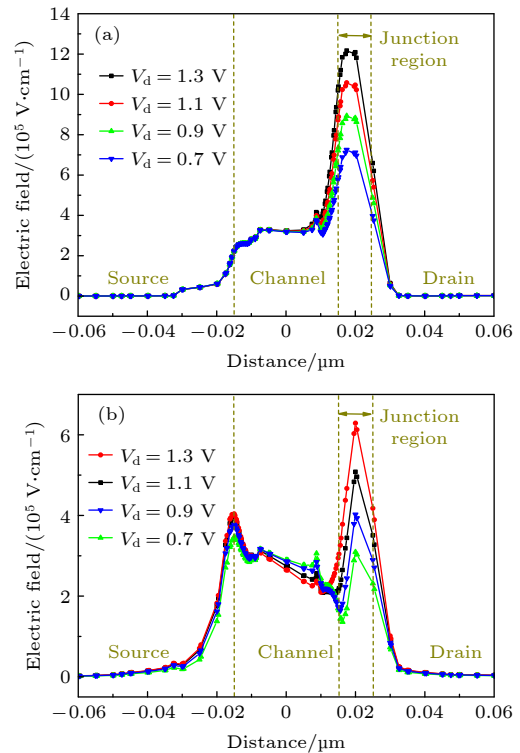


图 12 重离子击中存储单元 2 ps 后, 距离沟道底部 5 nm, 沿 x 轴切割线的一维电场分布 (a) 读数据“1”时; (b) 读数据“0”时

Fig. 12. One-dimensional electric field distribution along the x -axis cutting line which is 5 nm away from the bottom of the channel after 2 ps for the heavy ions incident in the storage cell: (a) The memory cell reading “1”; (b) The memory cell reading “0”.

“1”, 漏-体结区域的电场强度都随漏极偏置电压 V_d 的增大而增大. 因此漏-体结区域电场强度增大, 瞬态电流增大, 进而相对输出电压峰值增大. 当存储单元读数据“1”时, 器件处于开态状态, 电子漂移运动占主导, 故更容易受漏极偏置电压的影响.

4 结 论

本文通过 TCAD 软件构建了 HfO_2 基 FDSOI FeFET 器件仿真模型, 研究了重离子不同入射位置及角度和漏极偏置电压对存储单元极化状态和输出电压的影响. 结果显示: 重离子不同入射位置对存储单元 HfO_2 铁电层中相应的极化强度变化影响很小, 极化状态未发生反向; 存储单元输出电压瞬态变化与重离子入射位置及角度强相关, 存储单元最敏感区域靠近漏-体结区域, 且随着入射角度的减小, 漏-体结区域沉积电荷增加, 输出电压峰值也增大, 其中存储单元读数据“0”时入射角度变化的影响更为明显; 漏极偏置电压决定了存储单元漏-体结区域电场, 输出电压峰值受漏极偏置电压调制, 存储单元读数据“1”时调制效应更为明显. 研究结果为分析 HfO_2 基 FDSOI FeFET 存储单元单粒子效应和损伤机理提供一定的理论依据, 所建立的模型为 HfO_2 基 FDSOI FeFET 存储单元工艺设计和抗辐射加固奠定了一定基础. 后续工作可考虑衬底偏置电压、器件栅极长度以及粒子 LET 值等一系列相关因素对 HfO_2 基 FDSOI FeFET 器件单粒子效应的影响, 以全面揭示 HfO_2 基 FDSOI FeFET 器件单粒子辐照效应的微观机制. 另外, 本模拟工作聚焦工艺层级, 后续可开展器件层级与电路层级联合仿真, 探讨器件层级的单粒子效应对存储电路性能的影响.

参考文献

- [1] Chen D, Kim H, Phan A, Wilcox E, LaBel K, Buchner S, Khachatryan A, Roche N 2014 *IEEE Trans. Nucl. Sci.* **61** 3088
- [2] Shen Z C, Ding Y G 2015 *Anti-Radiation Design and Radiation Effect* (Beijing: China Science and Technology Press) p78 (in Chinese) [沈自才, 丁义刚 2015 抗辐射设计与辐射效应 (北京: 中国科学技术出版社) 第78页]
- [3] Gao Z Z, Hou P F, Guo H X, Li B, Song H J, Wang J B, Zhong X L 2019 *Acta Phys. Sin.* **68** 048501 (in Chinese) [高占占, 侯鹏飞, 郭红霞, 李波, 宋宏甲, 王金斌, 钟向丽 2019 物理学报 **68** 048501]
- [4] Carter R, Mazurier J, Pirro L, et al. 2016 *IEEE International Electron Devices Meeting* San Francisco, USA, December 3–7, 2016 p2.2.1
- [5] Mikolajick T, Schroeder U, Lomenzo P D, Breyer E T, Mulaosmanovic H, Hoffmann M, Mittmann T, Mehmood F, Max B, Slesazek S 2019 *IEEE International Electron Devices Meeting* San Francisco, USA, December 7–11, 2019 p15.5.1
- [6] Beyer S, Dünkler S, Trentzsch M, et al. 2020 *IEEE International Memory Workshop* Dresden, Germany, May 17–20, 2020 p1
- [7] Müller J, Böske T S, Bräuhäus D, Schröder U, Böttger U, Sundqvist J, Kticher P, Mikolajick T, Frey L 2011 *Appl. Phys. Lett.* **99** 102901
- [8] Zeng B J, Liao M, Liao J J, Xiao W W, Peng Q X, Zheng S Z, Zhou Y C 2019 *IEEE Electron Device Lett.* **40** 710
- [9] Breyer E T, Mulaosmanovic H, Trommer J, Melde T, Dünkler S, Trentzsch M, Beyer S, Slesazek S, Mikolajick T 2020 *IEEE J. Electron Devices Soc.* **8** 748
- [10] O'Sullivan B J, Putcha V, Izmailov R, Afanas'ev V, Simoen E, Jung T, Higashi Y, Degraeve R, Truijien B, Kaczer B, Ronchi N, McMitchell S, Banerjee K, Clima S, Breuil L, Van den Bosch G, Linten D, Van Houdt J 2020 *Appl. Phys. Lett.* **117** 203504
- [11] Wu Y C, Jhan Y R 2018 *3D TCAD Simulation for CMOS Nanoelectronic Devices* (Singapore: Springer) pp1–17
- [12] Li H M, Hou P F, Wang J B, Song H J, Zhong X L 2020 *Acta Phys. Sin.* **69** 098502 (in Chinese) [黎华梅, 侯鹏飞, 王金斌, 宋宏甲, 钟向丽 2020 物理学报 **69** 098502]
- [13] Xu J Y, Chen S M, Song R Q, Wu Z Y, Chen J J 2018 *Nucl. Sci. Tech.* **29** 49
- [14] Wang L F, Liu H N, Chen L K, Zhou Y L, Zhang H Y, Gao J T, Zhao F Z, Luo J J, Yu F, Han Z S 2016 *13th IEEE International Conference on Solid-State and Integrated Circuit Technology* Hangzhou, China, October 25–28, 2016 p1506
- [15] Trentzsch M, Flachowsky S, Richter R, et al. 2016 *IEEE International Electron Devices Meeting* San Francisco, USA, December 3–7, 2016 p11.5.1
- [16] Planes N, Weber O, Barral V, et al. 2012 *Symposium on VLSI Technology* Honolulu, USA, June 12–14, 2012 p133
- [17] Breyer E T, Mulaosmanovic H, Mikolajick T, Slesazek S 2017 *IEEE International Electron Devices Meeting* San Francisco, USA, December 2–6, 2017 p28.5.1
- [18] Tian G L, Bi J S, Xu G B, Xi K, Yang X, Yin X Q, Xu Q X, Wang W W 2020 *Semicond. Sci. Tech.* **35** 105010
- [19] Hyuk Park M, Joon Kim H, Jin Kim Y, Lee W, Moon T, Seong Hwang C 2013 *Appl. Phys. Lett.* **102** 242905
- [20] Zeng B J 2019 *Ph. D. Dissertation* (Xiangtan: Xiangtan University) (in Chinese) [曾斌建 2019 博士学位论文 (湘潭: 湘潭大学)]
- [21] Bi S J, Liu G, Luo J J, Han Z S 2013 *Acta Phys. Sin.* **62** 208501 (in Chinese) [毕津顺, 刘刚, 罗家俊, 韩邦生 2013 物理学报 **62** 208501]
- [22] Bartic A T, Wouters D J, Maes H E, Rickes J T, Waser R M 2001 *J. Appl. Phys.* **89** 3420
- [23] Tu L Q, Cao R R, Wang X D, Chen Y, Wu S Q, Wang F, Wang Z, Shen H, Lin T, Zhou P, Meng X J, Hu W D, Liu Q, Wang J L, Liu M, Chu J H 2020 *Nat. Commun.* **11** 101
- [24] Synopsys, Inc. <https://www.synopsys.com/silicon/tcad.html> [2021-07-10]
- [25] Nsengiyumva P, Massengill L W, Alles M L, Bhuvu B L, Ball D R, Kauppila J S, Haeflner T D, Holman W T, Reed R A 2017 *IEEE Trans. Nucl. Sci.* **64** 441
- [26] Nsengiyumva P, Massengill L W, Kauppila J S, Maharrey J

- A, Harrington R C, Haeffner T D, Ball D R, Alles M L, Bhuvu B L, Holman W T, Zhang E X, Rowe J D, Sternberg A L 2018 *IEEE Trans Nucl. Sci.* **65** 223
- [27] Wang Q Q, Liu H X, Wang S L, Chen S P 2018 *IEEE Trans. Nucl. Sci.* **65** 2250
- [28] Space Environment Effects Laboratory, <https://www.seelab.ac.cn/> [2021-11-15]
- [29] Yan S A, Tang M H, Zhao W, Guo H X, Zhang W L, Xu X Y, Wang X D, Ding H, Chen J W, Li Z, Zhou Y C 2014 *Chin. Phys. B* **23** 046104
- [30] Zhuo Q Q, Liu H X, Hao Y 2012 *Acta Phys. Sin.* **61** 220702 (in Chinese) [卓青青, 刘红侠, 郝跃 2012 物理学报 **61** 220702]

Numerical simulation of single-event effects in fully-depleted silicon-on-insulator HfO₂-based ferroelectric field-effect transistor memory cell*

Shen Rui-Xiang¹⁾ Zhang Hong¹⁾²⁾ Song Hong-Jia^{1)†}
 Hou Peng-Fei¹⁾ Li Bo¹⁾ Liao Min¹⁾ Guo Hong-Xia¹⁾²⁾
 Wang Jin-Bin¹⁾ Zhong Xiang-Li^{1)‡}

1) (Department of Material Science and Engineer, Xiangtan University, Xiangtan 411105, China)

2) (Northwest Institute of Nuclear Technology, Xi'an 710024, China)

(Received 6 September 2021; revised manuscript received 20 November 2021)

Abstract

Ferroelectric field-effect transistor (FeFET) memory is currently a popular non-volatile memory. It has many advantages such as nonvolatility, better scalability, energy-efficient switching with non-destructive read-out and anti-radiation. To promote the application of FeFET in radiation environments, the single-event transient effect in HfO₂-based fully-depleted silicon-on-insulator (FDSOI) FeFET memory cell is studied by technology computer aided design (TCAD) numerical simulation. The effects of different incident positions and angles of heavy ions and the drain bias voltage on the characteristics of the memory cell are analyzed. The results show that the corresponding polarization state in the HfO₂ ferroelectric layer will not reverse regardless of the change for the incident position of heavy ions, but the transient change of the output voltage for the memory cell will be affected. The most sensitive area is close to the drain-body junction area. Moreover, with the decrease of the ion incidence angle, the peak of output voltage for the memory cell increases. And the effect of the incident angle change is more obvious when reading data is “0” rather than “1”. The peak of output voltage for the memory cell is modulated by the drain bias voltage, and the modulation effect is more obvious when reading data is “1” rather than “0”. The above findings provide theoretical basis and guidance for the anti-single event design of the FDSOI FeFET memory cell.

Keywords: fully-depleted silicon-on-insulator, ferroelectric field-effect transistor, single-event effect, technology computer aided design

PACS: 85.30.Tv, 94.05.Dd, 02.60.Cb

DOI: 10.7498/aps.71.20211655

* Project supported by the National Natural Science Foundation of China (Grant Nos. 11875229, 51872251, 61634008), the Natural Science Foundation of Hunan Province, China (Grant No. 2021JJ30675), and the Scientific Research Fund of Hunan Provincial Education Department, China (Grant No. 20B560).

† Corresponding author. E-mail: hjsong@xtu.edu.cn

‡ Corresponding author. E-mail: xlzhong@xtu.edu.cn