



超薄屏蔽层300 V SOI LDMOS抗电离辐射总剂量仿真研究

张书豪 袁章亦安 乔明 张波

Simulation study on radiation hardness for total ionizing dose effect of ultra-thin shielding layer 300 V SOI LDMOS

Zhang Shu-Hao Yuan Zhang-Yi-An Qiao Ming Zhang Bo

引用信息 Citation: *Acta Physica Sinica*, 71, 107301 (2022) DOI: 10.7498/aps.71.20220041

在线阅读 View online: <https://doi.org/10.7498/aps.71.20220041>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

您可能感兴趣的其他文章

Articles you may be interested in

绝缘体上硅金属氧化物半导体场效应晶体管中辐射导致的寄生效应研究

Radiation induced parasitic effect in silicon-on-insulator metal-oxide-semiconductor field-effect transistor

物理学报. 2018, 67(21): 216102 <https://doi.org/10.7498/aps.67.20181372>

新型绝缘体上硅静态随机存储器单元总剂量效应

Total ionizing dose effects on innovative silicon-on-insulator static random access memory cell

物理学报. 2019, 68(16): 168501 <https://doi.org/10.7498/aps.68.20190405>

三维数值仿真研究锗硅异质结双极晶体管总剂量效应

Three-dimensional simulation of total ionizing dose effect on SiGe heterojunction bipolar transistor

物理学报. 2022, 71(5): 058502 <https://doi.org/10.7498/aps.71.20211795>

铁电存储器60Co γ 射线及电子总剂量效应研究

Total ionizing dose effect of ferroelectric random access memory under Co-60 gamma rays and electrons

物理学报. 2018, 67(16): 166101 <https://doi.org/10.7498/aps.67.20180829>

氮化镓基高电子迁移率晶体管单粒子和总剂量效应的实验研究

Single event effect and total dose effect of GaN high electron mobility transistor using heavy ions and gamma rays

物理学报. 2021, 70(11): 116102 <https://doi.org/10.7498/aps.70.20202028>

65 nm互补金属氧化物半导体场效应和晶体管总剂量效应及损伤机制

Radiation effect and degradation mechanism in 65 nm CMOS transistor

物理学报. 2018, 67(14): 146103 <https://doi.org/10.7498/aps.67.20172542>

超薄屏蔽层 300 V SOI LDMOS 抗电离辐射总剂量仿真研究*

张书豪¹⁾ 袁章亦安¹⁾ 乔明^{1)2)†} 张波¹⁾

1) (电子科技大学电子薄膜与集成器件国家重点实验室, 成都 610054)

2) (电子科技大学广东电子信息工程研究院, 东莞 523808)

(2022 年 1 月 7 日收到; 2022 年 1 月 29 日收到修改稿)

本文研究了 300 V 绝缘体上硅横向双扩散金属氧化物半导体场效应管在电离辐射总剂量效应下的线性电流退化机理, 提出了一种具有超薄屏蔽层的抗辐射结构实现线性电流加固. 超薄屏蔽层位于器件场氧化层的下方, 旨在阻止 P 型掺杂层表面发生反型, 从而截断表面电流路径, 有效抑制线性电流的退化. 对于横向双扩散金属氧化物半导体场效应管, 漂移区上的场氧化层中引入的空穴对线性电流的退化起着主导作用. 本文基于器件工艺仿真软件, 研究器件在辐照前后的电学特性, 对超薄屏蔽层的长度、注入能量、横向间距进行优化, 给出相应的剂量窗口, 在电离辐射总剂量为 0—500 krad(Si) 的条件下, 将最大线性电流增量从传统结构的 447% 缩减至 10% 以内, 且辐照前后击穿电压均维持在 300 V 以上.

关键词: 总剂量效应, 横向双扩散金属氧化物半导体场效应管, 超薄屏蔽层, 线性电流加固, 绝缘体上硅

PACS: 73.40.Qv, 85.30.Tv, 61.80.Ed

DOI: 10.7498/aps.71.20220041

1 引言

应用在核能技术和空间技术中的电子器件常常面临着环境中辐射带来的影响^[1–3], 并表现出不同的辐射效应和退化机理: 总剂量效应^[4,5], 单粒子效应^[6,7], 位移损伤效应^[8]. 这些效应导致器件及电路层面的性能退化, 包括击穿电压 (breakdown voltage, V_B) 退化, 阈值 (threshold voltage, V_{th}) 漂移, 线性电流 (linear drain current, I_{dlin})、关态漏电流增加等. 横向双扩散金属氧化物半导体场效应管 (laterally double-diffused metal-oxide-semiconductor field effect transistor, LDMOS) 以其工艺简单、与低压器件兼容度高的优势, 在集成电路中应用广泛, 辐射环境下的 LDMOS 器件需要进行抗辐射加固设计. 相较于体硅 LDMOS, 绝缘体

上硅 (silicon-on-insulator, SOI) LDMOS 因引入额外的埋氧层, 其在抗单粒子能力上表现出优势, 但在总剂量效应 (total ionizing dose effect, TID effect) 下发生的性能退化更为严重.

研究者们对金属氧化物半导体场效应管 (metal-oxide-semiconductor field effect transistor, MOSFET) 在总剂量效应下的退化机制及加固手段展开了广泛研究^[9–14], 以减小关态漏电流为目的, 进行了版图或工艺上的加固设计, 防止寄生管开启, 例如环形栅、半环形栅的结构设计, 富氧气体中的氧化层退火. 现有的对于 LDMOS 器件在辐射效应下的加固手段包括以版图设计、器件结构设计的方式来减小关态漏电流^[15,16], 防止单粒子烧毁等^[17]. 对于 SOI 器件, 其在总剂量效应下的退化现象、退化机理以及加固方法也得到较多研究^[18–24], 通过对埋氧层 (buried oxide, BOX)、场氧化层

* 国家自然科学基金 (批准号: 62174024) 和广东省基础与应用基础研究基金 (批准号: 2021B1515020031) 资助的课题.

† 通信作者. E-mail: qiaoming@uestc.edu.cn

(field oxide, FOX) 进行工艺加固来改良氧化物性质, 对隔离技术进行改进来阻止漏电流, 对 BOX 上方进行 P 型离子注入来阻止反型层电流, 采用双 SOI 工艺技术等方法, 提升 SOI 器件的抗总剂量能力.

本文以结构加固的方式, 提出一种抗总剂量辐射的 300 V SOI LDMOS 器件, 在传统结构上进行超薄屏蔽层的注入, 基于 Synopsys Taurus Medici 和 Tsuprem4 仿真软件进行验证, 对比传统结构与新结构的辐照后线性电流以及击穿电压的变化. 仿真采用间接复合、俄歇复合、碰撞电离及迁移率相关物理模型等来获取特定偏置下的电学特性. 本文提出的结构在辐照前后均能保持 300 V 以上的击穿电压, 并能够大幅抑制 I_{dlin} 的退化, 以满足其在高压集成电路中的正常工作需求.

2 超薄屏蔽层 SOI LDMOS 抗总剂量加固设计方法及原理

图 1(a) 所示为 300 V SOI LDMOS 传统结构, 在 TID 效应下, 栅氧化层 (gate oxide, GOX)、场氧化层 FOX 及埋氧层 BOX 中都会引入一定数量的空穴. 受限于此结构较厚的 SOI 层与较大的外延电阻率, 线性电流几乎不会向下流经 BOX 表面, 故 BOX 中空穴对线性电流影响很小, 且本文提出的超薄屏蔽层旨在验证其对场氧化层进行线性电流加固的能力, 故在后文辐照后 V_B 的仿真中同时引入场氧化层和埋氧层电荷, 而辐照后 I_{dlin} 的仿真中只引入场氧化层电荷. 该结构中 GOX 厚度相比

FOX 低了一个数量级, 由于氧化层中电荷密度 N_{ot} 与氧化层厚度 t_{ox} 相关^[5], 本文忽略 GOX 引入电荷对 I_{dlin} 的影响:

$$N_{\text{ot}} = g_0 \cdot f_{\text{ot}} \cdot f_y \cdot t_{\text{ox}} \cdot D, \quad (1)$$

式中, g_0 为氧化层中电子空穴对的产生率, f_{ot} 为空穴俘获效率, f_y 为未被复合的空穴占比, t_{ox} 为氧化物厚度, D 为辐射剂量. 该器件栅极的典型工作电压为 15 V, 故本文将 I_{dlin} 定义为 $V_{\text{Drain}} = 0.1 \text{ V}$, $V_{\text{Gate}} = 15 \text{ V}$, $V_{\text{Source}} = 0 \text{ V}$ 时, 电流 I_{Drain} 的大小. FOX、BOX 中引入的空穴数量随着剂量增加而最终趋于饱和, 电荷饱和值 $N_{\text{ot, sat}}$ 与剂量 D 的关系^[25] 为:

$$N_{\text{ot}}(D) = N_{\text{ot, sat}} \cdot [1 - \exp(-D/D_0)], \quad (2)$$

$$D_0 = N_{\text{ot, sat}} / (g_0 \cdot f_{\text{ot}}(0) \cdot f_y \cdot t_{\text{ox}}), \quad (3)$$

式中, $f_{\text{ot}}(0)$ 为初始空穴俘获效率. 本文仿真氧化层中引入空穴达到特定饱和值时的状态来评估器件电学特性最终的退化程度. 传统结构中, 辐照前线性电流会绕开 PTOP 层, 途径 JFET 电阻 R_{JFET} 及漂移区电阻 R_{drift} . 在 TID 效应下, FOX 中引入的空穴在其下方的漂移区硅表面感生出镜像电子, 使得 PTOP 层表面发生反型, 产生了额外的低阻通道, 电流流经反型层电阻 R_{inv} 导致 I_{dlin} 的增加. 在图 1(b) 中, 本文在传统结构基础上进行额外的超薄 P 型屏蔽层 (P-type shielding layer, PSL) 的注入, 其长度为 L_{PSL} , 与 PTOP 左边界距离为 d , PTOP 长度为 L_{PTOP} . 该屏蔽层表面剂量足够高, 在 TID 效应下不会发生反型, 表面通路被截止, 且注入深度极浅, 将额外引入的受主杂质总量控制在最低限度, 以此维持辐照前 V_B 在 300 V 以上.

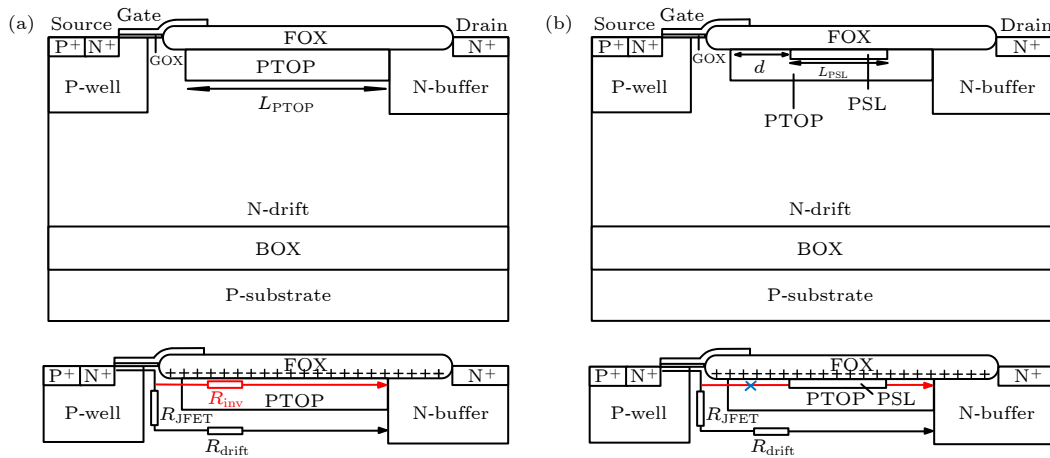


图 1 (a) 300 V SOI LDMOS 传统结构及线性电流退化机理; (b) 本文提出的 300 V SOI LDMOS 加固结构及线性电流加固机理
Fig. 1. (a) Conventional structure of 300 V SOI LDMOS and mechanism of linear current degradation under TID effect; (b) proposed rad-hard structure of 300 V SOI LDMOS and linear current hardness mechanism.

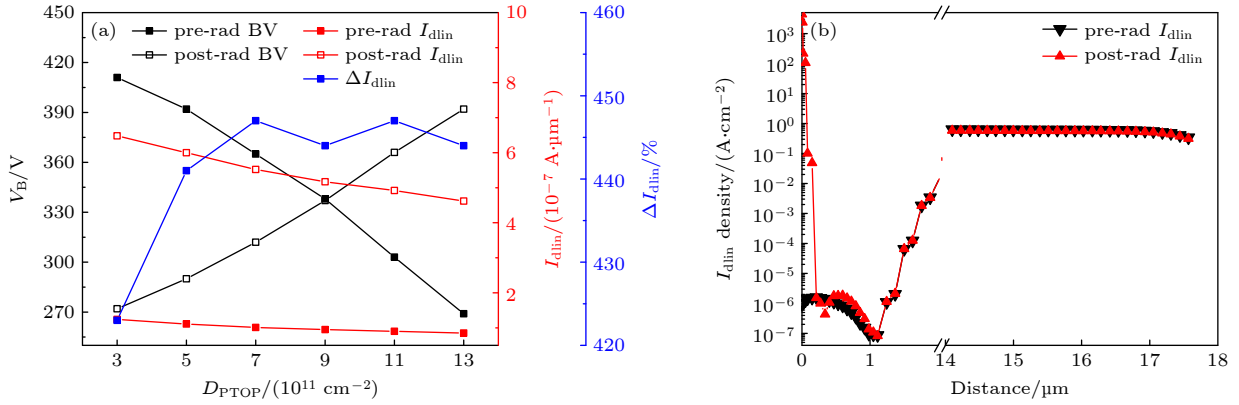


图2 传统结构中, (a) D_{PTOP} 对辐照前后 V_B , I_{dlin} 的影响; (b) $D_{PTOP} = 5 \times 10^{11} \text{ cm}^{-2}$, 辐照前后线性电流密度分布, 其中横坐标表示距 PTOP 表面的纵向距离

Fig. 2. In the conventional structure, (a) impact of D_{PTOP} on pre-rad and post-rad V_B and I_{dlin} ; (b) distribution of pre-rad and post-rad linear current density when $D_{PTOP} = 5 \times 10^{11} \text{ cm}^{-2}$, wherein X axis represents vertical distance to PTOP surface.

为突出超薄屏蔽层的效果, 本文在仿真中将 FOX 中的面电荷值 $N_{ot, FOX}$ 设为 $1 \times 10^{12} \text{ cm}^{-2}$, BOX 中的面电荷值 $N_{ot, BOX}$ 设为 $2 \times 10^{12} \text{ cm}^{-2}$, 该电荷量级近乎涵盖了器件累积总剂量为 0—500 krad(Si)^[5] 的应用需求. 在传统结构中通过增加 PTOP 注入剂量 D_{PTOP} 的方法不能抑制线性电流的退化, PTOP 表面仍然会发生反型, 见图 2(a) 和图 2(b). 随着 D_{PTOP} 的增加, 线性电流变化率始终高于 420%, 最高至 447%, 因为即使是高剂量的 PTOP, 在经历 FOX、P-well 热过程带来的受主杂质扩散和氧化物生长过程的杂质分凝后, 其实际表面剂量会变得很低, 当 $N_{ot, FOX}$ 达到 $1 \times 10^{12} \text{ cm}^{-2}$ 时, 表面发生反型, 线性电流成倍数增加. 图 2(b) 显示出辐照前后, 器件的纵向线性电流密度分布, 辐照前电流绕开 PTOP 向下流经体内, PTOP 的注入深度约为 $1.1 \mu\text{m}$, 故电流的显著增加出现在横轴坐标大于 $1.1 \mu\text{m}$ 以后的区域; 在引入 $N_{ot, FOX} = 1 \times 10^{12} \text{ cm}^{-2}$ 空穴面电荷后, 因体内电流路径、电阻保持不变, 故体内线性电流密度分布与辐照前重合, 增加的 I_{dlin} 来自于 FOX 下方的 PTOP 表面反型层, 该表面电流密度高出体内电流密度 3 个数量级, 高出辐照前表面电流密度 9 个数量级.

3 新结构仿真结果与分析

超薄屏蔽层对氧化层中空穴的屏蔽作用受注入能量 E_{PSL} 、长度 L_{PSL} 、横向间距 d 、剂量 D_{PSL} 、 D_{PTOP} 的共同影响, 本文以 $L_{PTOP} = 18 \mu\text{m}$ 作为典型结构, 在 3.1—3.4 小节中对以上参数分别进行仿

真优化和分析, 讨论各参数与电学特性 (辐照前后 V_B , I_{dlin}) 的关系.

3.1 电学特性与 E_{PSL} 的关系

抗辐射结构的超薄屏蔽层 PSL 的功能是阻止表面反型, 故其表面剂量应不低于 $1 \times 10^{12} \text{ cm}^{-2}$; 额外受主的引入会导致 RESURF(Reduced Surface Field)^[26–28] 结构的辐照前 V_B 降低, 引入的受主总量受注入剂量、注入能量、PSL 横向尺寸的共同影响. 工艺步骤中热氧生长带来的杂质分凝现象、热预算导致的杂质扩散也会影响实际的屏蔽层表面剂量. 该工艺的热预算包括 FOX 生长、GOX 生长、p-well 推结、快速热退火 (rapid thermal annealing, RTA). 本文将 PSL 的注入置于 p-well 推结之后, RTA 之前, 即可最大限度地减少其经历的热预算, 达到预期的高表面剂量. 在此条件下, 仿真确定合理的 PSL 注入能量 E_{PSL} , 示于图 3. 当 E_{PSL} 低于 170 keV, 受主杂质大部分都注在 FOX 中, 注入到硅中的有效杂质总量很低; 当 E_{PSL} 处于 170—200 keV, 受主杂质的分布没有发生明显的杂质分凝现象, 注入深度控制在 $0.2 \mu\text{m}$ 以内, 表面受主杂质浓度高于体内; 当 E_{PSL} 处于 230—290 keV, 由 RTA 导致的杂质分凝现象明显, 体内杂质浓度显著高于表面, 注入深度较深, 杂质分布拖尾现象明显.

选择 $E_{PSL} = 170, 200, 230 \text{ keV}$ 分别进行 V_B 和 I_{dlin} 仿真, 示于图 4(a)—(c), 并确定各个能量对应的 D_{PSL} 值, 使得器件 V_B 始终维持在 300 V 以上且线性电流增量在 10% 以内: $E_{PSL} = 170 \text{ keV}$, 对应 $D_{PSL} = 1 \times 10^{14} \text{ cm}^{-2}$, 辐照前后 V_B 分别为

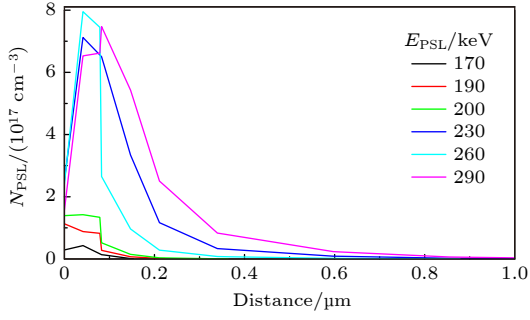


图3 不同注入能量下PSL掺杂浓度 N_{PSL} 分布,横坐标表示距PTOP表面的纵向距离

Fig. 3. Distribution of PSL doping concentration N_{PSL} under various implantation energy E_{PSL} , wherein X axis represents vertical distance to PTOF surface.

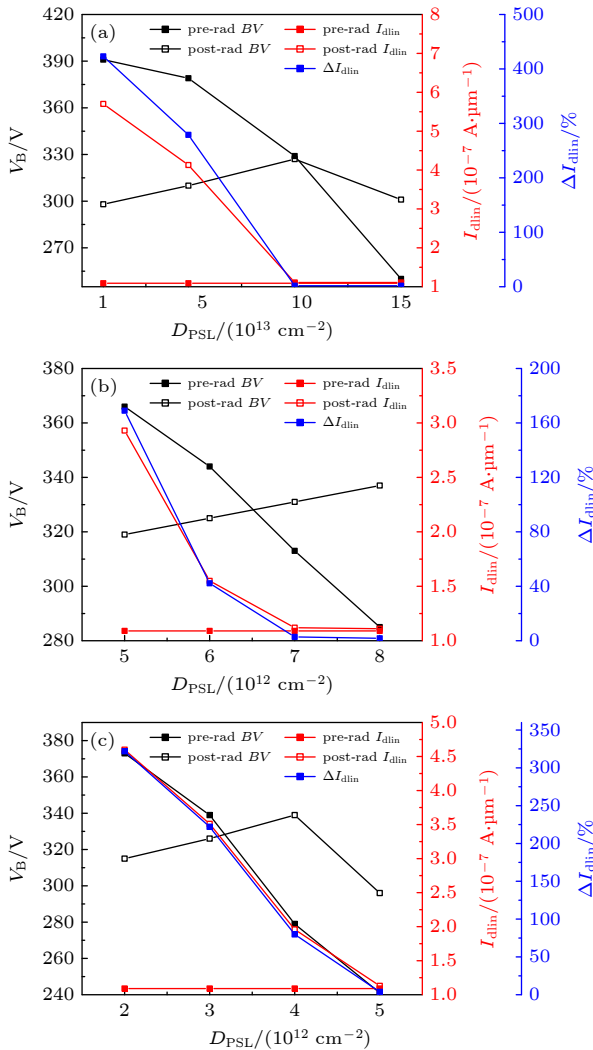


图4 $d = 8 \mu\text{m}$, $L_{\text{PSL}} = 3 \mu\text{m}$, $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$ 条件下, D_{PSL} 在不同注入能量下对辐照前后 V_{B} 、 I_{dlin} 的影响 (a) $E_{\text{PSL}} = 170 \text{ keV}$; (b) $E_{\text{PSL}} = 200 \text{ keV}$; (c) $E_{\text{PSL}} = 230 \text{ keV}$

Fig. 4. $d = 8 \mu\text{m}$, $L_{\text{PSL}} = 3 \mu\text{m}$, $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$, impact of D_{PSL} on pre-rad and post-rad V_{B} and I_{dlin} for (a) $E_{\text{PSL}} = 170 \text{ keV}$; (b) $E_{\text{PSL}} = 200 \text{ keV}$; (c) $E_{\text{PSL}} = 230 \text{ keV}$.

329 V 和 327 V, I_{dlin} 变化了 1.8%; $E_{\text{PSL}} = 200 \text{ keV}$, 对应 $D_{\text{PSL}} = 7 \times 10^{12} \text{ cm}^{-2}$, 辐照前后 V_{B} 分别为 313 V 和 331 V, I_{dlin} 变化了 2.8%; $E_{\text{PSL}} = 230 \text{ keV}$, 无对应的 D_{PSL} ; 当注入能量高于 230 keV, 引入的受主杂质更多, 辐照前 V_{B} 会下降得更快, 依然不会存在对应的 D_{PSL} . 可以归纳出当 $E_{\text{PSL}} = 170\text{--}200 \text{ keV}$ 时, 大致对应 $D_{\text{PSL}} = 7 \times 10^{12} \text{--} 1 \times 10^{14} \text{ cm}^{-2}$, E_{PSL} 越大, 注入能力越强, 所对应的 D_{PSL} 越小; 当注入能量更高 (高于 230 keV), V_{B} 与 ΔI_{dlin} 无法同时兼顾. 结合图 3 的浓度分布曲线, 该文选取 E_{PSL} 的较优值 190 keV 来进行后续仿真.

3.2 电学特性与 D_{PTOP} 的关系

基于图 2(a) 的仿真结果, 本文选取 $D_{\text{PTOP}} = 5 \times 10^{11} \text{--} 8 \times 10^{11} \text{ cm}^{-2}$, 仿真 D_{PSL} 对辐照前后 V_{B} , I_{dlin} 的影响, 以此验证 D_{PTOP} 的取值与 D_{PSL} 窗口的关联, 示于图 5(a)–(d). 随着 D_{PSL} 的增加, 辐照前 V_{B} 逐渐下降, 因为受主的过量引入打破了 RESURF 结构的电荷平衡; 辐照后 V_{B} 逐渐增加, 这是由于在引入 $N_{\text{ot, FOX}} = 1 \times 10^{12} \text{ cm}^{-2}$, $N_{\text{ot, BOX}} = 2 \times 10^{12} \text{ cm}^{-2}$ 以后, 镜像电子的产生等效于增加了硅中施主杂质总量并致使其过量, 增加 D_{PSL} 来增加受主杂质总量反而能够更好地维持电荷平衡. 针对每种 PTOF 剂量, 在同时满足辐照前后 V_{B} 高于 300 V 且电流变化率低于 10% 的条件下, 我们提取相应的 D_{PSL} 窗口: $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 9 \times 10^{12} \text{--} 1.1 \times 10^{13} \text{ cm}^{-2}$, 电流变化率为 1.8%–4.5%; $D_{\text{PTOP}} = 6 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 9 \times 10^{12} \text{--} 1 \times 10^{13} \text{ cm}^{-2}$, 电流变化率为 0.9%–1.9%; $D_{\text{PTOP}} = 7 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 9 \times 10^{12} \text{ cm}^{-2}$, 电流变化率为 5.4%; $D_{\text{PTOP}} = 8 \times 10^{11} \text{ cm}^{-2}$, 不存在对应的 D_{PSL} . 通过减小 D_{PTOP} 取值可以获得更大的 D_{PSL} 的窗口.

图 6(a) 和图 6(b) 中硅表面电场 E 的变化解释了辐照后 V_{B} 逐渐增加且高于辐照前 V_{B} 的现象. 辐照前, 电场的 2 个峰值出现在 PSL 右端点、PTOP 与 N-buffer 交界处, 靠近漏端的电场高, 源端电场较低, 随着 D_{PSL} 的增加, 源端电场被进一步抑制, PSL 右端电场被抬高并发生提前击穿, 导致 V_{B} 降低; 辐照后, 电场峰值出现在 FOX 鸟嘴下方、PSL 右端点, 漂移区的平均电场相较辐照前更高, 随着 D_{PSL} 的增加, 漏端电场被进一步抬高, V_{B} 提升. 为实现横向击穿器件的 V_{B} 加固, 在设计上需有意使得辐照前 P 型杂质的总量高于 N 型杂

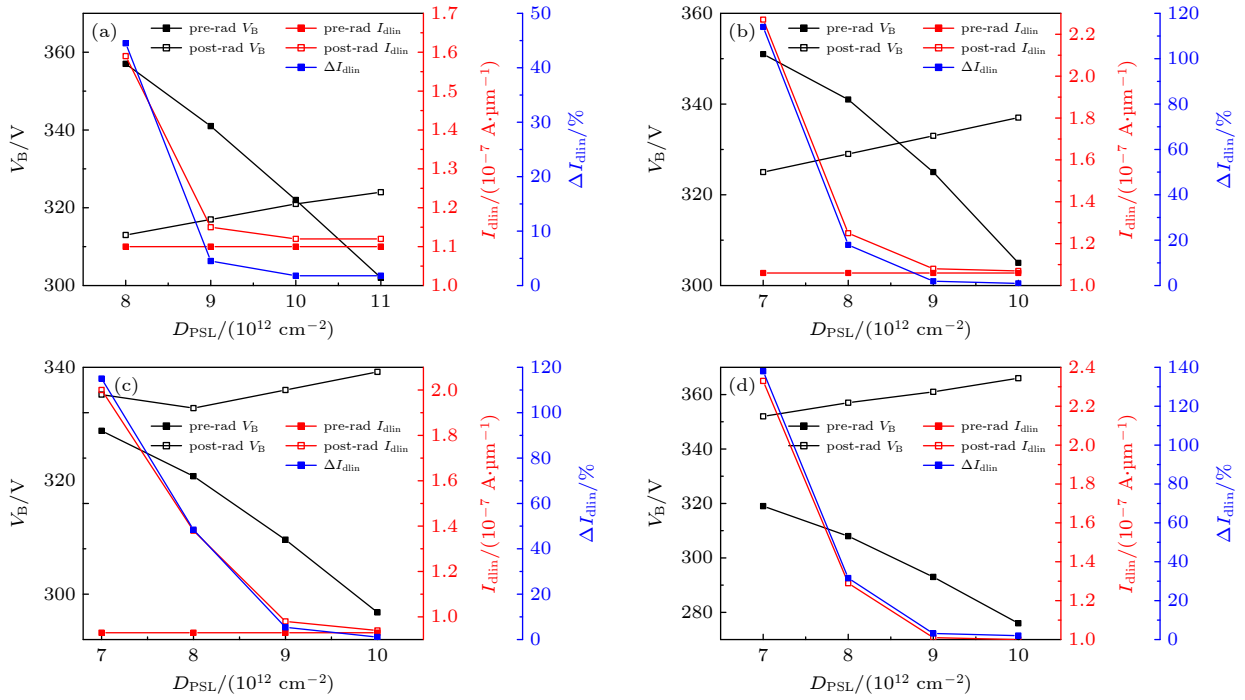


图 5 $d = 8 \mu m$, $L_{PSL} = 3 \mu m$, $E_{PSL} = 190 keV$, 不同 D_{PSL} 对辐照前后 V_B , I_{dlin} 的影响: (a) $D_{PTOP} = 5 \times 10^{11} cm^{-2}$; (b) $D_{PTOP} = 6 \times 10^{11} cm^{-2}$; (c) $D_{PTOP} = 7 \times 10^{11} cm^{-2}$; (d) $D_{PTOP} = 8 \times 10^{11} cm^{-2}$

Fig. 5. Impact of D_{PSL} on pre-rad and post-rad V_B and I_{dlin} for (a) $D_{PTOP} = 5 \times 10^{11} cm^{-2}$; (b) $D_{PTOP} = 6 \times 10^{11} cm^{-2}$; (c) $D_{PTOP} = 7 \times 10^{11} cm^{-2}$; (d) $D_{PTOP} = 8 \times 10^{11} cm^{-2}$ when $d = 8 \mu m$, $L_{PSL} = 3 \mu m$, $E_{PSL} = 190 keV$.

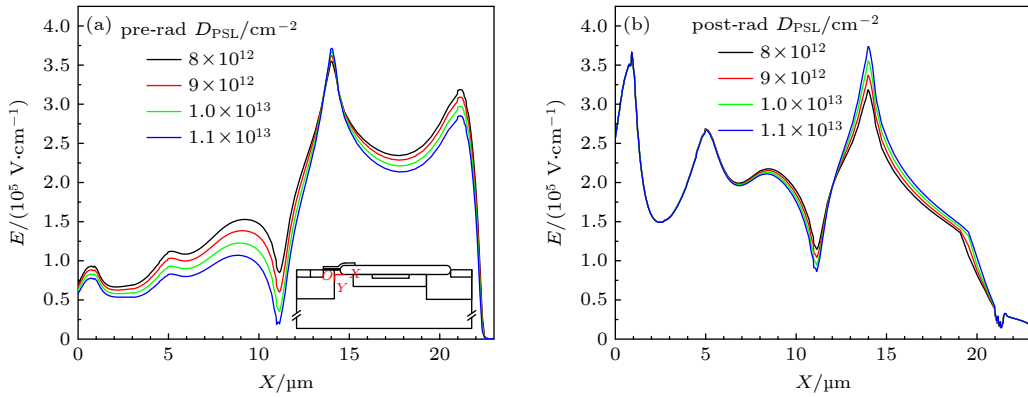


图 6 $d = 8 \mu m$, $L_{PSL} = 3 \mu m$, $E_{PSL} = 190 keV$, $D_{PTOP} = 7 \times 10^{11} cm^{-2}$, 不同 D_{PSL} 对应的漂移区硅表面电场分布 (a) 辐照前; (b) 辐照后. 图 (a) 中内插图标明坐标原点 O 与 X 方向

Fig. 6. Silicon surface electric field distribution in drift region under various D_{PSL} for (a) pre-rad and (b) post-rad conditions when $d = 8 \mu m$, $L_{PSL} = 3 \mu m$, $E_{PSL} = 190 keV$, $D_{PTOP} = 7 \times 10^{11} cm^{-2}$. Inset indicates origin of the coordinate and X direction.

质, 因此辐照前的电场分布不理想; 辐照后一旦引入了 FOX、BOX 空穴, 镜像电子的产生等效于增加了 N 型掺杂, RESURF 结构得到优化, 耐压反而得到提升.

3.3 电学特性与 d 的关系

仿真验证 d 对 V_B 和 I_{dlin} 的影响, 示于图 7(a) 和图 7(b). 我们发现当横向间距 d 发生改变, 超薄

屏蔽层的屏蔽作用也有所不同: 当 $d = 6, 8, 10 \mu m$, 超薄屏蔽层均可极大程度地抑制 I_{dlin} 的退化, 其变化率不超过 1.8%, 且辐照前后 V_B 均满足 300 V 以上的要求; 随着 d 减小至 $4 \mu m$ 及以下, 辐照后 V_B 跌至 300 V 以下, 且超薄屏蔽层失去对空穴的屏蔽作用, 线性电流大幅增加.

为解释上述现象, 本文对比了不同 d 值条件下器件在辐照前后的转移特性曲线 ($V_{Drain} = 0.1 V$, $V_{Source} = 0 V$) 以及线性电流密度, 示于图 8(a) 和

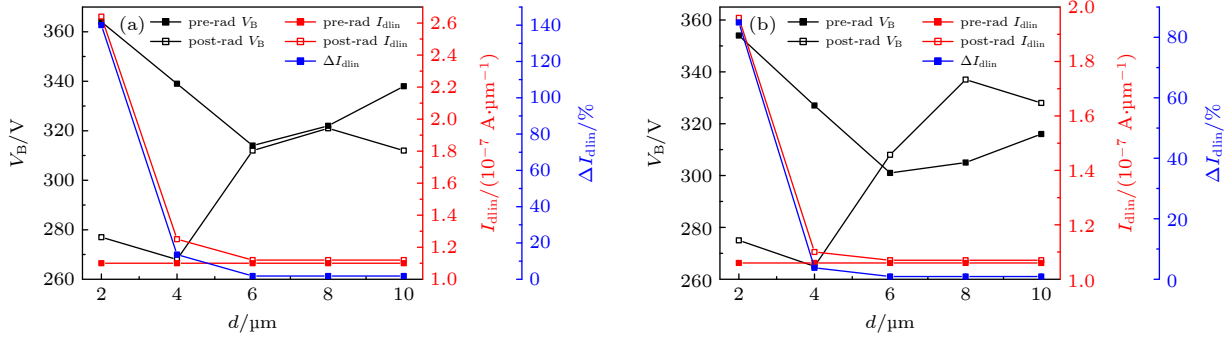


图 7 $L_{\text{PSL}} = 3 \mu\text{m}$, $E_{\text{PSL}} = 190 \text{ keV}$, d 对辐照前后 V_B 和 I_{dlin} 的影响: (a) $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 1 \times 10^{13} \text{ cm}^{-2}$; (b) $D_{\text{PTOP}} = 6 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 1 \times 10^{13} \text{ cm}^{-2}$

Fig. 7. Impact of d on pre-rad and post-rad V_B and I_{dlin} when $L_{\text{PSL}} = 3 \mu\text{m}$, $E_{\text{PSL}} = 190 \text{ keV}$ for (a) $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 1 \times 10^{13} \text{ cm}^{-2}$; (b) $D_{\text{PTOP}} = 6 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 1 \times 10^{13} \text{ cm}^{-2}$.

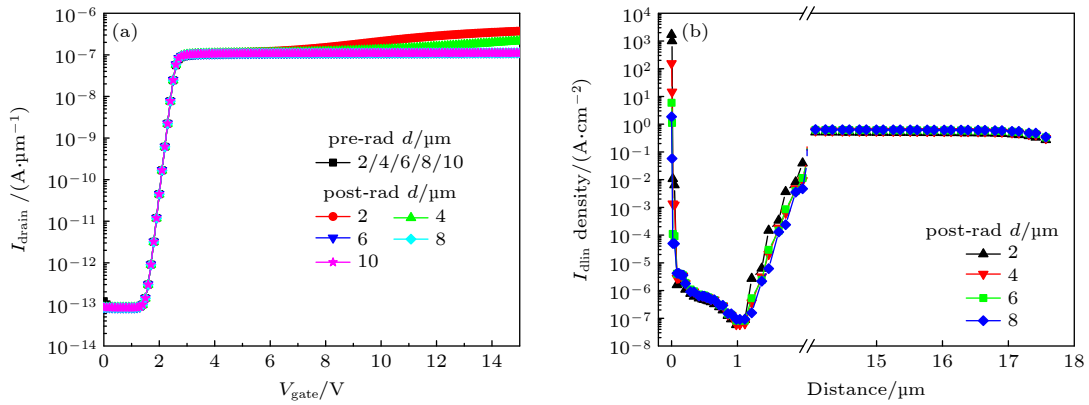


图 8 $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 1 \times 10^{13} \text{ cm}^{-2}$, $E_{\text{PSL}} = 190 \text{ keV}$, $L_{\text{PSL}} = 3 \mu\text{m}$, (a) 不同 d 值下, 器件的辐照前与辐照后转移特性曲线; (b) $d = 2, 4, 6, 8 \mu\text{m}$, 辐照后线性电流密度分布, 其中横坐标表示距 PTOp 表面的纵向距离

Fig. 8. $D_{\text{PTOP}} = 5 \times 10^{11} \text{ cm}^{-2}$, $D_{\text{PSL}} = 1 \times 10^{13} \text{ cm}^{-2}$, $E_{\text{PSL}} = 190 \text{ keV}$, $L_{\text{PSL}} = 3 \mu\text{m}$, (a) Pre-rad and post-rad transfer curves under various d ; (b) distribution of post-rad linear current density when $d = 2, 4, 6, 8 \mu\text{m}$, wherein X axis represents vertical distance to PTOp surface.

图 8(b). 不同 d 值的器件, 其辐照前转移特性曲线是重合的, 因为屏蔽层横向位置的变化不会影响阈值、电阻. 辐照后, 当 d 值不小于 $6 \mu\text{m}$, 转移特性曲线几乎与辐照前重合, 即超薄屏蔽层起到了阻止表面反型的作用; 当 d 值小于 $6 \mu\text{m}$, 低栅压下, 屏蔽层能够发挥有效作用, 随着栅极电压逐渐升高, 电流开始上升, 屏蔽层失效. 对比 $d = 2, 4 \mu\text{m}$, d 值越小的器件, 屏蔽层失效得越快, 对应的栅极失效电压越低, 电流退化也更显著. 由此我们分析出屏蔽层失效是由较小的 d 值和较高的栅极电压共同导致的. 由图 8(b) 可以观察到, d 值越小, 流经表面的电流密度越大, 说明表面确实发生反型; 从 $d = 2 \mu\text{m}$ 增加至 $8 \mu\text{m}$ 的过程中, 表面电流密度逐渐下降了近 3 个数量级, 可见该参数对超薄屏蔽层起着至关重要的影响. 尽管仿真结果显示当 d 值较大时, 屏蔽层表面依然有一定的电流密度, 但是因

为其导通截面太小, 几乎不对线性电流产生影响, 如图 7(a) 中显示增量仅为 1.8%, 体内电流占据主导地位, 故屏蔽层是有效的. 我们将上述趋势归因为栅极场板对屏蔽层的耗尽作用. 电力线由栅极场板发出, 终止于屏蔽层, 因为在导通状态下, 栅极场板相对于屏蔽层是一个高电位. 当屏蔽层被耗尽的时候, 这里便从一个高浓度的空穴区变为耗尽区, 随着栅极电压的增高, 耗尽作用越来越强, 到达某一个临界栅压后, 屏蔽层剩余的未被耗尽的空穴已经无法阻止表面发生反型, 其便失去作用. 增加 d 值, 如 $d = 6, 8, 10 \mu\text{m}$, 屏蔽层逐渐远离栅极场板, 削弱了栅极场板对屏蔽层的耗尽, 故而即使在高栅压下, 屏蔽层依旧可以生效. 除了增加 d 值, 还可采用增加 L_{PSL} 的方法来防止屏蔽层的失效.

3.4 电学特性与 L_{PSL} 的关系

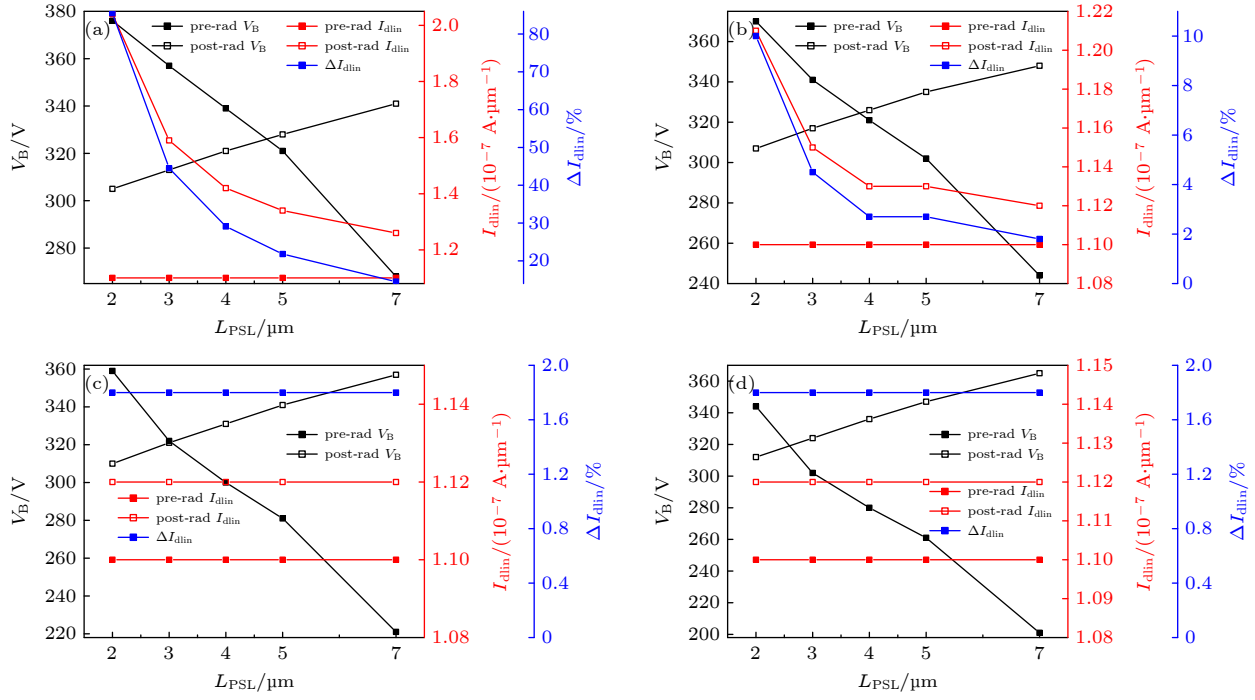


图9 $D_{PTOP} = 5 \times 10^{11} cm^{-2}$, $d = 8 \mu m$, $E_{PSL} = 190 keV$, 不同 L_{PSL} 对辐照前后 V_B , I_{dlin} 的影响: (a) $D_{PSL} = 8 \times 10^{12} cm^{-2}$; (b) $D_{PSL} = 9 \times 10^{12} cm^{-2}$; (c) $D_{PSL} = 1 \times 10^{13} cm^{-2}$; (d) $D_{PSL} = 1.1 \times 10^{13} cm^{-2}$

Fig. 9. Impact of L_{PSL} on pre-rad and post-rad V_B and I_{dlin} for (a) $D_{PSL} = 8 \times 10^{12} cm^{-2}$; (b) $D_{PSL} = 9 \times 10^{12} cm^{-2}$; (c) $D_{PSL} = 1 \times 10^{13} cm^{-2}$; (d) $D_{PSL} = 1.1 \times 10^{13} cm^{-2}$ when $D_{PTOP} = 5 \times 10^{11} cm^{-2}$, $d = 8 \mu m$, $E_{PSL} = 190 keV$.

本文最后仿真验证了 L_{PSL} 与 D_{PSL} 的相关性, 如图 9(a)–(d) 所示. 对于某个固定值 D_{PSL} , 随着 L_{PSL} 增加, 辐照前 V_B 下降, 辐照后 V_B 上升, 并逐渐高于辐照前 V_B , 原因已在前文做出解释. 辐照前 I_{dlin} 保持不变, 因为漂移区电阻阻值恒定, 即 $R_{JFET} + R_{drift}$, 辐照后 I_{dlin} 与 D_{PSL} 相关: 当 D_{PSL} 较小, 辐照后 I_{dlin} 随着 L_{PSL} 的逐渐增加而下降并接近辐照前 I_{dlin} 的数值大小, 因为屏蔽层越长, 越难以被栅极场板耗尽, 越能够有效屏蔽空穴带来的影响; 当 D_{PSL} 较大, 辐照后 I_{dlin} 不随 L_{PSL} 的变化而变化, 且始终维持在一个接近辐照前 I_{dlin} 的数值, 即使是较短的屏蔽层也能够有效抑制空穴带来的影响, 因为其剂量足够高, 栅极场板对其的辅助耗尽作用不明显. 我们归纳出不同 D_{PSL} 对应的 L_{PSL} 窗口: 当 $D_{PSL} = 8 \times 10^{12} cm^{-2}$, 无对应的 L_{PSL} ; 当 $D_{PSL} = 9 \times 10^{12} cm^{-2}$, $L_{PSL} = 2–5 \mu m$, 电流变化率为 2.7%–10%; 当 $D_{PSL} = 1 \times 10^{13} cm^{-2}$, $L_{PSL} = 2–4 \mu m$, 电流变化率为 1.8%; 当 $D_{PSL} = 1.1 \times 10^{13} cm^{-2}$, $L_{PSL} = 2–3 \mu m$, 电流变化率为 1.8%; 越大的 D_{PSL} 对应着越小的 L_{PSL} 窗口.

综合上述对 PSL 及 PTOPT 参数的仿真, 本文揭示了 E_{PSL} , d , L_{PSL} , D_{PSL} 对超薄屏蔽层屏蔽作

用及器件电学特性的影响, 对仿真结果和趋势进行了分析, 验证了所提出结构在总剂量效应下对击穿电压、线性电流的加固能力. E_{PSL} 影响着引入受主杂质的总量及注入深度, 较大的注入能量会导致辐照前 V_B 过低; D_{PTOP} 的增加会缩小 D_{PSL} 的窗口; d 值过小会导致超薄屏蔽层的失效; L_{PSL} 过小同样可以导致超薄屏蔽层的失效, 过大会导致辐照前 V_B 过低. 以上都是我们在器件的加固设计中需要权衡的因素.

4 结 论

本文针对 300 V SOI LDMOS 器件由 TID 效应导致线性电流增加的问题, 提出一种具有超薄电荷屏蔽层的抗辐射加固结构. 具体地, 本文在传统 RESURF 结构基础上, 在 PTOPT 中进行一次额外的 P 型杂质注入, 即超薄屏蔽层 PSL. 传统结构的 PTOPT 层注入深度约为 1.1 μm , 仿真给出的较优剂量范围为 $5 \times 10^{11}–8 \times 10^{11} cm^{-2}$, 新结构的屏蔽层 PSL 功能在于阻止 PTOPT 表面全部反型, 从而阻断表面电流路径, 其注入深度约为 0.2 μm , 仿真给出的较优注入能量为 190 KeV, 较优剂量为

$1 \times 10^{13} \text{ cm}^{-2}$, 该剂量会随横向间距 d 、屏蔽层横向长度 L_{PSL} 、PTOP 剂量 D_{PTOP} 的变化而波动. 除了 PSL 剂量 D_{PSL} , 横向间距 d 、屏蔽层横向长度 L_{PSL} 都是可以导致屏蔽层失效的因素, 为保证超薄屏蔽层的有效性, 仿真给出相应参数的较优值: d 介于 6—10 μm , L_{PSL} 介于 2—5 μm . 作为优选的结构参数 d , L_{PSL} , D_{PTOP} , 其对应的 D_{PSL} 窗口应尽可能大, 从而获得更大的误差容量. 经过充分的仿真验证, 本文提出的结构实现了在累积总剂量为 0—500 krad(Si) 条件下对线性电流和 V_{B} 的加固, 辐照前后 V_{B} 均高于 300 V 且辐照后线性电流变化率不高于 10%, 该器件在辐照前后均适用于相应的电路或电力系统.

参考文献

- [1] Winokur P S, Lum G K, Shaneyfelt M R, Sexton F W, Hash G L, Scott L 1999 *IEEE Trans. Nucl. Sci.* **46** 1494
- [2] Barth J L, Dyer C S, Stassinopoulos E G 2003 *IEEE Trans. Nucl. Sci.* **50** 466
- [3] Pease R L 1996 *IEEE Trans. Nucl. Sci.* **43** 442
- [4] Oldham T R, Mclean B 2003 *IEEE Trans. Nucl. Sci.* **50** 483
- [5] Barnaby H J 2006 *IEEE Trans. Nucl. Sci.* **53** 3103
- [6] Normand E 1996 *IEEE Trans. Nucl. Sci.* **43** 461
- [7] Titus J L 2013 *IEEE Trans. Nucl. Sci.* **60** 1912
- [8] Srour J R, Palko J W 2013 *IEEE Trans. Nucl. Sci.* **60** 1740
- [9] Jiang J Z, Shu W, Chong K S, Lin T, Zwa Lwin N K, Chang J S, Liu J Y 2016 *IEEE International Symposium on Circuits and Systems* Montreal, Canada May 22–25, 2016 p5
- [10] Xie X D, Yang Z Z, Deng M X, Chen K B, Li W 2019 *IEEE Trans. Device Mater. Reliab.* **19** 242
- [11] Fan X, Li W, Li P, Zhang B, Xie X D, Wang G, Hu B, Zhai Y H 2012 *Acta Phys. Sin.* **61** 016106 (in Chinese) [范雪, 李威, 李平, 张斌, 谢小东, 王刚, 胡滨, 翟亚红 2012 *物理学报* **61** 016106]
- [12] Dodd P E, Shaneyfelt M R, Schwank J R, Felix J A 2010 *IEEE Trans. Nucl. Sci.* **57** 1747
- [13] Hughes H L, Benedetto J M 2003 *IEEE Trans. Nucl. Sci.* **50** 500
- [14] Liu Z L, Hu Z Y, Zhang Z X, Shao H, Ning B X, Bi D W, Chen M, Zou S C 2011 *Acta Phys. Sin.* **60** 116103 (in Chinese) [刘张李, 胡志远, 张正选, 邵华, 宁冰旭, 毕大伟, 陈明, 邹世昌 2011 *物理学报* **60** 116103]
- [15] Wu M, Zhang C C, Peng W, Xu J, Jin H, Zeng Y, Chen Z J 2020 *IEEE Trans. Nucl. Sci.* **67** 708
- [16] Sorge R, Schmidt J, Reimer F, Wipf C, Korndorfer F, Pliquet R, Barth R 2019 *Nucl. Instr. and Meth. in Phys. Res.* **924** 166
- [17] Ali K B, Gammon P M, Chan C W, Li F, Pathirana V, Trajkovic T, Gity F, Flandre D, Kilchytska V 2017 47 th *European Solid State Device Research Conference* Leuven, Belgium, September 11–14, 2017 p236
- [18] Liu M X, Han Z S, Bi J S, Fan X M, Liu G, Du H 2009 *J. Semicond.* **30** 014004
- [19] Qiao F Y, Pan L Y, Wu D, Liu L F, Xu J 2014 *J. Semicond.* **35** 024003
- [20] Liu M X, Han Z S, Bi J S, Fan X M, Liu G, Du H, Song L M 2008 *J. Semicond.* **29** 2158
- [21] Li Y F, Zhu S L, Wu J W, Hong G S, Xu Z 2019 *J. Semicond.* **40** 052401
- [22] Asano M, Sekigawa D, Hara K, Aoyagi W, Honda S, Tobita N, Arai Y, Miyoshi T, Kurachi I, Tsuboyama T, Yamada M 2016 *Nucl. Instr. and Meth. in Phys. Res.* **831** 315
- [23] Schwank J R, Ferlet- Cavois V, Shaneyfelt M R, Paillet P, Dodd P E 2003 *IEEE Trans. Nucl. Sci.* **50** 522
- [24] Huang Y, Li B H, Zhao X, Zheng Z S, Gao J T, Zhang G, Li B, Zhang G H, Tang K, Han Z S, Luo J J 2018 *IEEE Trans. Nucl. Sci.* **65** 1532
- [25] Yuan Z Y A, Qiao M, Li X J, Hou D C, Zhang S H, Zhou X, Li Z J, Zhang B 2021 *IEEE Trans. Electron Devices* **68** 2064
- [26] Huang Y S, Baliga B J 1991 3rd *International Symposium on Power Semiconductor Devices and ICs*, Baltimore, USA April 22–24, 1991 27
- [27] Imam M, Hossain Z, Quddus M, Adams J, Hoggatt C, Ishiguro T, Nair R 2003 *IEEE Trans. Electron Devices* **50** 1697
- [28] Ludikhuize A W 2000 12 th *International Symposium on Power Semiconductor Devices and ICs*, Toulouse, France May 22–25, 2000 11

Simulation study on radiation hardness for total ionizing dose effect of ultra-thin shielding layer 300 V SOI LDMOS^{*}

Zhang Shu-Hao¹⁾ Yuan Zhang-Yi-An¹⁾ Qiao Ming^{1)2)†} Zhang Bo¹⁾

1) (*The State Key Laboratory of Electronic Thin Films and Integrated Devices, University of*

Electronic Science and Technology of China, Chengdu 610054, China)

2) (*Institute of Electronic and Information Engineering of UESTC in Dongguan, Dongguan 523808, China*)

(Received 7 January 2022; revised manuscript received 29 January 2022)

Abstract

In this work, the linear current degradation mechanism of 300 V silicon-on-insulator laterally double-diffused metal-oxide-semiconductor field effect transistor under total ionizing effect is studied, and a method in radiation-hardness for linear current by introducing an ultra-thin shielding layer is proposed. This new structure is realized with P-type ultra-thin shielding layer implantation under field oxide, in order to prevent the P-type layer from complete surface inversion, thereby truncating the surface current route and mitigating the current degradation effectively. For a laterally double-diffused metal-oxide-semiconductor field effect transistor, linear current degradation can be attributed mainly to holes introduced in the field oxide. In this work, the influence of introduced holes on electrical properties in the transistor oxides under harsh environment is simulated based on device and process simulation software, with optimized layer length, implantation energy, lateral distance and dose window, and the goal of linear current hardness (linear current increment decreasing from 447% in conventional structure to less than 10% in proposed structure) is achieved while maintaining pre-rad and post-rad breakdown voltages above 300 V under total dose of 0–500 krad(Si).

Keywords: total ionizing dose effect, laterally double-diffused metal-oxide-semiconductor field effect transistor, ultra-thin shielding layer, linear current hardness, silicon-on-insulator

PACS: 73.40.Qv, 85.30.Tv, 61.80.Ed

DOI: 10.7498/aps.71.20220041

^{*} Project supported by the National Natural Science Foundation of China (Grant No. 62174024), and the Guangdong Basic and Applied Basic Research Foundation, China (Grant No. 2021B1515020031).

[†] Corresponding author. E-mail: qiaoming@uestc.edu.cn