

## 低反向漏电自支撑衬底AlGaIn/GaN肖特基二极管

武鹏 张涛 张进成 郝跃

## Investigation of AlGaIn/GaN Schottky barrier diodes on free-standing GaN substrate with low leakage current

Wu Peng Zhang Tao Zhang Jin-Cheng Hao Yue

引用信息 Citation: *Acta Physica Sinica*, 71, 158503 (2022) DOI: 10.7498/aps.71.20220161

在线阅读 View online: <https://doi.org/10.7498/aps.71.20220161>

当期内容 View table of contents: <http://wulixb.iphy.ac.cn>

### 您可能感兴趣的其他文章

#### Articles you may be interested in

#### 复合漏电模型建立及阶梯场板GaN肖特基势垒二极管设计

Establishment of composite leakage model and design of GaN Schottky barrier diode with stepped field plate

物理学报. 2022, 71(5): 057301 <https://doi.org/10.7498/aps.71.20211917>

#### 势垒可调的氧化镓肖特基二极管

Barrier-tunable gallium oxide Schottky diode

物理学报. 2022, 71(3): 037301 <https://doi.org/10.7498/aps.71.20211536>

#### GaN肖特基二极管的正向电流输运和低频噪声行为

Forward current transport and noise behavior of GaN Schottky diodes

物理学报. 2021, 70(8): 087201 <https://doi.org/10.7498/aps.70.20201467>

#### Ni/Au/n-GaN肖特基二极管可导位错的电学模型

Physical model of conductive dislocations in GaN Schottky diodes

物理学报. 2018, 67(17): 177202 <https://doi.org/10.7498/aps.67.20180762>

#### 1000 V p-GaN混合阳极AlGaIn/GaN二极管

p-GaN hybrid anode AlGaIn/GaN diode with 1000 V operation

物理学报. 2018, 67(19): 198501 <https://doi.org/10.7498/aps.67.20181208>

#### 石墨烯晶体管优化制备工艺在单片集成驱动氮化镓微型发光二极管中的应用

Applications of graphene transistor optimized fabrication process in monolithic integrated driving gallium nitride micro-light-emitting diode

物理学报. 2021, 70(19): 197801 <https://doi.org/10.7498/aps.70.20210122>

# 低反向漏电自支撑衬底 AlGaIn/GaN 肖特基二极管\*

武鹏 张涛<sup>†</sup> 张进成<sup>‡</sup> 郝跃

(西安电子科技大学, 宽禁带半导体技术国家重点学科实验室, 西安 710071)

(2022 年 1 月 22 日收到; 2022 年 2 月 16 日收到修改稿)

氮化镓材料具有大的禁带宽度 (3.4 eV)、高的击穿场强 (3.3 MV/cm), 在高温、高压等方面有良好的应用前景. 尤其是对于铝镓氮/氮化镓异质结构材料而言, 由极化效应产生的高面密度和高迁移率二维电子气在降低器件导通电阻、提高器件工作效率方面具有极大的优势. 由于缺乏高质量、大尺寸的氮化镓单晶衬底, 常规氮化镓材料均是在蓝宝石、硅和碳化硅等异质衬底上外延而成. 较大的晶格失配和热失配导致异质外延过程中产生密度高达  $10^7\text{--}10^{10}\text{ cm}^{-2}$  的穿透位错, 使器件性能难以进一步提升. 本文采用基于自支撑氮化镓衬底的铝镓氮/氮化镓异质结构材料制备凹槽阳极结构肖特基势垒二极管, 通过对欧姆接触区域铝镓氮势垒层刻蚀深度的精确控制, 依托单步自对准凹槽欧姆接触技术解决了低位错密度自支撑氮化镓材料的低阻欧姆接触技术难题, 实现了接触电阻仅为  $0.37\text{ }\Omega\cdot\text{mm}$  的低阻欧姆接触; 通过采用慢速低损伤刻蚀技术制备阳极凹槽区域, 使器件阳极金属与氮化镓导电沟道直接接触, 实现了高达  $3\times 10^7$  开关比的高性能器件, 且器件开启电压仅为 0.67 V, 425 K 高温下, 器件反向漏电仅为  $1.6\times 10^{-7}\text{ A/mm}$ . 实验结果表明, 基于自支撑氮化镓衬底的凹槽阳极结构铝镓氮/氮化镓肖特基势垒二极管可以有效抑制器件反向漏电, 极大地提升器件电学性能.

**关键词:** 自支撑氮化镓衬底, 肖特基势垒二极管, 低反向漏电, 铝镓氮/氮化镓

**PACS:** 85.30.De, 85.30.Kk, 73.40.Kp

**DOI:** 10.7498/aps.71.20220161

## 1 引言

得益于铝镓氮/氮化镓 (AlGaIn/GaN) 异质结构材料的高临界击穿场强、高面密度和高迁移率二维电子气 (2DEG) 等优势, 该异质结构器件在下一代功率开关应用中具有极大的潜力<sup>[1–4]</sup>. GaN 肖特基势垒二极管 (SBD) 在高耐压、低导通电阻以及短反向恢复时间等方面, 具有 Si 和 GaAs 二极管难以比拟的优势<sup>[5–7]</sup>, 尤其是 AlGaIn/GaN SBD 和高电子迁移率晶体管在器件制备等方面表现出良

好的兼容性, 在实现低寄生电容、低寄生电感和高集成度的单片集成电路制备方面极具前景<sup>[8–15]</sup>.

为了提高器件的整流效率同时扩大器件的应用场景, AlGaIn/GaN SBD 通常需要具备高击穿电压、低开启电压、低导通电阻和低反向漏电, 基于此目标国内外各单位已经开展了大量的研究工作. 在提高器件耐压方面, 2020 年, Xiao 等<sup>[16]</sup> 采用 P-GaN 终端技术, 实现了高达 3.3 kV 的器件击穿电压; 在降低器件开启电压方面, 2021 年, Wang 等<sup>[17]</sup> 采用复合金属氮化物阳极结构, 实现了器件开启电压仅为 0.30 V 的高性能 AlGaIn/GaN SBD; 在降

\* 国家自然科学基金 (批准号: 62104185)、国家杰出青年科学基金 (批准号: 61925404) 和中央高校基本科研业务费 (批准号: JB211103) 资助的课题.

<sup>†</sup> 通信作者. E-mail: zhangtao@xidian.edu.cn

<sup>‡</sup> 通信作者. E-mail: jchzhang@xidian.edu.cn

低器件反向漏电方面, 2016 年, Ma 等<sup>[18]</sup> 提出采用鳍型阳极边缘终端结构, 当器件处于反向偏置时, 通过强电场夹断器件漏电通道, 极大降低了反向漏电; 2018 年, Gao 等<sup>[19]</sup> 采用湿法腐蚀技术移除阳极下方的 AlGaIn 势垒层, 避免了干法刻蚀中引入的等离子体损伤, 实现了较小的器件反向漏电; 2021 年, Zhang 等<sup>[20]</sup> 采用金属-绝缘层-半导体阳极结构取代常规肖特基电极, 在低开启电压的前提下, 实现了器件的低反向漏电. 虽然通过一系列器件结构以及制备工艺的优化, 凹槽阳极结构 AlGaIn/GaN 二极管已经实现了优异的电学性能, 但是常规基于边缘终端结构的低反向漏电 AlGaIn/GaN 二极管的实现, 通常会导致器件均匀性或正向导通电阻的退化.

得益于逐渐成熟的 GaN 衬底外延生长技术以及同质外延过程中低晶格失配与热失配优势, 基于自支撑 GaN 衬底的纵向结构 GaN 二极管器件展示出了巨大潜力<sup>[21–23]</sup>. 基于此优势, 本文提出一种新型的基于自支撑氮化镓衬底 AlGaIn/GaN 异质结材料的凹槽阳极结构 SBD 器件. 与常规异质衬底 AlGaIn/GaN 外延片相比, 采用同质外延技术的自支撑衬底 AlGaIn/GaN 材料具有更低的穿透位错密度<sup>[24–26]</sup>, 在抑制器件反向漏电方面具有更好的优势. 本文所制备的基于自支撑氮化镓衬底的凹槽阳极结构 AlGaIn/GaN SBD 在保证器件低反向漏电的前提下, 避免了阳极边缘终端技术中对刻蚀深度精确控制的要求<sup>[8,9]</sup>, 以及刻蚀所引入的沟道中 2DEG 迁移率及面密度的退化<sup>[27,28]</sup> 等现象导致的器件正向导通特性退化的问题. 当器件阳极偏置电压为 9 V 时, 正向电流密度高达 0.97 A/mm, 且器件反向漏电仅为 36 nA/mm, 开关比高达  $3 \times 10^7$ .

## 2 器件结构与制备

本文制备的基于自支撑衬底 AlGaIn/GaN 异质材料的 SBD 器件结构截面图见图 1, 其中  $L_{AC}$  为阴阳极间距,  $L_{EX}$  为器件阳极边缘距离凹槽的长度. 材料结构由下至上依次为 400  $\mu\text{m}$  自支撑 GaN 衬底, 1.5  $\mu\text{m}$  碳掺杂 GaN 缓冲层, 300 nm 非故意掺杂 GaN 沟道层, 1 nm AlN 插入层, 23 nm 非故意掺杂  $\text{Al}_{0.23}\text{Ga}_{0.67}\text{N}$  势垒层以及 2 nm GaN 帽层, 其中自支撑 GaN 衬底采用氢化物气相外延设备生长而成, 其余各层均采用金属-有机物化学

气相淀积设备淀积而成. 在室温下非接触式霍尔测得 AlGaIn/GaN 外延片的 2DEG 密度及迁移率分别为  $9.1 \times 10^{12} \text{ cm}^{-2}$  和  $1500 \text{ cm}^2/(\text{V}\cdot\text{s})$ .

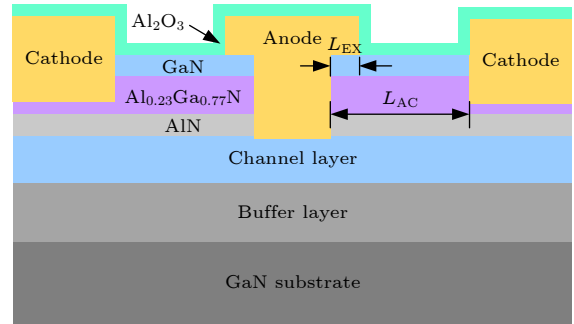


图 1 自支撑衬底凹槽阳极结构 AlGaIn/GaN SBD 器件截面图

Fig. 1. Schematic cross-sectional of AlGaIn/GaN SBD with groove anode on free-standing GaN substrate.

器件隔离通过感应耦合等离子体 (ICP) 刻蚀设备采用  $\text{Cl}_2$  和  $\text{BCl}_3$  的混合气体进行, 总刻蚀深度约为 150 nm, 良好的台面隔离有助于减小器件间的相互影响. 欧姆接触的制备首先采用 ICP 将阴极区域的 GaN 帽层和部分 AlGaIn 势垒层移除, 为了提高刻蚀均匀性同时减小刻蚀损伤, 该过程仅采用  $\text{BCl}_3$  为刻蚀气体, 刻蚀速率约为 1 nm/min, 总刻蚀深度约为 22 nm. 然后把刻蚀后的样品直接放入电子束蒸发设备中淀积多层 Ti/Al/Ni/Au (22/140/55/45 nm) 金属, 金属剥离后在氮气氛围下以 830  $^{\circ}\text{C}$  高温快速热退火 35 s 形成欧姆接触. 该高均匀性、低损伤慢速刻蚀的自对准欧姆接触制备技术有助于降低器件的接触电阻, 提高器件正向导通特性. 对于自支撑衬底 AlGaIn/GaN 外延片而言, 由于材料穿透位错密度较低, 在高温退火合金化的过程中欧姆接触金属难以电迁移到 2DEG 沟道中, 因此需先对欧姆电极下方的 AlGaIn 势垒层进行刻蚀, 减小 2DEG 到欧姆电极的隧穿距离, 从而实现低阻欧姆接触. 接着, 以光刻胶为掩膜, 采用 ICP 设备以  $\text{BCl}_3$  为单一刻蚀气体对阳极凹槽区域进行慢速低损伤刻蚀, 总刻蚀深度约为 35 nm, 使阳极金属与 2DEG 沟道侧壁直接接触, 实现较低的开启电压和较小的反向漏电, 器件阳极凹槽刻蚀深度见图 2. 将刻蚀后的样品置于快速退火炉中, 在氮气氛围下以 470  $^{\circ}\text{C}$  条件退火 5 min, 对样品刻蚀损伤进行修复, 降低刻蚀过程中引入的缺陷对器件性能的影响. 在阳极蒸发 Ni/Au (30/

150 nm) 金属, 剥离之后再置于快速退火炉中, 在氮气氛围下以 450 °C 退火 5 min. 器件经过退火处理后, 阳极金属与界面处的 GaN 相互扩散并发生反应, 形成较为复杂的金属间化合物. 该过程可有效降低阳极凹槽刻蚀过程中引入的损伤, 降低肖特基界面态密度, 实现低反向漏电和高正向电流. 最后, 采用等离子体增强原子层沉积 (PEALD) 设备生长 20 nm  $\text{Al}_2\text{O}_3$  作为器件钝化层. 本文制备的圆形 AlGaIn/GaN SBD 阳极半径为 100  $\mu\text{m}$ , 阴阳极间距分别为 6, 10, 15 和 20  $\mu\text{m}$ , 阳极边缘类场板长度为 2  $\mu\text{m}$ , 该类场板结构有助于减小阳极边缘电场峰值, 提高器件性能.

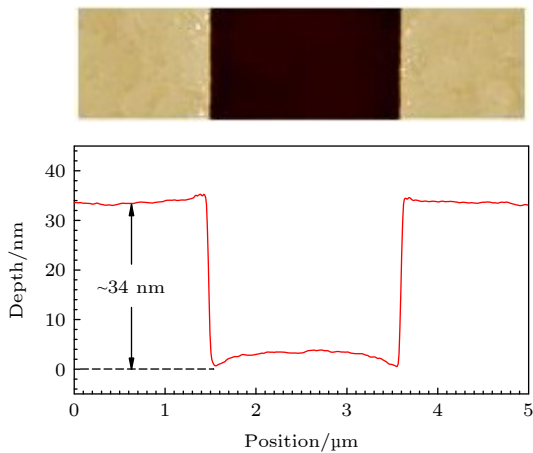


图 2 器件凹槽阳极深度  
Fig. 2. Depth of the groove anode.

### 3 结果与讨论

采用传输线模型 (TLM, 边长  $W = 100 \mu\text{m}$ ) 计算所得的器件欧姆接触电阻见图 3. 通过采用慢速低损伤刻蚀工艺对欧姆接触电极下方 AlGaIn 势垒层的厚度进行精确控制, 实现了具有良好均匀性的低阻欧姆接触, 欧姆接触电阻仅为 0.37  $\Omega\cdot\text{mm}$ , 材料方块电阻为 410  $\Omega/\square$ . 由于基于自支撑氮化镓衬底的 AlGaIn/GaN 异质结构材料穿透位错密度较低, 高温下欧姆接触金属难以电迁移到沟道 2DEG 中, 因此需采用凹槽欧姆制备技术实现较低的欧姆接触电阻. 该过程需精确控制欧姆接触电极下方的 AlGaIn 势垒层厚度, 若厚度较厚会导致沟道中 2DEG 需越过较宽的势垒, 厚度较薄会导致欧姆接触电极下方的 2DEG 密度降低, 两种现象均会导致欧姆接触电阻的退化.

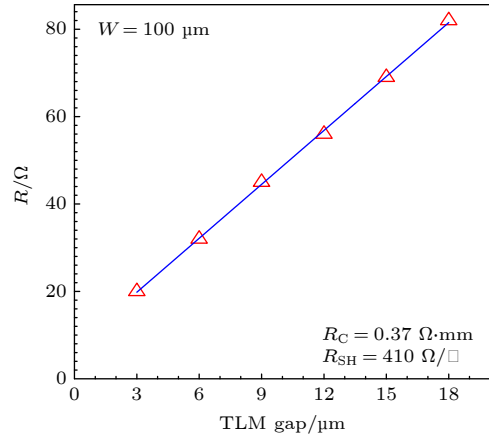


图 3 测试电阻与传输线模型电极间距的线性拟合  
Fig. 3. Linear fitting of the measured resistance versus the TLM metal pad gap.

采用 Keithley 4200 半导体参数分析仪对所制备的器件在室温下进行正反向测试, 首先从 0 V 到 9 V 进行正向扫描, 然后从 0 V 反向扫描到 -9 V, 图 4 为半对数坐标下自支撑氮化镓衬底 AlGaIn/GaN SBD 的正反向扫描  $I-V$  曲线. 本文定义器件阳极电流密度为 1 mA/mm 时所对应的阳极电压偏置为器件开启电压, 器件开启电压仅为 0.67 V, 当器件反向偏置电压为 -9 V 时, 器件阳极反向漏电仅为  $3.6 \times 10^{-8} \text{ A/mm}$ , 开关比高达  $3 \times 10^7$ . 图 5 为近些年国际上所制备的基于不同衬底类型的 AlGaIn/GaN SBD 的开启电压和反向漏电的对应关系 [7,8,13–15,18,19,29,30], 与凹槽阳极结构异质衬底 AlGaIn/GaN SBD 相比, 采用同质衬底的器件具有近似相同的器件开启电压和更小的反向漏电.

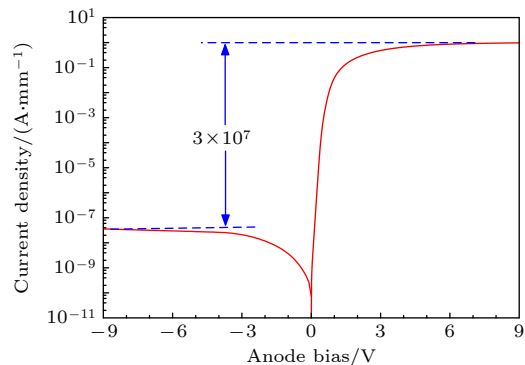


图 4 自支撑氮化镓衬底凹槽阳极结构 AlGaIn/GaN SBD 的正反向  $I-V$  曲线

Fig. 4. Forward and reverse  $I-V$  curve of the fabricated AlGaIn/GaN SBD with groove anode on free-standing GaN substrate.



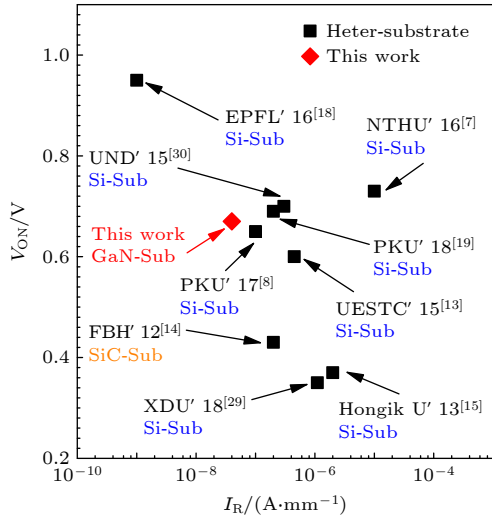


图 5 不同衬底结构 AlGaIn/GaN SBD 开启电压与反向漏电流的对应关系

Fig. 5. Benchmarking the turn-on voltage and reverse current of AlGaIn/GaN SBDs with various substrate.

图 6(a) 和图 6(b) 分别为线性坐标和对数坐标下器件的正向特性, 阳极偏置从 0 V 逐渐施加到 4 V, 测试电压步长为 0.005 V. 得益于自支撑氮化镓衬底 AlGaIn/GaN 异质界面处较强的自发极化和压电极化产生的高浓度和高迁移率 2DEG, 对于阴阳极间距为 6  $\mu\text{m}$  的器件阳极偏置为 4 V 时, 正向导通电流高达 526 mA/mm. 分别定义器件比导通电阻为肖特基二极管正向导通电流密度为 100 mA/mm 时所对应的阳极电压与电流的比值和有源区面积的乘积, 器件微分导通电阻为正向  $I$ - $V$  曲线斜率的倒数与有源区面积的乘积. 在综合考虑电流在器件阳极和阴极边缘 1.5  $\mu\text{m}$  的传输长度前提下, 对于阴阳极间距分别为 6, 10, 15, 20  $\mu\text{m}$  的器件, 比导通电阻分别为 1.27, 2.08, 3.29 和 4.63  $\text{m}\Omega\cdot\text{cm}^2$ , 微分导通电阻分别为 0.44, 0.86, 1.59 和 2.55  $\text{m}\Omega\cdot\text{cm}^2$ . 与微分导通电阻不同, 比导通电阻同时考虑了器件开启电压的影响, 采用低功函数金属作为器件阳极, 可以降低器件开启电压, 有效降低器件的比导通电阻; 低方阻外延材料的应用, 有助于降低器件微分导通电阻及比导通电阻. 另外, 本文刻蚀技术减小欧姆接触金属与沟道 2DEG 的距离, 有助于减小器件的欧姆接触电阻, 提高正向导通电流.

图 7 为制备的自支撑氮化镓衬底上 AlGaIn/GaN SBD 温度相关的电流特性, 可以看出, 随着温度的升高, 沟道中的电子获得更多的能量去越过

界面势垒, 器件开启电压从 0.67 V 降低到 0.58 V, 器件反向漏电从  $3.6 \times 10^{-8}$  A/mm 增加到  $1.6 \times 10^{-7}$  A/mm, 自支撑氮化镓衬底 AlGaIn/GaN SBD 在高温环境下展示出了良好的应用前景.

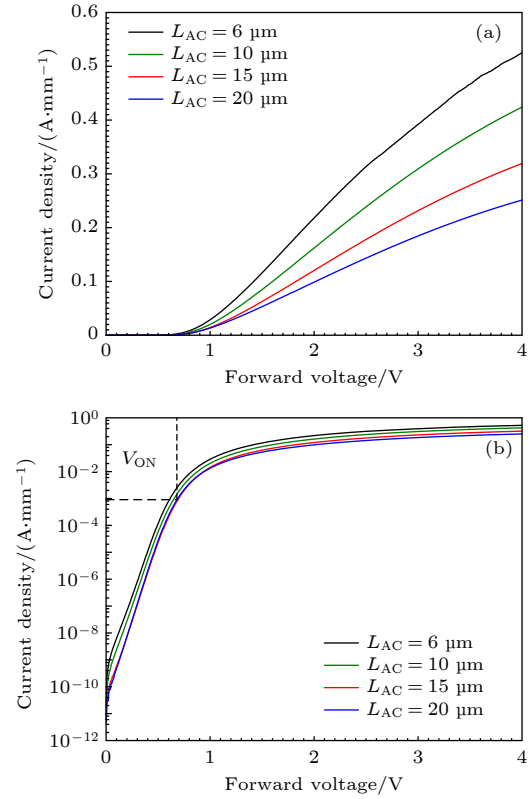


图 6 (a) 线性坐标和 (b) 对数坐标下不同阴阳极间距 AlGaIn/GaN SBDs 正向  $I$ - $V$  特性

Fig. 6. Forward  $I$ - $V$  characteristics of the fabricated AlGaIn/GaN SBDs with various  $L_{AC}$  in (a) linear-scale and (b) semi-log scale.

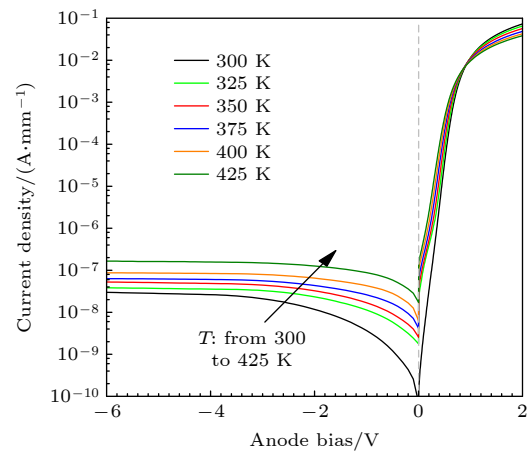


图 7 半对数坐标下自支撑氮化镓衬底 AlGaIn/GaN SBD 正反向  $I$ - $V$  特性随温度的变化关系

Fig. 7. Temperature-dependent forward and reverse  $I$ - $V$  characteristics of AlGaIn/GaN SBD on free-standing GaN substrate in semi-log scale.

对于肖特基势垒二极管而言, 器件正向导通之前的电流输运机制主要以热电子发射模型为主, 其  $I$ - $V$  关系表达式为

$$I = I_S \left\{ \exp \left[ \frac{q}{\eta k T} (V - I R_S) - 1 \right] \right\}, \quad (1)$$

式中,  $I_S$  为器件饱和电流,  $R_S$  为串联电阻,  $\eta$  为理想因子,  $k$  为玻尔兹曼常数,  $T$  为绝对温度. 当阳极偏置电压  $V > 3kT/q$  时,  $I$ - $V$  关系表达式可以简化为

$$I = I_S \left\{ \exp \left[ \frac{q}{\eta k T} (V - I R_S) \right] \right\}, \quad (2)$$

其中  $I_S$  和  $\eta$  可以通过半对数坐标下  $I$ - $V$  曲线线性区的截距和斜率计算得到. 器件势垒高度的表达式为

$$\phi_B = \frac{kT}{q} \ln \left( \frac{A A^* T^2}{I_S} \right), \quad (3)$$

其中  $A$  为二极管器件面积,  $A^*$  为有效理查森常数.

由于 GaN 肖特基二极管的正向导通电流由热电子发射电流和隧穿电流共同构成, 因此其有效势垒高度受到由金-半界面的理想肖特基势垒高度和由界面陷阱态引起的隧穿势垒高度的共同影响. 器件的理想因子可以有效表征热电子发射电流在正向导通电流的占比情况, 且热电子发射电流占比越大, 理想因子越接近于 1, 即器件受界面陷阱态影响较小, 器件反向漏电越小. 图 8 为器件理想因子和势垒高度随温度的变化关系, 当温度由 300 K

升高到 425 K 时, 器件理想因子从 1.64 降低到 1.46, 器件势垒高度由 0.75 eV 升高到 0.90 eV, 即随着温度的升高, 器件正向输运电流中, 热电子发射电流所占比重逐渐增加. 器件阳极凹槽刻蚀过程中引入的刻蚀损伤、金属沉积过程中光刻胶等杂质的污染以及 GaN 材料外延生长过程中的缺陷等因素是导致该非理想高温  $I$ - $V$  曲线的主要原因, 优化器件制备及材料生长工艺有助于减少非理想因素的影响, 提高器件势垒均匀性 [31,32].

## 4 结 论

本文基于高质量自支撑氮化镓衬底 AlGaIn/GaN 外延片制备了具有低阻、低漏电和高导通电流特性的凹槽阳极结构 AlGaIn/GaN SBD 器件. 采用自对准欧姆接触制备技术减小沟道中 2DEG 与欧姆电极之间的隧穿距离, 实现了低阻欧姆接触, 接触电阻仅为  $0.37 \Omega \cdot \text{mm}$ , 同时优化了自支撑衬底 AlGaIn/GaN 外延片的低阻欧姆接触制备技术. 得益于自支撑衬底外延材料与常规异质结构外延片相比低缺陷密度的优势, 器件常温下反向漏电仅为  $3.6 \times 10^{-8} \text{ A/mm}$ , 开关比高达  $3 \times 10^7$ , 425 K 高温下器件反向漏电仅增加了 3 倍. 自支撑氮化镓衬底 AlGaIn/GaN 器件在未来功率器件的应用中展示出了极大的优势.

## 参考文献

- [1] Zhang T, Wang Y, Zhang Y N, Lv Y G, Ning J, Zhang Y C, Zhou H, Duan X L, Zhang J C, Hao Y 2021 *IEEE Trans. Electron Devices* **68** 2661
- [2] Hao R H, Li W Y, Fu K, Yu G H, Song L, Yuan J, Li J S, Deng X G, Zhang X D, Zhou Q, Fan Y M, Shi W H, Cai Y, Zhang X P, Zhang B S 2017 *IEEE Electron Device Lett.* **38** 1567
- [3] Zhang L, Zheng Z Y, Yang S, Song W J, He J B, Chen K J 2021 *IEEE Electron Device Lett.* **42** 22
- [4] Zhang T, Li R H, Lu J, Zhang Y N, Lv Y G, Duan X L, Xu S R, Zhang J C, Hao Y 2021 *IEEE Electron Device Lett.* **42** 1747
- [5] Hsin Y M, Ke T Y, Lee G Y, Chyi J I, Chiu H C 2012 *Phys. Status Solidi C* **9** 949
- [6] Nela L, Erp R V, Kampitsis G, Yildirim H K, Ma J, Matioli E 2021 *IEEE Trans. Power Electron.* **36** 1269
- [7] Tsou C W, Wei K P, Lian Y W, Hsu S S H 2016 *IEEE Electron Device Lett.* **37** 70
- [8] Gao J N, Wang M J, Yin R Y, Liu S F, Wen C P, Wang J Y, Wu W G, Hao Y L, Jin Y F, Shen B 2017 *IEEE Electron Device Lett.* **38** 1425
- [9] Hu J, Stoffels S, Lenci S, Bakeroot B, Jaeger B D, Hove M V,

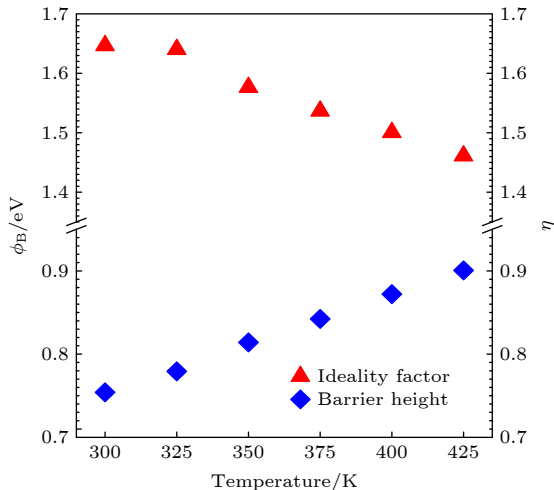


图 8 AlGaIn/GaN SBD 理想因子及肖特基势垒高度随温度的变化关系

Fig. 8. Extracted Schottky barrier height and ideality factor of AlGaIn/GaN SBD as a function of the measured temperature.

- Ronchi N, Venegas R, Liang H, Zhao M, Groeseneken G, Decoutere S 2016 *IEEE Trans. Electron Devices* **63** 997
- [10] Li X D, Hove M V, Zhao M, Geens K, Lempinen V P, Sormunen J, Groeseneken G, Decoutere S 2017 *IEEE Electron Device Lett.* **38** 918
- [11] Ma J, Matioli E 2018 *Appl. Phys. Lett.* **112** 052101
- [12] Zhang T, Lv Y G, Li R H, Zhang Y N, Zhang Y C, Li X D, Zhang J C, Hao Y 2021 *IEEE Electron Device Lett.* **42** 477
- [13] Zhou Q, Jin Y, Shi Y Y, Mou J Y, Bao X, Chen B W, Zhang B 2015 *IEEE Electron Device Lett.* **36** 660
- [14] Bahat-Treidel E, Hilt O, Zhytnytska R, Wentzel A, Meliani C, Wurfl J, Trankle G 2012 *IEEE Electron Device Lett.* **33** 357
- [15] Lee J G, Park B R, Cho C H, Seo K S, Cha H Y 2013 *IEEE Electron Device Lett.* **34** 214
- [16] Xiao M, Ma Y W, Cheng K, Liu K, Xie A, Beam E, Cao Y, Zhang Y H 2020 *IEEE Electron Device Lett.* **41** 1177
- [17] Wang T T, Wang X, He Y, Jia M, Ye Q, Xu Y, Zhang Y H, Li Y, Bai L H, Ma X H, Hao Y 2021 *IEEE Trans. Electron Devices* **68** 2867
- [18] Ma J, Santoruvo G, Tandon P, Matioli E 2016 *IEEE Trans. Electron Devices* **63** 3614
- [19] Gao J N, Jin Y F, Xie B, Wen C P, Hao Y L, Shen B, Wang M J 2018 *IEEE Electron Device Lett.* **39** 859
- [20] Zhang T, Zhang Y N, Zhang J C, Li X D, Lv Y G, Hao Y 2021 *IEEE Electron Device Lett.* **42** 304
- [21] Fu H Q, Fu K, Alugubelli S R, Cheng C Y, Huang X Q, Chen H, Yang T H, Yang C, Zhou J G, Montes J, Deng X G, Qi X, Goodnick S M, Ponce F A, Zhao Y J 2020 *IEEE Electron Device Lett.* **41** 127
- [22] Kizilyalli I C, Edwards A P, Nie H, Disney D, Bour D 2013 *IEEE Trans. Electron Devices* **60** 3067
- [23] Lin W, Wang M J, Yin R Y, Wei J, Wen C P, Xie B, Hao Y L, Shen B 2021 *IEEE Electron Device Lett.* **42** 1124
- [24] Liu X K, Gu H, Li K L, Guo L C, Zhu D L, Lu Y M, Wang J F, Kuo H C, Liu Z H, Liu W J, Chen L, Fang J P, Ang K W, Xu K, Ao J P 2017 *AIP Adv.* **7** 095305
- [25] Chu J Y, Wang Q, Jiang L J, Feng C, Li W, Liu H X, Xiao H L, Wang X L 2021 *J. Electron Mater.* **50** 2630
- [26] Alshahed M, Heuken L, Alomari M, Cora I, Toth L, Pecz B, Wachter C, Bergunde T, Burghartz J N 2018 *IEEE Trans. Electron Devices* **65** 2939
- [27] Gao J N, Jin Y F, Hao Y L, Xie B, Wen C P, Shen B, Wang M J 2018 *IEEE Trans. Electron Devices* **65** 1728
- [28] Wu J Y, Lei S Q, Cheng W C, Sokolovskij R, Wang Q, Xia G R, Yu H Y 2019 *J. Vac. Sci. Technol. A* **37** 060401
- [29] Zhang T, Zhang J C, Zhou H, Chen T S, Zhang K, Hu Z Z, Bian Z K, Dang K, Wang Y, Zhang L, Ning J, Ma P J, Hao Y 2018 *IEEE Electron Device Lett.* **39** 1548
- [30] Zhu M D, Song B, Qi M, Hu Z Y, Nomoto K, Yan X D, Cao Y, Johnson W, Kohn E, Jena D, Xing H G 2015 *IEEE Electron Device Lett.* **36** 375
- [31] Chen J B, Bian Z K, Liu Z H, Zhu D, Duan X L, Wu Y H, Jia Y Q, Ning J, Zhang J C, Hao Y 2021 *J. Alloys Compd.* **853** 156978
- [32] Toumi S, Ferhat-Hamida A, Boussouar L, Sellai A, Ouennoughi A, Ryssel H, 2009 *Microelectron. Eng.* **86** 303

# Investigation of AlGa<sub>N</sub>/Ga<sub>N</sub> Schottky barrier diodes on free-standing Ga<sub>N</sub> substrate with low leakage current<sup>\*</sup>

Wu Peng   Zhang Tao<sup>†</sup>   Zhang Jin-Cheng<sup>‡</sup>   Hao Yue

(National Key Discipline Laboratory of Wide Bandgap Semiconductor, Xidian University, Xi'an 710071, China)

( Received 22 January 2022; revised manuscript received 16 February 2022 )

## Abstract

Benefiting from the excellent properties of Ga<sub>N</sub> with a wide bandgap of 3.4 eV as well as high critical field of 3.3 MV/cm, Ga<sub>N</sub>-based devices prove to be a promising candidate in extreme conditions. Especially, high-density high-mobility two-dimensional electron gas (2DEG) induced by spontaneous piezoelectric polarization in AlGa<sub>N</sub>/Ga<sub>N</sub> heterostructure enables AlGa<sub>N</sub>/Ga<sub>N</sub> device to lower on-resistance ( $R_{\text{ON}}$ ). However, owing to the lack of free-standing Ga<sub>N</sub> substrate with large size and high quality, the epitaxis of Ga<sub>N</sub> is always based on hetero-substrate such as Al<sub>2</sub>O<sub>3</sub>, Si and SiC, which shows large lattice mismatch and thermal mismatch. The large mismatch between Ga<sub>N</sub> and substrate leads to high dislocation as well as high leakage current ( $I_{\text{R}}$ ) of Ga<sub>N</sub> devices. In this work, high-performance AlGa<sub>N</sub>/Ga<sub>N</sub> Schottky barrier diode with low  $I_{\text{R}}$  and low turn-on voltage ( $V_{\text{ON}}$ ) is fabricated on a 3-inch free-standing Ga<sub>N</sub> substrate with C-doping Ga<sub>N</sub> buffer layer to suppress  $I_{\text{R}}$ . Owing to the suppressed dislocation density of the AlGa<sub>N</sub>/Ga<sub>N</sub> epitaxial wafer on free-standing substrate, low Ohmic contact resistance ( $R_{\text{C}}$ ) is difficult to achieve the suppressed penetration of Ohmic metal into 2DEG channel, which is adverse to the high current density. In this work, a low  $R_{\text{C}}$  of 0.37  $\Omega\cdot\text{mm}$  is obtained by one-step self-aligned Ohmic process, including the etching of partial AlGa<sub>N</sub> barrier layer and lift-off of Ohmic metal. The 2DEG is formed under the effect of residual AlGa<sub>N</sub> barrier layer, and the short distance between 2DEG and Ohmic metal contributes to lowering the value of  $R_{\text{C}}$ . The groove anode region is defined by the low damaged inductively coupled plasma process with a low etching rate of 1 nm/min, and the total depth is 35 nm, confirmed by atomic force microscope. Fully removing the AlGa<sub>N</sub> barrier layer from the anode region makes the anode metal directly contact the 2DEG channel, thereby improving the performance of the fabricated AlGa<sub>N</sub>/Ga<sub>N</sub> Schottky barrier diode (SBD) with a low  $V_{\text{ON}}$  of 0.67 V, low  $I_{\text{R}}$  of  $3.6 \times 10^{-8}$  A/mm, and an  $I_{\text{ON}}/I_{\text{OFF}}$  ratio of up to  $3 \times 10^7$ . The values of differential  $R_{\text{ON,sp}}$  are calculated to be 0.44, 0.86, 1.59, 2.55 m $\Omega\cdot\text{cm}^2$  for Ga<sub>N</sub> SBDs with various values of  $L_{\text{AC}}$  of 6, 10, 15, 20  $\mu\text{m}$ , and the values of  $R_{\text{ON,sp}}$  determined at an anode current density of 100 mA/mm are 1.27, 2.08, 3.29, 4.63 m $\Omega\cdot\text{cm}^2$ , respectively. As the measured temperature increases from 300 to 425 K, the  $I_{\text{R}}$  is increased only by 3 times to  $1.6 \times 10^{-7}$  A/mm, which shows the great potential for next-generation power electronics.

**Keywords:** free-standing Ga<sub>N</sub> substrate, Schottky barrier diode, low leakage current, AlGa<sub>N</sub>/Ga<sub>N</sub>

**PACS:** 85.30.De, 85.30.Kk, 73.40.Kp

**DOI:** 10.7498/aps.71.20220161

<sup>\*</sup> Project supported by the National Natural Science Foundation of China (Grant No. 62104185), the National Science Fund for Distinguished Young Scholars of China (Grant No. 61925404), and the Fundamental Research Fund for the Central Universities, China (Grant No. JB211103).

<sup>†</sup> Corresponding author. E-mail: [zhangtao@xidian.edu.cn](mailto:zhangtao@xidian.edu.cn)

<sup>‡</sup> Corresponding author. E-mail: [jchzhang@xidian.edu.cn](mailto:jchzhang@xidian.edu.cn)